



TECHNISCHE
UNIVERSITÄT
WIEN
Vienna University of Technology

Diplomarbeit

Synthese und elektrische Charakterisierung von Si Nanowire – GaAs Heterostrukturen

Ausgeführt zur Erlangung des akademischen Grades eines
Diplom – Ingenieurs

unter der Leitung von

O.Univ.Prof. Dr.phil. Emmerich Bertagnolli

Institut für Festkörperelektronik

und

Ass.Prof. Dipl.-Ing. Dr.techn. Alois Lugstein

Institut für Festkörperelektronik

Eingereicht an der Technischen Universität Wien
Fakultät für Elektrotechnik

von

Winkler Karl
Mat. Nr. : 0525734
Flatzerstraße 152
2620 Flatz

Wien, am 22.11.2011

.....

Unterschrift des Studenten

Kurzfassung

Nanostrukturen sind ein interessantes und viel versprechendes Forschungsgebiet mit diversen Einsatzgebieten unter anderem in der Elektronik und Optoelektronik. Aufgrund ihrer geringen lateralen Abmessungen und der damit verbundenen Eigenschaft, Verspannungen innerhalb weniger Atomlagen ohne Zerstörung des Kristallaufbaus, abzubauen, bieten insbesondere Nanowires die Möglichkeit zum Aufbau von Halbleiter-Heterostrukturen. Sowohl Materialübergänge innerhalb des Nanowires, als auch Heteroübergänge zwischen Substrat und Nanowire bieten die Möglichkeit zur Herstellung derartiger Bauelementen.

In dieser Diplomarbeit wurde die Erzeugung und Charakterisierung von Silizium Nanowires auf Galliumarsenidsubstraten gezeigt. Die große Bedeutung von GaAs für die Optoelektronik und die gute Kontrollierbarkeit des Wachstums von Si Nanowires machen diese Materialkombination besonders interessant. Ein weiterer Grund für die Untersuchung von Nanowire-Hetero-Strukturen mit dieser Halbleiterkombination ist, dass epitaktisches Aufwachsen der beiden Materialien aufeinander in durchgehenden Schichten schwierig ist. Der Grund dafür sind die unterschiedlichen Gitterkonstanten, die unterschiedlichen thermischen Ausdehnungskoeffizienten und der polare Kristallaufbau von GaAs.

Nach einer kurzen Einleitung in das Themengebiet wird eine Einführung in die theoretischen Grundlagen über die verwendeten Materialien und Prozesse angeführt. Der dritte Teil behandelt mit der experimentellen Untersuchung der Nanowiresynthese den Hauptteil der Diplomarbeit. Der Einfluss der Substratreinigung auf das Nanowirewachstum und die Auswirkungen von mehreren nasschemischen Ätzverfahren auf das VLS Wachstum in einem Niederdruck-Gasphasen Prozess, mit Silan als Precursorgas wurden systematisch untersucht. Als Katalysator für das Nanowirewachstum wurde Gold verwendet. Dieses wurde in Form von Kolloiden, sowie in Form von gesputterten Goldschichten aufgebracht. Der Einfluss des Lösungsmittels, mit dem die Kolloide verdünnt wurden, wurde ebenso untersucht, wie die ideale Dicke der Goldschicht. Es wurde gezeigt, dass epitaktisches Wachstum auf Galliumarsenid im Vergleich zum Wachstum auf Silizium erst ab höheren Temperaturen möglich ist. Zu hohe Temperaturen führten im Fall von GaAs jedoch zu einer Zersetzung des Substrats. Mit einer weiteren Testreihe wurde der optimale Druck für das Wachstum und die am besten geeigneten Gasflüsse ermittelt. Um den so erzeugten Heteroübergang elektrisch vermessen zu können, wurden die Nanowires in einer Isolationsschicht eingebettet. Damit konnten einzelne Nanowires, isoliert gegen das GaAs- Substrats kontaktiert und vermessen werden.

Der letzte Teil enthält die Ergebnisse der elektrischen Messungen. Es wurden das Strom-Spannungsverhalten des Bauteils bei Raumtemperatur sowie das Verhalten der Halbleiter-Heterodiode bei tiefen Temperaturen untersucht, diskutiert und daraus die Bandstruktur des Halbleiter-Heteroübergangs berechnet.

Abstract

Quasi-one-dimensional nanowires have attracted tremendous attention as a playground to study fundamental mesoscopic effects such as quantum confinement or single-electron transistor phenomena, and potential technological applications, enabling extraordinary progress for nanoscale electronics, sensors, photonic devices, solar cells, as well as catalysis and life science. Because of the relatively small lateral nanowire dimensions it is possible that stress induced by lattice mismatches at a hetero-interface can be released within a few atomic layers without causing damage to the inner crystal structure of the wire. Thus, it is possible to produce devices with heterostructures within one wire as well as between nanowire and substrate.

The main focus of this diploma thesis is on the investigation of epitaxial silicon nanowire growth on a GaAs substrate and the electrical characterization of the interface. To the best of my knowledge no work on this topic was published before. The great importance of GaAs for optoelectronics and the good controllability of Si nanowires synthesis make this combination that interesting. Another reason for the research on this material combination at the nanoscale is the fact, that layer growth of these Si-GaAs Systems is very complex due to the great lattice mismatch.

At the beginning a short introduction into the field of research is given. The theoretical part contains growth process concepts as well as a short review on the material properties. The third chapter contains experimental investigations of nanowire synthesis which is the main part of the thesis. The importance of the substrate cleaning is shown and the influences of different wet etching processes for the VLS process in an low pressure chemical vapor deposition reactor growth with silane as precursor gas are explored. Gold is used as a catalyst for this work and is either deposited on the substrate in the form of nanoparticles dissolved either in isopropyl alcohol or in water or sputtered onto the substrate. The influence of the solvent is investigated and the thickness of the gold layer optimized. It will be shown that the growth-temperature for epitaxial growth of nanowires on a GaAs substrate has to be higher than for Si substrates but too high temperatures will cause decomposition of the substrate. Also the best parameters for growth will regard to temperature pressure and gas flow will be determined. To perform electrical measurements on the interface between substrate and wire the device has to be covered with an isolating layer and individual nanowires have to be contacted with Ti/Au pads.

The last part of the work includes the results of the electrical characterization. Current-voltage measurements are performed at room temperature and also at low temperatures. The results are discussed in the last chapter.

Danksagung

An dieser Stelle möchte ich allen Personen danken, die mich während meines Studiums und meiner Diplomarbeit unterstützt haben und mir geholfen haben meine Freude am Studium aufrecht zu erhalten.

Als erstes möchte ich meinem Betreuer Herrn Ass.Prof. Dipl.-Ing. Dr.techn. Alois Lugstein für die gute und intensive Betreuung während meiner Diplomarbeit danken, welche eine große Hilfe zur raschen und positiven Abwicklung gewesen ist. Ebenso möchte ich Herrn O.Univ.Prof. Dr.phil. Emmerich Bertagnolli für die Möglichkeit danken, meine Diplomarbeit am Institut für Festkörperelektronik der TU Wien zu absolvieren.

Ich möchte auch der gesamten Arbeitsgruppe, der ich während meiner Zeit als Diplomand angehört habe, für alle hilfreichen und anregenden Diskussionen danken. Davon besonders hervorheben möchte ich Herrn Dipl.-Ing. Martin Hetzel. Er hat mir bei der Durchführung der Arbeiten für meine Diplomarbeit mit Ratschlägen beiseite gestanden und mir insbesondere bei der Kontaktierung meiner geholfen.

Mein ganz besonderer Dank gilt meiner Mutter Angela Winkler. Ohne Sie wäre mein Studium gar nicht möglich gewesen. Ich möchte Ihr für die mentale als auch finanzielle Unterstützung während meiner gesamten Ausbildung danken. Ihre aufbauenden Worte haben mir geholfen, auch in nicht motivierten Zeiten an meinem Studium festzuhalten und es erfolgreich abzuschließen. Auch meinem Bruder Franz Winkler möchte ich Dank aussprechen dafür, dass er mich als Vorbild ermutigt hat mein Studium in der Fachrichtung Elektrotechnik zu beginnen und mit gutem Erfolg zügig abzuschließen. Ebenso möchte ich mich bei seiner Frau Eveline Winkler bedanken, welche mich immer gerne mit Rat und Tat unterstützt hat.

Auch meinen Studienkollegen/innen, die mich durch mein Studium begleitet und mit denen ich in Zusammenarbeit auch die schwierigsten Übungen absolvieren konnte, möchte ich danken.

Als letztes möchte ich mich bei meiner Freundin Beate Ungerböck und allen meinen Freunden sowie Musikkollegen der Trachtenkapelle Flatz und meiner Musikgruppe "Die Blaubären" bedanken, welche mir zu einem guten Ausgleich zwischen Arbeit und Freizeit verholfen haben und so auch zum Gelingen meines Studiums beigetragen haben.

INHALTSVERZEICHNIS

1	EINLEITUNG	2
2	THEORETISCHE GRUNDLAGEN	4
2.1	Der Halbleiter Silizium.....	4
2.2	Der Halbleiter Galliumarsenid	6
2.3	Synthese von Nanowires	8
2.3.1	Das Vapour-Liquid-Solid Verfahren	8
2.3.2	Parameterabhängigkeit des VLS Verfahrens	10
2.3.2.1	Einfluss des Katalysators auf das Nanowirewachstum.....	11
2.3.2.2	Einfluss der Prozesstemperatur auf das Nanowirewachstum.....	12
2.3.2.3	Einfluss des Prozessdrucks auf das Nanowirewachstum	15
2.3.3	Epitaxie	16
2.3.3.1	Epitaktisches Wachstum von Si Nanowires auf einem Si-Substrat	17
2.3.3.2	Heteroepitaxie von Nanowires	20
2.4	Elektrische Eigenschaften von Halbleiter-Übergängen	22
2.4.1	Der pn Übergang	23
2.4.2	Der Halbleiter-Heteroübergang	26
2.4.3	Der GaAs-Si-Heteroübergang	29
3	EXPERIMENTELLE DURCHFÜHRUNG	31
3.1	Herstellungsprozess einer Nanowire Halbleiter Hetero- Diode	31
3.2	Nanowiresynthese	33
3.2.1	Substrat Reinigung	34
3.2.2	Aufbringen des Katalysators	35
3.2.2.1	Au – Kolloide als Katalysator.....	35
3.2.2.2	Aufbringen des Au Katalysators durch plasmaunterstütztes-Sputtern	35
3.2.3	Nanowirewachstum mittels Niederdruck-Gasphasen-Abscheidung	36
3.3	Isolierung der Si Nanowires	38
3.4	Kontaktierung der Nanowires	40
3.4.1	Strukturieren der Kontaktflächen mittels Elektronenstrahlolithographie	40
3.4.2	Erstellung von Kontaktflächen zur Vermessung von Nanowires	40
3.5	Methoden der elektrischen Charakterisierung von Halbleiter-Heteroübergängen	41
3.5.1	Elektrische Vermessung der Halbleiter-Heterodiode	41
3.5.2	Tiefemperaturmessungen	42

4	RESULTATE UND DISKUSSIONEN	45
4.1	Heteroepitaktische Synthese von Si-Nanowires auf einem GaAs – Substrat	45
4.1.1	Versuchsablauf.....	46
4.1.2	Reinigen der GaAs Substratoberfläche.....	46
4.1.3	VLS – Wachstum.....	50
4.1.3.1	Katalysator für das VLS Wachstum	50
4.1.3.2	Einfluss der Prozesstemperatur auf das Nanowirewachstum.....	56
4.1.3.3	Druck- und Zeitabhängigkeit des Nanowire- Wachstums	59
4.1.3.4	Einfluss von Prozessgasflüssen.....	61
4.2	Herstellen des Messmodules zur elektrischen Charakterisierung des Si Nanowire GaAs Heteroübergangs	63
4.3	Elektrische Charakterisierung der Halbleiter-Hetero-Diode	67
4.3.1	Elektrische Charakterisierung bei Raumtemperatur	67
4.3.2	Temperaturabhängigkeit der Strom/Spannungs-Kennlinie	72
5	ZUSAMMENFASSUNG UND AUSBLICK	76
6	LITERATURVERZEICHNIS	78
7	ABBILDUNGSVERZEICHNIS.....	83

1 Einleitung

Der Bereich der Mikroelektronik ist derzeit einer, der sich am schnellsten entwickelnden Bereiche der Technik. Die von Gordon E. Moore getätigte Vorhersage dass sich die Anzahl der Bauteile pro Mikrochip vervielfältigt während die Produktionskosten stetig abnehmen hat sich längst bewahrheitet. [1] Die rasante Leistungssteigerung integrierter Schaltungen ist nur durch eine Erhöhung der Packungsdichten und der damit verbunden Verkleinerung der Strukturen möglich. Diese fortschreitende Miniaturisierung scheint nun aber im Bereich der optischen Lithographie an ihre Grenzen zu stoßen. Ebenso kommt es durch die Verringerung der Strukturgrößen und der damit verbunden Gateoxid-Dicke zu vergrößerten Leck-Ströme und, damit verbunden, zu einer erhöhten Energieaufnahme.[2] Um diesen Problemen entgegen zu wirken, können moderne Ansätze wie Gate-all-around Transistoren oder auch Heterobauelemente verwendet werden.

Um den Anforderungen des rasanten Wachstums und der ständig zunehmenden Komplexität der Schaltungen weiter nachkommen zu können, sind alternative Herstellungsverfahren notwendig. Ein vielversprechender Ansatz dazu ist der Wechsel zu 1D Strukturen wie Nanowires, welche durch den VLS Prozess, welcher 1964 von R.S. Wagner und W.C. Ellis präsentiert wurde, hergestellt werden können. Die Synthese von Si Nanowires z.B. basiert auf der Übersättigung eines Katalysators mit Silizium. Das Silizium nukleiert an der Grenze von Katalysator zum Substrat. Dadurch stellt sich Nanowirewachstum ein, wobei im Idealfall des epitaktischen Wachstums die Kristallrichtung des Substrats fortgesetzt wird. Der Prozess findet bei Temperaturen über dem eutektischen Punkt der Gold-Silizium Legierung statt.[3]

Nanowires haben aufgrund ihrer speziellen Eigenschaften und der vielseitigen Einsatzgebiete stark an Bedeutung gewonnen und sind ein wichtiger Forschungsbereich. Es konnten damit bereits elektronische Bauelemente, wie z.B. Feldeffekt-Transistoren [4] oder Esaki-Tunneldioden [5], aber auch Sensoren, sowie optoelektronische Bauelemente erzeugt werden.[6] Die zur Herstellung von Nanowires verwendeten Materialien umfassen neben Silizium und Germanium auch viele III-V und II-VI Halbleiter, wie GaAs, InAs, InP oder CdS. [4],[7]

Besondere Bedeutung hat auch die Erforschung von Nanowire Heterostrukturen erhalten. Die Erzeugung von solchen Heteroübergängen erfordert bei Verwendung des VLS-Verfahrens lediglich ein Umstellen des Precursorgases während des Wachstums. Auf diese Weise können sowohl axiale Heterostrukturen, welche einen Wechsel des Halbleitermaterial in Wachstumsrichtung, bei idealerweise gleichbleibendem Durchmesser aufweisen, als auch radiale Heterostrukturen, bei welchen die Halbleitermaterialien einen Kern-Mantel-Aufbau aufweisen hergestellt werden.[4],[7]

1 Einleitung

Aber nicht nur der Halbleiterübergang innerhalb eines Nanowires kann für technische Anwendungen genutzt werden, sondern auch der Übergang vom Substrat zum Nanowire. So konnte z.B. für einen Übergang von p-Si-Substrat auf n-CdS Nanowire bei angelegter Vorwärtsspannung eine breitbandige Elektrolumineszenz realisiert werden. Bei Erhöhung der Spannung ändert sich das Spektrum auf ein schmalbandiges Laserspektrum.[8]

Um diese Halbleiter-Hetero-Bauelemente realisieren zu können, müssen einige wichtige Voraussetzungen erfüllt sein, insbesondere ein gezieltes und gut kontrollierbares, epitaktisches Wachstum der Nanowires. Diese Diplomarbeit beschäftigt sich mit der Erzeugung von GaAs-Substrat - Silizium-Nanowire Heterostrukturen. Es werden alle, für die Synthese wichtigen Prozessschritte untersucht. Darunter fallen sowohl die Substratreinigung, als auch die Wahl des Katalysators und dessen Aufbringungsart. Die Substrat-Nanowire-Übergänge der epitaktisch gewachsenen Drähte werden charakterisiert und somit eine Basis für weiterführende Untersuchungen geschaffen.

2 Theoretische Grundlagen

2.1 Der Halbleiter Silizium

Si ist der meist verwendete Halbleiterwerkstoff in der Mikroelektronik und gehört der IV Hauptgruppe an. Die Kristallstruktur von Si ist die Diamantstruktur, welche in Abbildung 3 dargestellt ist. Alle Atome der Einheitszelle sind Si-Atome wobei die Gitterkonstante $5.431 \text{ \AA}$ beträgt.[2] Ein Si Atom geht eine Bindung mit vier weiteren Si Atomen ein. Der Winkel zwischen den Atomen beträgt $109,47^\circ$, wodurch sich eine Tetraeder-Form bildet. Eine solche ist in der Abbildung durch die dunkel schraffierten Atome und deren Verbindungen dargestellt. Silizium wird für die Halbleiterindustrie meist mit dem Kristallziehverfahren nach Czochralski, oder, für die Fertigung von hochreinem Silizium, mittels des tiegelfreien Zonenzieh-Verfahrens hergestellt. Der Schmelzpunkt von Si liegt bei 1688 K , darunter hat Silizium einen linearen Wärmeausdehnungs- Koeffizienten von $\alpha_{\text{TH}}=2,6 \times 10^{-6} \text{ K}^{-1}$.

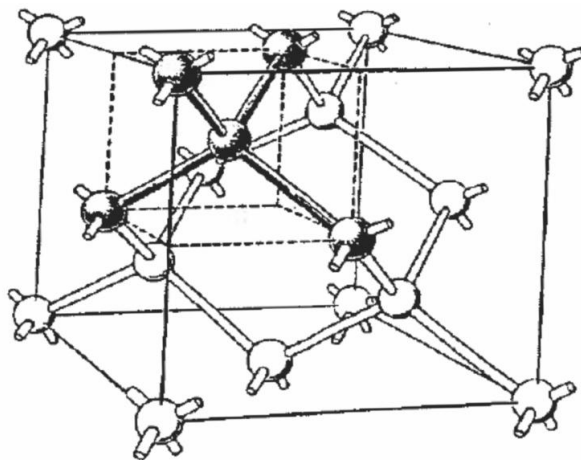


Abbildung 1: Schematischer Aufbau der Kristallstruktur von Si das in einer Diamantstruktur kristallisiert. [9]

Das bei Temperaturen um 1273 K in O_2 Atmosphäre entstehende SiO_2 ist einer der Gründe, warum es sich als wichtigster Halbleiter in der Mikroelektronik durchgesetzt hat. Dieses Oxid weist gute Eigenschaften als Isolator auf, ist chemisch und physikalisch resistent gegen Umwelteinflüsse und weist gute Grenzflächeneigenschaften auf. Das sich bei Raumtemperatur und an Luftsauerstoff bildende native Oxid hat eine Dicke zwischen $10\text{-}20 \text{ \AA}$. SiO_2 Schichten können relativ leicht mittels

2 Theoretische Grundlagen

nasschemischer Reinigung unter Verwendung von Flusssäure (HF) entfernt werden. HF weist eine gute Selektivität zwischen Si und SiO_2 auf.[2]

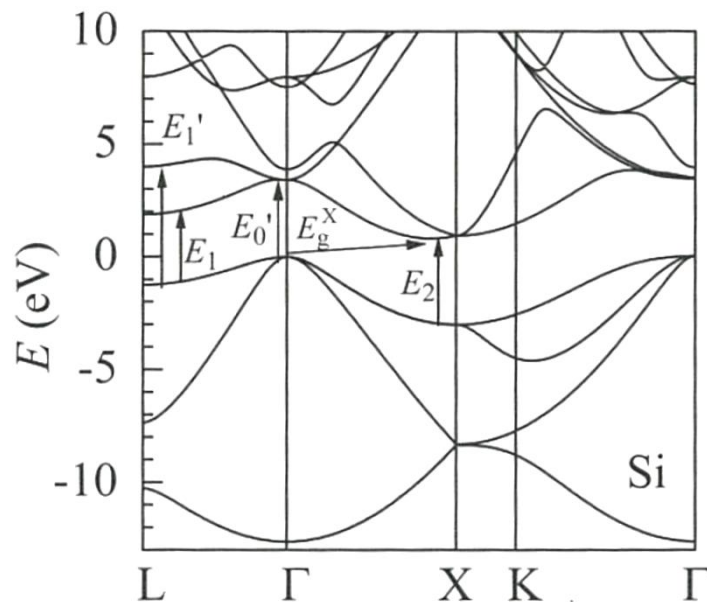


Abbildung 2: Energie-Bänderschema von Silizium mit eingezeichneter Bandlücke. Für den indirekten Übergang wird eine Energielücke von $E_g=1,11\text{eV}$ bei Raumtemperatur bestimmt. [10]

In der vorangehenden Abbildung 2 ist das Bänderschema von Silizium abgebildet. Silizium ist ein indirekter Halbleiter mit einer Bandlücke von 1,11 eV bei einer Temperatur von 300 K. Aus dem abgebildeten Bänderschema ist dies ersichtlich, da das Maximum des Valenzbandes im Γ -Punkt liegt, während das Minimum des Leitungsbandes bei X liegt. Die Elektronenaffinität χ ist die Energie mit welcher ein Elektron an ein Atom gebunden ist. Sie ist die das Gegenstück zur Ionisierungsenergie, welche die Energie angibt, welche notwendig ist um ein Elektron von der Leitungsbandkante bis zum Vakuumniveau anzuheben und somit vom Kristall zu trennen. Die Elektronenaffinität χ beträgt in Si $E_G=4,01\text{ eV}$. [11] Der spezifische Widerstand von intrinsischem Si beträgt $\rho_{\text{Si}}=2,3 \times 10^5\ \Omega \cdot \text{cm}$ und kann durch Einbringen von Dotierstoffen in weiten Bereichen gezielt eingestellt werden. Durch das Einbringen von Fremdatomen in den Si Kristall welche ein Elektron mehr bzw. weniger als Si haben, werden freie Elektronen oder Löcher eingebracht. Dadurch wird das Fermi-niveau verschoben und rückt im Fall von n-Dotierung näher an die Leitungsbandkante und im Fall von p-Dotierung näher an die Valenzbandkante. Durch dieses gezielte Einbringen von freien Ladungsträgern kann die Leitfähigkeit gezielt verändert werden. Als Dotierstoffe werden meist Bor als Akzeptor und Arsen, Antimon oder Phosphor als Donatoren verwendet.

2 Theoretische Grundlagen

Die Leitfähigkeit von Halbleitern hängt von der Anzahl freier Ladungsträger, sowie der Elektronen- und Löcherbeweglichkeit in Silizium ab. Bei einer Temperatur von 300 K beträgt die Elektronenbeweglichkeit $\mu_{n(300)}=1500 \text{ cm}^2/(\text{Vs})$ und ist damit mehr als dreimal so groß wie die Löcherbeweglichkeit, welche $\mu_{p(300)}=450 \text{ cm}^2/(\text{Vs})$ beträgt.

2.2 Der Halbleiter Galliumarsenid

GaAs ist eines der bedeutendsten Materialien in der Optoelektronik. Es ist ein Halbleiterwerkstoff aus der III-V Familie. Er wird für die Herstellung von elektronischen- sowie von optoelektronischen- Bauteilen verwendet. Durch austauschen von geringen Mengen von Ga durch In oder Al kann die Energie der Bandlücke verändert werden. Diese Materialkombinationen können abrupt innerhalb weniger Atomlagen aufeinander aufgewachsen werden und so komplexe Heterostrukturen erzeugt werden. Die Kristallstruktur von GaAs ist eine Sphalerit-Struktur (Zinkblende-Struktur) bestehend aus zwei kubisch-flächenzentrierten Gittern. Diese bestehen aus Gallium (Ga) oder Arsen (As) Atomen und sind je um ein Viertel der Raumdiagonalen gegeneinander verschoben. Die unterschiedlichen Basen der beiden Gitter liegen somit bei (000) und $(\frac{1}{4}\frac{1}{4}\frac{1}{4})$. Ein Ga Atom geht Verbindungen zu je vier benachbarten As Atomen (und gegengleich ein As Atom vier Bindungen mit benachbarten Ga Atomen) in Form eines Tetraeders unter einem Winkel von $109,47^\circ$ ein, und hat eine Gitterkonstante von $5.65325 \text{ \AA}$. [12] Die folgende Abbildung 3 zeigt schematisch den Aufbau der Kristallstruktur von GaAs.

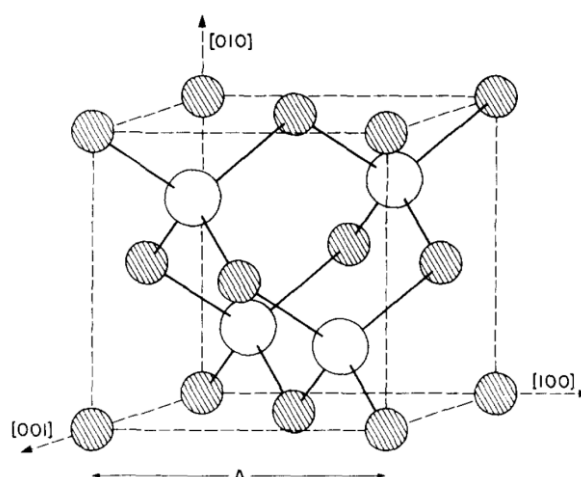


Abbildung 3: Schematischer Aufbau der Kristallstruktur von GaAs mit zwei, um $\frac{1}{4}$ der Raumdiagonalen verschobenen fcc-Gittern aufgebaut aus Ga oder As Atomen. [12]

2 Theoretische Grundlagen

Hochreines GaAs für die Wafer-Fertigung wird meist mit dem Liquid-Encapsulated-Czochralski Verfahren hergestellt.[13] Der Schmelzpunkt von GaAs liegt bei 1513 K.[12] Der lineare Wärmeausdehnungskoeffizient von Gallium schwankt abhängig von der Temperatur in einem großen Bereich und beträgt bei 300 K etwa $\alpha_{TH}=6,03 \cdot 10^{-6} \text{ K}^{-1}$. [14]

In Abbildung 4 ist das Bänderschema von GaAs abgebildet. Man sieht, dass sowohl das Maximum des Valenzbandes als auch das Minimum des Leitungsbandes beim Γ -Punkt liegen. Der Abstand zwischen diesen Extremwerten entspricht der Bandlücke von GaAs welche bei 300K $E_G=1,424 \text{ eV}$ beträgt. Die Elektronenaffinität χ beträgt $\chi_{GaAs}=4,07 \text{ eV}$. [11]

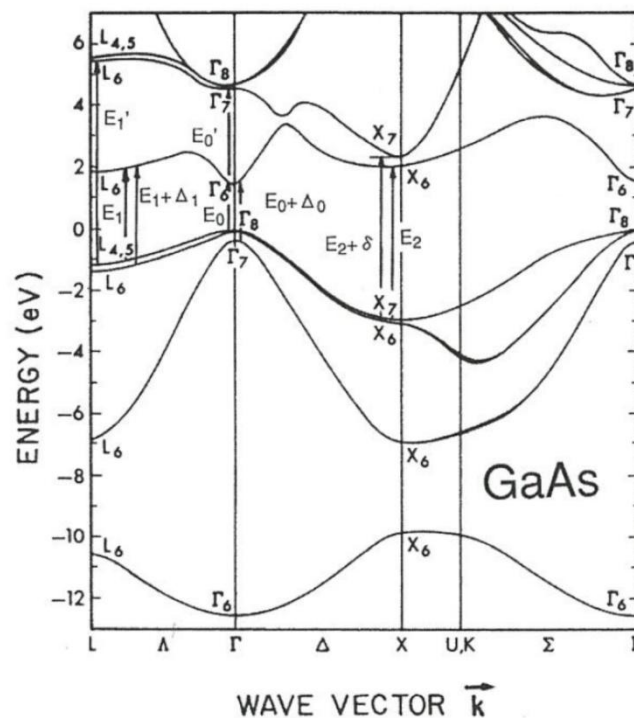


Abbildung 4: Energie- Bänderschema von GaAs mit der direkten Energiebandlücke welche im Γ -Punkt liegt und bei Raumtemperatur $E_g=1,424\text{eV}$ beträgt. [15]

Der intrinsische Widerstand von GaAs beträgt $\rho_{GaAs}=3,3 \cdot 10^8 \Omega \text{cm}$. Um die Anzahl der freien Ladungsträger in GaAs gezielt steuern zu können, werden ebenso wie in Si Dotierstoffe in das Kristallgitter eingebracht. Im Fall von GaAs wird dafür oft Si verwendet. Si ist aus der IV Hauptgruppe und kann, abhängig von den Prozessbedingungen sowohl als Donator als auch als Akzeptor wirken, da es sowohl den Platz eines Ga Atoms als auch den eines As Atoms einnehmen kann. Dies kann bei bestimmten Dotierprofilen zu Problemen führen. Meist wird das Si aber anstelle

2 Theoretische Grundlagen

eines Ga Atoms im Kristall integriert und wirkt so als Donator.[16] Um eine p-Dotierung herzustellen, können Stoffe aus der zweiten Hauptgruppe verwendet werden. Einer der meist verwendeten Akzeptor Stoffe für GaAs ist Beryllium.[17]

Die Elektronenmobilität von undotiertem GaAs ist wesentlich höher als bei Si und beträgt bei 300 K $\mu_n(300) = 8000 \text{ cm}^2/(\text{Vs})$. Die Löchermobilität hingegen ist bei Raumtemperatur mit einem Wert von $\mu_p(300) = 320 \text{ cm}^2/(\text{Vs})$ niedriger als bei Si.[12] Das natürliche Oxid, welches sich bei Umgebungsluft und Raumtemperatur bildet, ist im Gegensatz zu Siliziumdioxid ein mehrlagiges, komplexes Oxid mit einer Dicke von 20 – 25 Å. Teile des Oxids sind wasserlöslich und könne durch Spülen mit Wasser entfernt werden der andere Teil ist wasserbeständig und kann nur durch Desorption des Sauerstoffs unter Hochvakuum und hohen Temperaturen oder durch chemische Ätzprozesse entfernt werden.[18]

2.3 Synthese von Nanowires

Nanostrukturen und deren Anwendungen haben in den letzten Jahren immer mehr an Bedeutung gewonnen. Nanostrukturen besitzen von ihrer Größe abhängige Eigenschaften, welche durch gezielte Herstellungsprozesse für elektronische und optoelektronische Anwendungen genutzt werden können. In diesen Bereich fallen auch Nanowires, welche durch die Eigenschaft Verspannungen innerhalb weniger Atomlagen zu relaxieren auch die Möglichkeit bieten Heterostrukturen mit Materialien unterschiedlicher Gitterkonstante herzustellen. Zur Herstellung von Nanowires können verschiedenste Herstellungsverfahren verwendet werden, wie zum Beispiel Molekularstrahlepitaxie[19], thermisches Aufdampfen, Laserablation[20] oder das Vapour-Liquid-Solid (VLS) Verfahren. [3] Auf das in dieser Diplomarbeit verwendete VLS Verfahren und dessen Eigenschaften soll im Folgenden genauer eingegangen werden.

2.3.1 Das Vapour-Liquid-Solid Verfahren

Das Vapour-Liquid-Solid (VLS) Verfahren zur Erzeugung von Nanowires ist ein katalysatorunterstützter Gasphasenabscheidungsprozess (engl. chemical-vapour-deposition, CVD-Prozess). Er basiert auf der Übersättigung eines Katalysator-Partikels mit dem zu wachsenden Material und einer anschließenden Abscheidung an der Katalysator-Substrat Grenze. Im Fall von Silizium Nanowires wird als Katalysator meistens Gold verwendet. Das Halbleitermaterial wird durch ein Precursor-Gas bereitgestellt, dass sich an der Katalysator-Oberfläche zersetzt, anfänglich mit diesem eine Legierung bildet und bei weiterer Zufuhr zu einer Übersättigung führt. Im Fall von

2 Theoretische Grundlagen

Si kommen die Precursor-Gase Silane (SiH_4), Disilane (Si_2H_6) oder Siliziumtetrachlorid (SiCl_4) am häufigsten zum Einsatz.[3], [4] In der folgenden Abbildung 5a ist der schematische Ablauf des VLS Prozesses zur Herstellung von Si-Nanowires mittels SiH_4 dargestellt. Auf das Substrat wird Gold als Katalysator durch Sputtern oder mittels Kolloiden aufgetragen. Durch Aufheizen während des Nanowirewachstums bilden sich flüssige Goldcluster auf der Substratoberfläche. Auf der Goldoberfläche kommt es zur Zersetzung des Silans in Silizium und Wasserstoff. Das Si diffundiert in den Goldtropfen, während der Wasserstoff über das Vakuumsystem abtransportiert wird. Dieser Vorgang findet solange statt, bis sich der Goldtropfen mit Si übersättigt hat. Ab einer kritischen Konzentration beginnt das Si sich an der Substrat-Gold Grenzfläche zu nukleieren. Die Kristallorientierung wird bei epitaktischem Wachstum vom Substrat übernommen und durch das Si Nanowirewachstum wird der Goldtropfen von der Substratoberfläche abgehoben. Das Nanowirewachstum kann durch abpumpen des Silans gezielt gestoppt werden.

Bei Verwendung von SiCl_4 als Precursor muss dem Gasgemisch zusätzlich Wasserstoff zugeführt werden. An der Goldoberfläche reagiert das SiCl_4 mit dem Wasserstoff zu Si und HCl. Das Si diffundiert in den Goldpartikel, während sich die HCl Moleküle vom Goldpartikel lösen und im CVD Reaktor abgesaugt werden. Der Wasserstoff liefert eine H_2 terminierte Nanowireoberfläche und führt so zur Passivierung der Silizium-Oberfläche. Es wird dadurch die Bildung einer amorphen Hülle um den Nanowire verhindert und die Oberflächenrauigkeit verringert.[21]

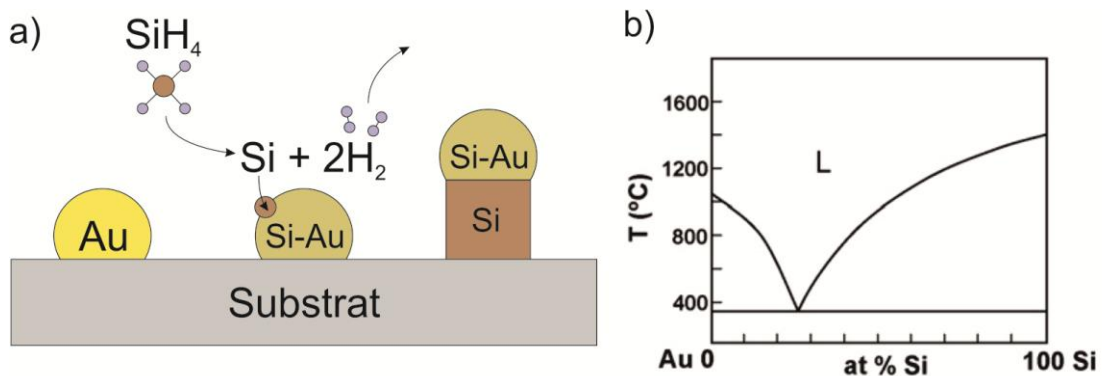


Abbildung 5: Grundlagen des Nanowirewachstums.

- a) Schematischer Ablauf des VLS-Prozesses bei Verwendung von SiH_4 als Precursor. Das über die Gasphase zugeführte Silan zersetzt sich durch eine katalytische Reaktion am Gold. Das Si diffundiert in den Au-Tropfen, führt zu einer Übersättigung und in weiterer Folge durch Nukleation an der Au-Si Grenzschicht zu Nanowirewachstum.
- b) Binäres Au-Si Phasendiagramm mit einem eutektischen Punkt bei ca. 635 K. [20]

2 Theoretische Grundlagen

Die Zersetzungsreaktion des Precursors liegt normalerweise bei Temperaturen, welche wesentlich höher sind als die praktisch angewandten Wachstumstemperaturen. Der Goldpartikel bewirkt als Katalysator jedoch eine Verringerung dieser Schwellentemperatur.

Abbildung 5 b zeigt das binäre Phasendiagramm einer Gold-Silizium Legierung. Diese hat bei ca. 636 K einen eutektischen Punkt. Diese Temperatur liegt damit deutlich niedriger als die Schmelzpunkte der beiden Materialien in reiner Form. Das Silizium schlägt sich aus dem übersättigten Goldpartikel auf der Gold-Substrat Kontaktfläche nieder. Das kontinuierliche Wachstum von Nanowires beruht daher auf der ständigen Übersättigung des Katalysatorpartikels durch Adsorption aus der Gasphase.[20]

Beim Wachstum von Nanowires mittels VLS Verfahren ist der Durchmesser des Katalysatorpartikels nicht nur für die Dimensionen des Drahtes ein bestimmender Faktor, sondern auch für die Wachstumsrichtung. Nanowires mit einem Durchmesser unter 20 nm wachsen bevorzugt in $\langle 110 \rangle$ Richtung, bei Durchmessern größer als 40 nm größtenteils in $\langle 111 \rangle$ Richtung. Bei einem Querschnitt zwischen diesen Bereichen kommen beide Orientierungen vor und zusätzlich noch Nanowires in $\langle 112 \rangle$ Richtung. Der Grund für die durchmesserabhängige Wachstumsrichtung ist, dass sich bei unterschiedlichen Durchmessern die bevorzugten Richtungen als energetisch Günstiger erweisen. Über Berechnungen der Oberflächen- und Randenergien des Goldkatalysator-Si-Substrat Übergangs können die bevorzugten Wachstumsrichtungen errechnet werden. [21],[22] Die unterschiedlichen Wachstumsrichtungen hängen allerdings nicht nur, wie in den eben angeführten Quellen beschrieben, vom Durchmesser des Katalysators ab, sondern auch vom Wachstumsdruck.[23] Eine genauere Betrachtung dieser Einflussgröße wird in Kapitel 2.3.2.3 genauer angeführt.

Der Durchmesser des Nanowires wird in erster Linie von der Größe des Katalysatorpartikels bestimmt. Es können Drähte mit einem Durchmesser von mehr als 100 µm bis zu Drähten im Bereich von wenigen Nanometern erzeugt werden. Bei Verwendung von 2 nm großen Gold-Clustern können beispielsweise Nanowires mit einem Durchmesser von ca. 3,3 nm gewachsen werden. [3], [4]

2.3.2 Parameterabhängigkeit des VLS Verfahrens

Das VLS ist ein gängiges Verfahren durch welches auf relativ einfache Weise anisotropes Kristallwachstum erzielt werden kann. Um dieses kontrolliert zu ermöglichen, müssen alle Prozessparameter genau kontrolliert werden. Die Temperatur sowie der Druck in der Prozesskammer während des Wachstums müssen einstellbar sein und über den Wachstumszyklus konstant gehalten werden können. Ein gleichmäßiger Fluss der Prozessgase sowie das richtige Verhältnis zwischen Precursor und Trägergas sind für ein gleichmäßiges Wachstumsergebnis ebenfalls

2 Theoretische Grundlagen

erforderlich. Die Länge der Nanowires kann durch gezieltes Einstellen der Wachstumsdauer geregelt werden. Durch Abstellen des Precursor-Gasflusses und Spülen der Wachstumskammer mittels eines inerten Gases, wie z.B. Helium, kann das Wachstum gezielt gestoppt werden. Im Folgenden werden die Einflüsse der einzelnen Parameter auf die Nanowiresynthese genauer erläutert.

2.3.2.1 Einfluss des Katalysators auf das Nanowirewachstum

Als Katalysator für das Wachstum von Si Nanowires wird meistens Gold verwendet. Da jedoch für spezielle Anwendungen in der Elektronik oder im Bereich der Photovoltaik auch kleine Mengen von im Nanowire vorhandenem Gold Probleme verursachen können, wird auch an anderen Katalysatoren geforscht. Als alternative Katalysatoren für das Wachstum von Silizium-Nanowires werden auch Kupfer, Platin, Aluminium, Nickel oder Silber verwendet.[24],[25] Um ein Nanowirewachstum für diese verschiedenen Materialien zu ermöglichen, müssen vor allem die Wachstumsparameter Temperatur sowie Gaszusammensetzung und Druck angepasst werden.[25]

Der Katalysator kann auf unterschiedliche Arten aufgebracht werden. Für großflächiges Nanowirewachstum wird zumeist eine durchgehende Goldschicht auf die Substratoberfläche, mittels Aufdampfen oder Aufputtern aufgebracht. Bei Verwendung einer aufgedampften oder aufgesputterten Goldschicht entstehen die für das Wachstum von einzelnen Nanodrähten erforderlichen vereinzelt Gold-Cluster durch thermische Behandlung der Schicht. Die durchgehende Goldschicht wird vor dem Wachstum bei Temperaturen um 773 K getempert. Dadurch entstehen vereinzelt Goldtropfen, deren Größe von der Dicke der zuvor aufgetragenen Schicht abhängt. Die Position der Nanowires kann durch lithographische Strukturierung des Katalysators bestimmt werden.[20] Gold, in Form von einzelnen Clustern, kann als Aerosol oder in flüssiger Lösung auf die Probe aufgebracht werden.

Abbildung 6 zeigt drei, durch Tempern einer gesputterten Goldschicht entstandene Katalysatorverteilungen. Teilbild a zeigt das Ergebnis eines Tempervorganges mit einer durchgehenden Goldschicht. Die Anordnung der Au Cluster auf der Oberfläche ist willkürlich verteilt. Die in Abbildung b gezeigte Verteilung wurde durch lithographische Strukturierung der Goldschicht erzielt. Es ist deutlich eine regelmäßige Verteilung von soliden Goldpartikeln annähernd gleicher Größe zu erkennen, welche zu ebenso angeordneten Nanowires führen würden. Die in Teilbild c erzeugte Struktur wurde auf dieselbe Weise erzeugt wie jene in Abbildung b. Die Dicke der aufgesputterten Goldschicht war jedoch dünner. Durch Tempern der besputterten Struktur brechen die zuvor definierten Goldflächen in einzelne, kleinere Au Tropfen auf. Dies hat zur Folge dass bei einem anschließenden Nanowirewachstum mehrere kleine Nanowires entstehen würden.

2 Theoretische Grundlagen

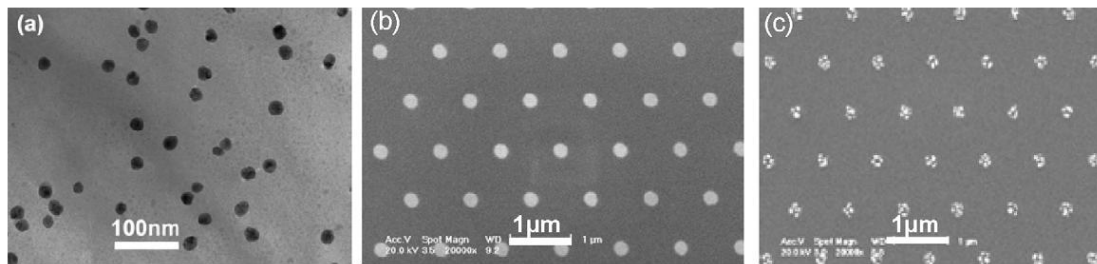


Abbildung 6: Durch Tempern einer Goldschicht entstandene Gold-Cluster. [20]

a) Goldcluster nach Tempern einer durchgehenden Goldschicht.

b) Gold-Cluster nach Tempern einer mittels E-Line vorstrukturierten Goldschicht.

c) Vorstrukturierte Goldschicht welche aufgrund einer zu dünnen Goldschicht weiter zu kleineren Goldtropfen aufgebrochen ist.

2.3.2.2 Einfluss der Prozesstemperatur auf das Nanowirewachstum

Der gezielte Wachstumsprozess von einzelnen Nanowires mittels des VLS Prozesses ist auf Grund der relativ niedrigen Aktivierungsenergie der Reduktionsreaktion von Silan am Katalysator, im Vergleich zur notwendigen Energie für die direkte, unkatalytische Schichtabscheidung auf dem Substrat aus der Gasphase, möglich. So findet die Reaktion von SiCl_4 mit H_2 , ohne Einfluss eines Katalysators, erst bei Temperaturen über 1073 K statt. Darunter wird beinahe kein Silizium auf dem Substrat abgeschieden. Unter Einfluss eines Katalysators wird diese Reaktionstemperatur erheblich verringert. Wodurch sich der Katalysator schon bei niedrigeren Temperaturen mit Si übersättigt und damit Nanowirewachstum durch Ausfällen von Si an der Grenzschicht zwischen Katalysator und Substrat einstellt.[20]

Durch gezielte Regelung der Temperatur kann auch die Form der Nanowires beeinflusst werden. Beim Wachstum von Si Nanowires in Silan Atmosphäre bei einem Druck von ca. 5 mbar können durch Erhöhen der Temperatur Si Nanowires in Kegelform hergestellt werden. Bei einer Wachstumstemperatur von unter 823 K wachsen die Nanowires gleichmäßig, ohne Abnahme des Durchmessers während des Wachstums. Wird die Wachstumstemperatur, bei gleichbleibenden anderen Wachstumsparametern weiter erhöht, verkleinert sich der Katalysatortropfen ausgehend von einer ursprünglichen Größe von 50 nm im Laufe des Wachstums und damit auch der Nanowire Durchmesser. Aufgrund der hohen Temperaturen kommt es aber auch zu unkatalytischer Abscheidung von Si auf der Nanowireoberfläche, wodurch konische Nanowires entstehen. Der Durchmesser des Nanowires am Übergang zum Substrat ist deshalb wesentlich größer als der ursprüngliche Katalysatortropfen. Bei einer Temperatur von 923 K hat sich der Goldkatalysatorpartikel an der Spitze des Nanowires nach dem Wachstum auf eine Größe von 5 nm, bei einer weiteren Erhöhung der Temperatur auf 973 K auf 3 nm verkleinert. Die Verkleinerung des

2 Theoretische Grundlagen

Katalysators während des Wachstums kann auf zwei Mechanismen zurückgeführt werden. Während des Wachstums werden Au Atome in den Nanowire eingebaut wodurch sich die Masse des Katalysators verringert. Bei einer energiedispersiven Röntgenspektroskopie (EDX) Messungen wurde allerdings nur große Mengen Au an der Spitze des Nanowires nachgewiesen und nur geringe Spuren im Rest des Nanowires. Eine weitere Möglichkeit für das Verschwinden des Goldes ist das Abdampfen des Katalysators während des Wachstums. Um dies Nachzuweisen wurde, eine mit Goldkolloiden versehene Probe während des Wachstums zwischen zwei, mit SiO_2 beschichtete Proben platziert. Der schematische Aufbau des Versuches ist in Abbildung 7 im rechten oberen Teilbild zu sehen. Nach Abschluss des Wachstumsprozesses waren sowohl auf der in Gasflussrichtung liegende als auch auf der, entgegen dem Gasfluss liegenden Probe Au-Katalysierte Nanowires nachzuweisen. Dies lässt darauf schließen dass das Gold von der, in der Mitte der drei Proben liegenden, mit Gold besputterten Probe über die Gasphase auf die zwei anderen Proben gelangt ist. In der folgenden Abbildung 7 ist das Ergebnis für Si Nanowirewachstum bei einer Temperatur von 923 K gezeigt. Im linken Bild ist ein Nanowire zu sehen, welcher mit einem 20 nm großen Katalysatortropfen gewachsen wurde. Es ist deutlich die konische Form des Nanowires zu sehen, welche auf die unkatalytische Abscheidung von Si auf der Oberfläche des Nanowires während des Wachstums bei sehr hohen Temperaturen zurückzuführen ist. In den rechten zwei Teilbildern sind die Versuchsanordnung für den Nachweis der Katalysatorübertragung über die Gasphase sowie das daraus resultierende Wachstumsergebnis zu sehen.[26]

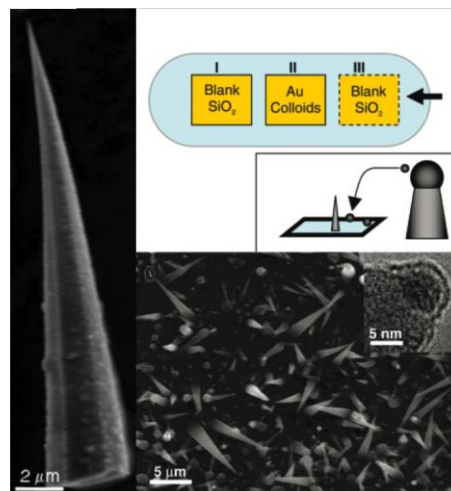


Abbildung 7: Bei hohen Temperaturen mit Au-Kolloiden gewachsene Si-Nanowires.[26]

links: Durch unkatalytische Abscheidung von Si an der Nanowireoberfläche konisch gewachsener Nanowire. Der ursprüngliche Au-Katalysator hatte einen Durchmesser von 20 nm.

rechts oben: schematischer Versuchsaufbau zum Nachweis von Katalysatorschwund über die Gasphase.

rechts unten: Wachstumsergebnis auf der nicht mit Kolloiden versehenen Probe I

Subeutektisches Nanowirewachstum

Die folgende Abbildung 8 zeigt den schematischen Ablauf des VSS – Prozesses. Das Precursor Gas zersetzt sich am Katalysator, bzw. an der Substratoberfläche. Da die, für das Halbleiterwachstum notwendige Energie aber nur durch die Abscheidungsenergie verringernde Wirkung des Katalysators möglich ist, müssen die abgeschiedenen Atome zur Katalysator-Halbleiter-Grenze diffundieren. Dort werden sie in den wachsenden Halbleiterkristall eingebunden und bewirken somit ein Anheben des Katalysators.[27]

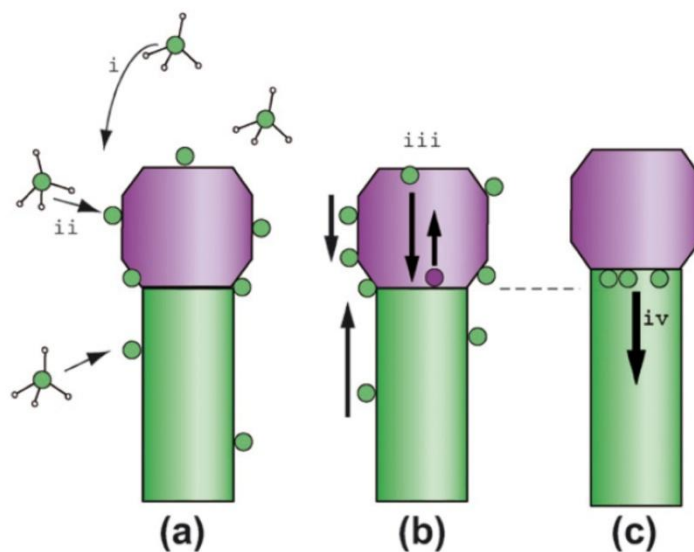


Abbildung 8: Schematische Darstellung des VSS Wachstums von Nanowires. Der Precursor zersetzt sich am Katalysator und das Material diffundiert entlang der Oberfläche, und/oder durch den Katalysators hindurch. [27]

Das Nanowirewachstum ist auch bei Temperaturen unter dem eutektischen Punkt möglich. Der Katalysator ist in diesem Fall in fester Form vorhanden. Das auf diesem Prozess basierende Wachstumsverfahren wird Vapour-Solid-Solid Verfahren (VSS-Verfahren) genannt. Der Vorteil dieses Verfahrens ist, dass das Wachstum auch bei niedrigeren Temperaturen durchgeführt werden kann, welche nur hoch genug sein müssen, damit der verwendete Precursor am Katalysator aufgespalten werden kann. Der Precursor wird dabei, genauso wie beim VLS Verfahren in Gasform in den Wachstumsreaktor eingeblasen. Es zersetzt sich bevorzugt am Katalysator und wandert dann, durch Diffusion an der Oberfläche, oder durch den kristallinen Katalysator hindurch zur Substratoberfläche. Metallpartikel haben im Allgemeinen die Eigenschaft, dass sie, unabhängig von ihrem Aggregatzustand, die kinetische Barrieren-Energie, welche für das Halbleiterwachstum überwunden werden muss,

2 Theoretische Grundlagen

verringern.[27] In manchen Fällen kommt es auch zu einer Vermischung des VSS und des VLS Verfahrens, bei dem ein kristalliner KatalysatorKern von flüssigem Material umhüllt ist. In diesem Fall kommt das Wachstum durch ein Vermischen der Prozesse zustande.

Die Temperatur hat starken Einfluss auf die Zersetzung des Precursors und somit auch auf Anzahl und Form der entstehenden Nanowires. Im Beispiel von Si Nanowires, die mittels 2 nm dicker, aufgesputterter Goldschicht mit Octochlorotrisilane als Precursor auf Si Substrat gewachsen werden, ist dies ersichtlich. Bei Temperaturen von 1173 K bis 873 K sinkt die Anzahl der Nanowires per Fläche sowie deren Länge von ca. 8 μm auf 1 μm . Der Durchmesser der Drähte schwankt ebenso in Abhängigkeit der Temperaturen. Bei hohen Temperaturen von 1173 K stellt sich ein dichtes Nanowirewachstum ein, wobei die Drähte viele Knicke aufweisen. Bei einer Verringerung auf 1073 K verringert sich die Anzahl der geknickten Nanowires und die Läng und der Durchmesser der Nanowires werden gleichmäßiger. Bei den alternativen, im vorhergehenden Kapitel erwähnten Precursor Materialien ist ein Wachstum auch unterhalb der eutektischen Temperatur möglich. Es wird angenommen, dass in diesem Fall der Katalysatorpartikel während des Wachstums im festen Zustand bleibt und das Wachstum auf einer Diffusion im Katalysatorpartikel beruht.[25]

2.3.2.3 Einfluss des Prozessdrucks auf das Nanowirewachstum

Der Druck in der Prozesskammer während des Nanowirewachstums beeinflusst sowohl die Wachstumsgeschwindigkeit als auch die Wachstumsrichtung.[23],[28]

Druckabhängigkeit der Wachstumsgeschwindigkeit

Die Wachstumsgeschwindigkeit hat mehrere limitierende Faktoren, welche mit der Wachstumstemperatur und dem Wachstumsdruck zusammenhängen. Das Wachstum kann durch Änderung des Partialdruckes des Precursors gesteuert werden. Bei niedrigem Partialdruck ist der, die Wachstumsgeschwindigkeit bestimmende Faktor Siliziumzufuhr aus der Gasphase. Bei ausreichend hohem Partialdruck sind beliebig viele Silan Moleküle an der Oberfläche vorhanden und das Wachstum wird durch die Zersetzung des Precursors an der Katalysatoroberfläche und die Diffusion in den Katalysator bestimmt. Beides hängt vom verwendeten Precursor und der Wachstumstemperatur ab. Beim Wachstum von Silizium Nanowires bei einer konstanter Temperatur von 873 K, Verwendung von Silan als Precursor und einer 20 nm dicken, auf Si(111) Substrat aufgesputterten Goldschicht zeigen sich die eben erwähnten beschränkenden Mechanismen. Bei einem Druck von 10 mbar stellt sich eine Wachstumsgeschwindigkeit von unter 0,1 $\mu\text{m}/\text{minute}$ ein, welcher mit

2 Theoretische Grundlagen

zunehmendem Wachstumsdruck linear ansteigt. Die Länge ändert sich mit $2,5 \cdot 10^{-4} \text{ } \mu\text{m}/(\text{min} \cdot \text{mbar})$ und ist auf eine Erhöhung der Precursor Zufuhr zum Katalysator aus der Gasphase zurückzuführen.[28] Bei einem Druck von ca. 60 mbar kommt es bei $1,5 \text{ } \mu\text{m}/\text{min}$ zu einer Sättigung der Wachstumsgeschwindigkeit und ein weiteres Erhöhen des Druckes hat keine Auswirkung mehr auf die Wachstumsgeschwindigkeit. Dies ist auf die, bei der verwendeten Temperatur limitierte Zersetzung des Precursors auf dem Katalysatortropfen zurückzuführen.[28]

Druckabhängigkeit der Wachstumsrichtung

Durch die Veränderung des Druckes innerhalb des CVD Reaktors während des Wachstums ist es für das betrachtete System möglich, eine gezielte Änderung der Wachstumsrichtung zu erreichen. Im Fall von Si kann der Druck während des Wachstums, bei ansonsten gleichbleibenden Bedingungen, zwischen 3 mbar und 15 mbar variiert werden. Dabei ändert sich die Wachstumsrichtung der Nanowires. [23] Bei einem Druck von 3 mbar weisen die meisten Nanowires eine $\langle 111 \rangle$ Orientierung auf. Als bevorzugte Wachstumsrichtung bei 15 mbar stellt sich $\langle 112 \rangle$ ein. Bei einer Änderung des Druckes während des Wachstums von 3 mbar auf 15 mbar ist eine abrupte Änderung der Wachstumsrichtung erkennbar. Das Wachstum bei 15 mbar ist dabei mit einer Wachstumsgeschwindigkeit von $250 \text{ nm}/\text{min}$ im Vergleich zu $33 \text{ nm}/\text{min}$ bei 3 mbar wesentlich schneller. Der Grund dafür ist, dass die Zufuhr des Si aus der Gasphase der limitierende Faktor für das Wachstum ist. [23]

2.3.3 Epitaxie

Unter Epitaxie versteht man ganz allgemein das monokristalline Aufwachsen von Kristallschichten auf einen Substratkristall, wobei die Kristallstruktur des Wirtskristalls in der aufgetragenen Schicht beibehalten wird. Je nach Zusammensetzung des abgeschiedenen Materials unterscheidet man zwischen Homoepitaxie und Heteroepitaxie. Ist das abzuschneidende Material das Selbe wie das Substrat auf welches aufgewachsen wird, so spricht man von Homoepitaxie, wenn sich das aufzuwachsende Material vom Substratmaterial unterscheidet handelt es sich um Heteroepitaxie. Die Abscheidung des Halbleitersmaterials kann bei vielen Materialkombinationen, durch Einstellen der Prozessparameter, gut kontrolliert werden. Dadurch ist ein gezieltes Dotieren, oder durch Variation des aufzubringenden Materials, auch eine Bildung von komplexen Heterostrukturen möglich. Im Idealfall bilden sich in der aufgewachsenen Schicht keine zusätzlichen Gitterfehler aus. Direkt an der Übergangsfläche bleiben die bereits am Substrat vorhandenen Oberflächendefekte bestehen, werden aber innerhalb weniger Atomlagen kompensiert. Im Fall von heteroepitaktisch aufgewachsenen Schichten können sich aufgrund

2 Theoretische Grundlagen

unterschiedlicher Gitterkonstanten Verspannungen aufbauen, welche zur Zerstörung der Strukturen führen können. Bei Nanowire-Heterostrukturen können diese Verspannungen aufgrund des geringen Durchmessers leicht relaxieren. Somit sind auch Heterostrukturen von Materialien möglich, welche einen großen Unterschied in der Gitterkonstante haben und Schichtweise nicht abgeschieden werden könnten.[29] Verspannungen des Kristallgitters haben auch Einfluss auf die Bänderstruktur der Halbleiter und somit auch auf deren elektrischen und optischen Eigenschaften.[30], [20] Eine der interessantesten Kombinationen ist Silizium mit Galliumarsenid. Silizium ist der am meisten verwendete Halbleiter im Bereich der Mikroelektronik, mit guten Eigenschaften im Hinblick auf die Reinheit und Kristallinität, Prozessierbarkeit, Ladungsträgerbeweglichkeit und Wärmeleitfähigkeit. Galliumarsenid hingegen ist einer der bedeutendsten Halbleiter der Optoelektronik und hat durch seine höhere Elektronenmobilität auch einen wichtigen Stellenwert in der Fertigung von Hochgeschwindigkeits- Bauelementen. Um diese Vorteile kombinieren und nutzen zu können, ist es notwendig, einen abrupten und störstellenfreien Übergang zwischen den Materialsystemen zu realisieren. Im Fall des Si-GaAs Systems ist dieser epitaktische Übergang bei der Fertigung von ganzen Wafern aufgrund der Differenz der Gitterkonstanten, des thermischen Ausdehnungskoeffizienten und des Übergangs zwischen einem nicht polaren auf einen polaren Halbleiter im Schichtsystem nicht zu realisieren.[31]

2.3.3.1 Epitaktisches Wachstum von Si Nanowires auf einem Si-Substrat

Für ein gezieltes epitaktisches Wachstum von Silizium Nanowires ist die Oberflächenbeschaffenheit des Si Substrates, auf welche die Nanowires aufgewachsen werden sollen, wichtig. Insbesondere muss die sogenannte native Oxidschicht entfernt und die Si Oberfläche H-terminiert sein. Beim Wachstum von Si-Nanowires mittels SiCl_4 als Precursor entsteht während des Wachstumsprozesses, durch das Zersetzen des Precursors am Au Katalysator in der Argon/Wasserstoff Atmosphäre, HCl als Reaktionsnebenprodukt. Die Salzsäure ätzt das native Siliziumdioxid während des Wachstumsprozesses von der Silizium-Oberfläche und sorgt so für eine saubere Kristalloberfläche. Auf dieser wachsen die Nanowires bevorzugt epitaktisch auf.[32]

Die Behandlung des Substrats vor dem Nanowirewachstum hat auch bei der Verwendung von Silan als Precursor einen starken Einfluss auf die Wachstumsdichte sowie auf die Epitaxie der Drähte. Die Behandlung des Substrates mit gepufferter Flusssäure erzeugt ebenfalls eine wasserstoffterminierte, oxidfreie Oberfläche. Nach dem Aufputtern einer Goldschicht als Katalysator diffundiert das Si durch die Schicht und oxidiert schon bei Raumtemperatur mit dem Luftsauerstoff an der Oberfläche. Diese dünne Siliziumdioxid-Schicht blockiert die Diffusion von Si aus der Gasphase zum Katalysator und verhindert so ein Nanowirewachstum. Wird diese Oxidschicht vor

2 Theoretische Grundlagen

dem Wachstum wieder mit HF entfernt, stellt sich ein dichtes, epitaktisches Wachstum ein. Abbildung 9 zeigt eine Si Probe, bei der, durch unterschiedliche Behandlung mit gepufferter HF (BHF), vier Bereiche entstanden sind. Diese unterscheiden sich dadurch, dass ein Teil, zu sehen im linken oberen Teilbild, vor dem Wachstum nicht mit HF behandelt wurde. Bei dem, links unten in der Abbildung zu sehenden Teil wurde nur eine Reinigung vor dem Aufputtern der Goldschicht durchgeführt. Im Teilbild rechts unten wurde zusätzlich dazu auch eine kurze HF Behandlung nach dem Katalysator Auftrag durchgeführt. Die Aufnahme rechts oben in der Abbildung zeigt das Wachstum der Nanowires bei einer HF Reinigung nur nach aufputtern der Au Schicht. [33] Wie man aus den erzielten Ergebnissen sieht, stellte sich das beste Wachstumsergebnis bei HF-Reinigung vor und nach Auftrag des Katalysators ein, da sowohl das Oxid zwischen Si und Au Schicht, als auch das auf der Goldschicht entstandene SiO_2 entfernt wurde.

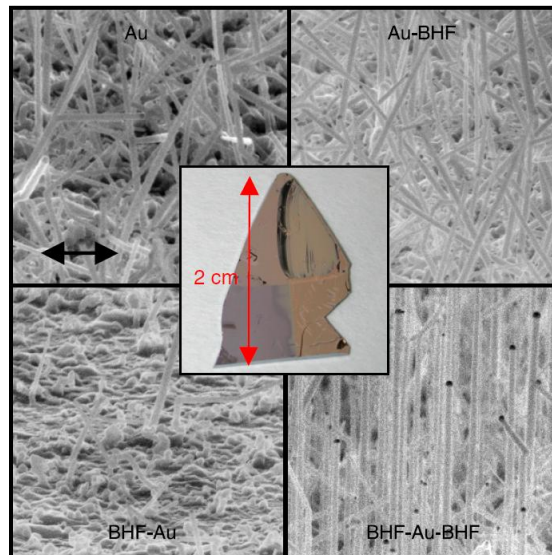


Abbildung 9: SEM Aufnahme eines Si(111) Substrats auf welchem mittels aufgesputterter Au-Schicht Si Nanowires gewachsen wurden. Die Teilbilder zeigen die vier unterschiedlich behandelten Teilbereiche: li.o. Si ohne Reinigung mit BHF; li.u. Si mit BHF Reinigung vor aufputtern einer Au Schicht; re.o. Reinigung mit BHF nach aufputtern einer Au Schicht; re.u. Reinigung mit BHF vor und nach aufputtern einer Au Schicht; Mitte Foto der Probe. [33]

Wachstumsrichtungen von Si Nanowires auf (100) und (111) orientierten Si-Substraten

Die Wachstums-Richtungen der Nanowires können, wie bereits zuvor erwähnt, durch die Wachstumsparameter, die Größe des Katalysators sowie durch die Substratorientierung beeinflusst werden. Für Silizium Nanowires auf Silizium

2 Theoretische Grundlagen

Substraten sind die bevorzugten Wachstumsrichtungen $\langle 111 \rangle$, $\langle 110 \rangle$ und $\langle 112 \rangle$. Weniger oft können auch die $\langle 100 \rangle$ Richtungen auftreten. Abbildung 10 zeigt schematische Bilder der drei bevorzugten Wachstumsrichtungen von Silizium Nanowires auf Silizium (100) Substraten. Die obere Bildreihe zeigt eine Aufsicht auf die Nanowires, wie sie bei Betrachtung normal zur Substratoberfläche zu sehen wäre. Die untere Zeile zeigt die Wachstumsrichtungen aus dem Blickwinkel der $[-1-1-1]$ Richtung. Die Winkel zwischen Substratoberfläche und den Nanowires beträgt bei $\langle 110 \rangle$ Drähten 45° , bei $\langle 111 \rangle$ Drähten $35,3^\circ$ und bei $\langle 112 \rangle$ Drähten $24,1^\circ$ oder $35,5^\circ$. [22]

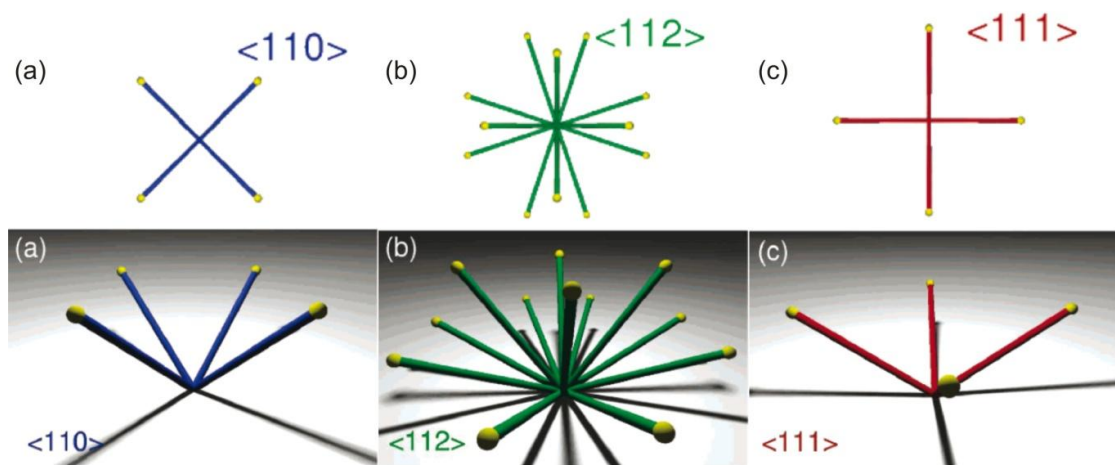


Abbildung 10: Schematische Abbildungen der drei bevorzugten Wachstumsrichtungen von Si Nanowires auf einem Si (100) Substrat. Die oberen Bilder zeigen eine Aufsicht der Probe, die untere Reihe zeigt eine Ansicht aus der $[-1-1-1]$ Richtung. [22]

Auf (111) orientiertem Substrat gibt es hingegen vier Möglichkeiten für $\langle 111 \rangle$ orientierte Nanowires. Drei dieser Richtungen haben in der Aufsicht einen Winkel von 120° zueinander und einen Winkel von $19,5^\circ$ zur Substratoberfläche. Die vierte Richtung steht in einem Winkel von 90° , normal zur Substratoberfläche. Ein gezieltes Wachsen der, für viele Anwendungen bevorzugten, aufrecht stehenden Nanowires ist durch Anpassen des Partialdruckes von Silan während des Wachstums möglich. Aus Experimenten mit unterschiedlichen Silan-Partialdrücken zeigt sich, dass die Anzahl der senkrecht stehenden Nanowires bei Partialdrücken unter ca. 0,2 mbar ansteigt. Der Anstieg ist bei Drähten mit unterschiedlichen Durchmessern zwischen 60 – 105 nm ersichtlich. Bei einer Erhöhung des Silananteiles verringert sich die Anzahl der aufrecht stehenden Nanowires und bei einem Partialdruck von ca. 0,5 mbar weisen beinahe alle Drähte einen Knick und ein anschließendes Wachstum in eine der anderen drei $\langle 111 \rangle$ Richtungen auf. Für höhere Wachstumstemperaturen von 873 K ist die Anzahl an

2 Theoretische Grundlagen

senkrecht stehenden Drähten ebenfalls verringert und steigt mit sinkender Temperatur an. Für eine optimale Ausbeute von senkrecht stehenden Nanowires sind ein Silan-Partialdruck von unter 0,1 mbar und Wachstumstemperaturen von weniger als 748 K notwendig.[34]

2.3.3.2 Heteroepitaxie von Nanowires

Die Erzeugung von Nanowire-Heterostrukturen ist beim VLS Verfahren durch einfaches Umstellen des Precursorgases möglich. Ein Atomar scharfer Übergang von einem Ausgangsmaterial auf ein anderes ist aber aufgrund der noch im Katalysator vorhandenen Atome des Ausgangsmaterials nicht möglich. Durch das Vermischen der beiden Materialien innerhalb des Katalysators entsteht an der Heteroübergangsfläche ein kontinuierlicher Verlauf über eine bestimmte Dicke. Diese ist abhängig von der Zusammensetzung der Legierung aus Katalysator und Abzuscheidendem Material, welche aus dem Phasendiagramm ermittelt werden kann. Im Fall von Au-Si beträgt der Si Anteil in der Legierung etwa 19% Si. Die Größe der Übergangszone ist sowohl von den verwendeten Halbleitern, den Prozessparametern als auch vom Durchmesser des Nanowires abhängig. Ausnahmen bilden nur einige Materialkombinationen der III-V Halbleiter, bei denen ein scharfer Übergang bereits gezeigt werden konnte.[20]

Ein weiteres Problem, das bei der Erzeugung von Nanowire Heterostrukturen auftreten kann, ist eine Änderung der Wachstumsrichtung am Übergang. Dies kann Knicke oder sogar abwärts wachsende Nanowires erzeugen. Beim Wachstum von Indiumarsenid (InAs) auf einem bestehenden GaAs Nanowire mittels VLS Mechanismus und Gold als Katalysator zeigt sich ein solches „rückwärts gerichtetes Wachstum“ der Nanowires.

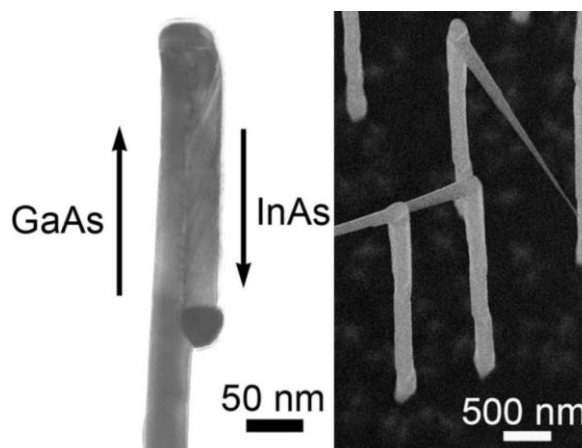


Abbildung 11: Wachstumsverhalten eines GaAs-InAs Heterostruktur-Nanowires. [35]

links: TEM Aufnahme nach 1 min InAs Nanowirewachstum.

rechts: SEM Aufnahme nach 30 min InAs Nanowirewachstum.

2 Theoretische Grundlagen

Die Änderung der Wachstumsrichtung ist energetisch betrachtet vorteilhafter. Die Grenzflächenenergie zwischen dem Au Katalysator und dem GaAs ist wesentlich geringer als die Grenzflächenenergie zu InAs. Dies bewirkt, dass sich der Goldtropfen beim Umstellen der Wachstumsparameter von GaAs auf InAs am GaAs Nanowire entlang nach unten bewegt und so der InAs Nanowire dicht anliegend nach unten wächst. Zeitgleich findet jedoch eine unkatalytische InAs Abscheidung an der GaAs Nanowireoberfläche statt und bedeckt die Drahtoberfläche. Durch diese radiale Ablagerung wird das Abwärtswachstum gestoppt. Der Goldpartikel löst sich von der beschichteten GaAs Oberfläche und das Wachstum des InAs Nanowires setzt sich in Richtung $\langle 111 \rangle_B$ fort. Abbildung 11 zeigt zwei solche Heterostruktur-Nanowires in unterschiedlichen Wachstumsstadien. Es wurde in beiden Teilbildern auf den zuvor gewachsenen GaAs Nanowire ein InAs Nanowire aufgewachsen. Die Wachstumsdauer des InAs Nanowires beträgt im linken Bild eine Minute. Man sieht deutlich, dass der InAs Nanowire entlang des bereits bestehenden GaAs Nanowires abwärts wächst. Das linke Teilbild zeigt eine solche Heterostruktur nach 30 Minuten InAs Nanowirewachstum. Nach anfänglichem kriechendem Wachstum löst sich der Goldkatalysator von der Oberfläche und bildet einen frei abstehenden Nanowire.[35]

Epitaktisches Wachstum von Halbleiter-Heterostrukturen ist aber auch durch die Kombination von unterschiedlichen Wachstumsverfahren möglich. Im Fall des Silizium-Galliumarsenid Systems können durch gestaffeltes Wachstum von Si Nanowires mittels VLS Verfahren und anschließendem Weiterwachsen von GaAs Nanowires mittels Molekular Strahl Epitaxie (engl. molecular-beam-epitaxie, MBE) dreidimensionale Gebilde erzeugt werden. Die Si Nanowires in $\langle 111 \rangle$ Richtung weisen eine sechseckige Form, begrenzt von (112) orientierten Facetten auf. Auf diesen Facetten findet bevorzugt das Wachstum der GaAs Nanowires in Wurtzit-Gitter-Form statt. Die Drähte wachsen epitaktisch in [0001] Richtung, parallel zu den {112} Seitennormalen des Si Hauptdrahtes. Abbildung 12 zeigt eine SEM Aufnahme einer solchen Heterostruktur. Es sind die, in sechseckiger Anordnung wachsenden GaAs Nanowires zu sehen. Im Zentrum dieser Struktur befindet sich der Si Nanowire. Die so erzeugte Halbleiter-Heterostruktur eines IV und III-V Halbleiters ist interessant für weitere Forschung im Gebiet von Hochgeschwindigkeits- sowie optoelektronischen Bauelementen.[19]

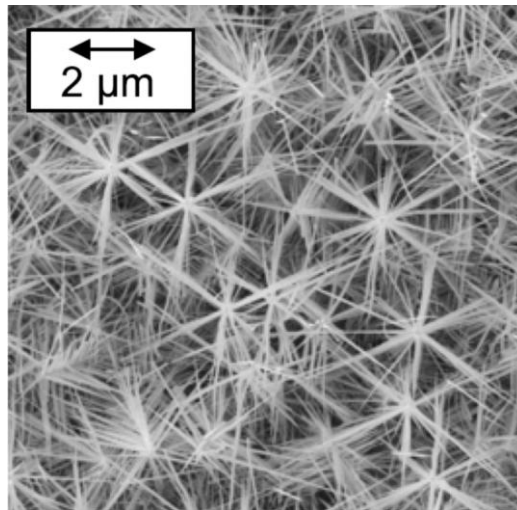


Abbildung 12: Si-GaAs-Heterostruktur erzeugt durch Si Nanowirewachstum mittels VLS Verfahren gefolgt von MBE GaAs-Nanowirewachstum. [19]

Nanowire-Heteroepitaxie bestimmende Größen

Um eine gezielte Integration von Nanowires in elektronische Bauelemente zu ermöglichen, muss die epitaktische Wachstumsrichtung kontrollierbar sein. Beim Wachstum von Nanowires bestimmen die Grenzflächenenergien zwischen Precursor und Katalysator sowie Katalysator und Substratoberfläche die Wachstumsrichtung. Je nach Vorzeichen der Energiedifferenzen stellt sich bevorzugt Schicht- oder Insel-Wachstum ein. Diese Differenz ändert sich bei Vertauschen der Materialreihenfolge und somit ändert sich auch das Wachstumsverhalten. Beim Aufwachsen von Silizium oder Germanium auf Galliumarsenid ergibt eine solche Berechnung, dass sich Inselwachstum einstellen wird. Dieses Ergebnis wird auch in der Praxis bestätigt und bewirkt ein geknicktes Wachstum. Die Keimbildung an einer lokalen Stelle des Träger-Nanowires und dessen anschließende Vergrößerung bewirkt ein Verdrängen des Goldkatalysators entlang der GaAs Oberfläche und so ein kriechendes Wachstum entlang des Träger-Drahtes oder ein weiterwachsen in verändertem Winkel.[29]

2.4 Elektrische Eigenschaften von Halbleiter-Übergängen

Als Halbleiter-Übergang wird ein Wechsel zwischen zwei halbleitenden Materialien mit unterschiedlichen Eigenschaften bezeichnet. Dies können sowohl Übergänge zwischen zwei unterschiedlich dotierten Bereichen desselben Halbleiters (z.B. p-n Übergang in Silizium), Übergänge zwischen Materialien mit einer geringen Änderung der chemischen Zusammensetzung (z.B. GaAs – $\text{Al}_x\text{Ga}_{1-x}\text{As}$), aber auch Übergänge

2 Theoretische Grundlagen

zwischen unterschiedlichen Halbleitern sein (z.B. Silizium – Galliumarsenid Heteroübergang).

Durch optimierte Herstellungsprozesse ist die Erzeugung von abrupten Übergängen für manche Materialkombinationen beinahe ideal herstellbar.[36] Der p-n Übergang ist einer der wichtigsten Grundbausteine für die moderne Mikroelektronik und ist die Grundlage für viele Bauelemente, wie z.B. Dioden oder Transistoren. Halbleiter-Heteroübergänge sind eine wichtige Grundlage im Bereich der Optoelektronik, für die Herstellung von Foto-Detektoren und Lasersystemen sowie für die Herstellung von Hochgeschwindigkeitstransistoren.

2.4.1 Der pn Übergang

Als p-n Übergang bezeichnet man den Übergang von einem p-dotierten Gebiet zu einem n-dotierten Gebiet innerhalb eines Halbleiters. Er ist eine der wichtigsten Anordnungen in der Halbleiterelektronik und wird in Form eines elektronischen Bauteils als p-n Diode bezeichnet. Führt man in einem Gedankenexperiment, einen idealen Halbleiter mit konstant dotiertem p-Gebiet zu einem ebenfalls konstant dotierten n-Gebiet, bildet sich an der Kontaktzone anfänglich kein elektrisches Feld aus. Durch das Ladungsträgerungleichgewicht, am Übergang zwischen den unterschiedlich dotierten Zonen, stellt sich ein Diffusionsstrom ein, welcher Elektronen in das p-dotierte Gebiet und Löcher in das n-dotierte Gebiet strömen lässt. Dieser Ausgleichsstrom führt zu einer Ladungsträgerverarmung an den beiden Randgebieten der Kontaktzone. Die über die Grenze fließenden Elektronen besetzen die im p-Gebiet vorhandenen Löcher der Akzeptoren und hinterlassen im Randgebiet des n-dotierten Gebiets die positiv geladenen Donatoren. Eine analoge Betrachtung der Ausgleichsvorgänge ist auch für die Löcher der p- dotierten Seite möglich. Durch die positive bzw. negative Aufladung der Grenzschicht baut sich am Übergang eine hochohmige Verarmungszone auf. In dieser sogenannten Raumladungszone (RLZ) bildet sich damit ein elektrisches Feld aus, welches dem Diffusionsstrom entgegen wirkt. Der Fluss der Ladungsträger ins jeweilig anders dotierte Gebiet findet nun so lange statt, bis das sich aufbauende elektrische Feld die Diffusion zum Erliegen bringt.[9] Im ausgeglichenen Zustand hat sich zwischen den Rändern der Raumladungszone ein Potentialunterschied gebildet, welcher als Built-in-Spannung oder Diffusionsspannung bezeichnet wird. Dieser Potentialunterschied hat eine Verschiebung der Energiebänder der unterschiedlich dotierten Gebiete zur Folge, welche soweit geht, bis sich ein einheitliches Fermi-niveau im gesamten Gebiet eingestellt hat. Das Maximum der elektrischen Feldstärke liegt genau an der Grenzfläche zwischen den unterschiedlich dotierten Gebieten. Die folgende Abbildung 13 zeigt schematisch die Bandverbiegung der Zonen sowie den Verlauf der Raumladung, des elektrischen Feldes und der Spannung in der Kontaktzone.[37]

2 Theoretische Grundlagen

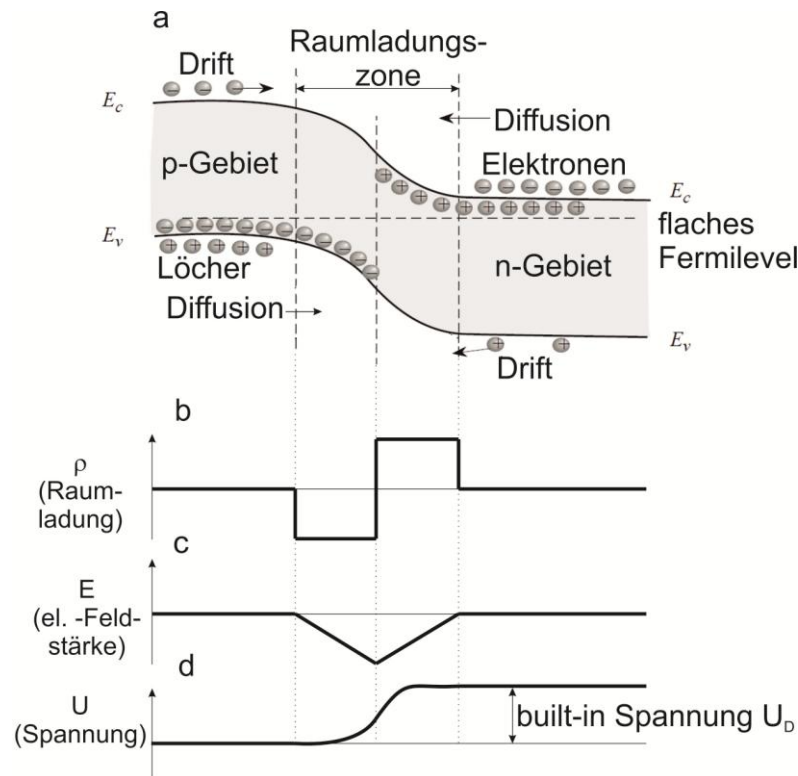


Abbildung 13: Schematischer Verlauf des Energiebandschemas, der Raumladungszone und des elektrischen Feldes eines p-n Übergangs.

(a) Verbiegung der Energiebänder im Übergangsbereich von p- auf n- dotierten Bereich. [37]

(b) Verlauf der Raumladung im Kontaktbereich.

(c) Verlauf des elektrischen Feldes in der RLZ.

(d) Built-in-Spannung des pn-Übergangs.

Im Fall einer angelegten äußeren Spannung U_e an den p-n Übergang kommt es zu einer weiteren Verbiegung der Energiebänder um $e \cdot U_e$. Im Fall eines in Sperrrichtung gepolten p-n Übergangs liegt das höhere Potential an der n-dotierten Seite der Diode. Dadurch werden weitere Ladungsträger vom Rand der Raumladungszone in den neutralen Teil des dotierten Halbleiters hinein gesaugt, was eine weitere Verbreiterung der Raumladungszone bewirkt. Dies hat ein weiteres Auseinanderziehen der Energiebänder der beiden Zonen zur Folge.

Bei einer Polung der Diode in Durchlassrichtung liegt das höhere Potential an der p-dotierten Seite der Diode und das negativere Potential an der n-dotierten Seite an. Ein steigender Potentialunterschied bewirkt eine Verkleinerung der Raumladungszone. Ist diese vollständig abgebaut, stellt sich ein exponentieller Stromanstieg ein. In der

2 Theoretische Grundlagen

folgenden Abbildung 14 werden schematische Darstellungen einer Diodenkennlinie, in a) linearer und b) in halblogarithmischer Darstellung mit den jeweiligen Arbeitsbereichen, gezeigt.

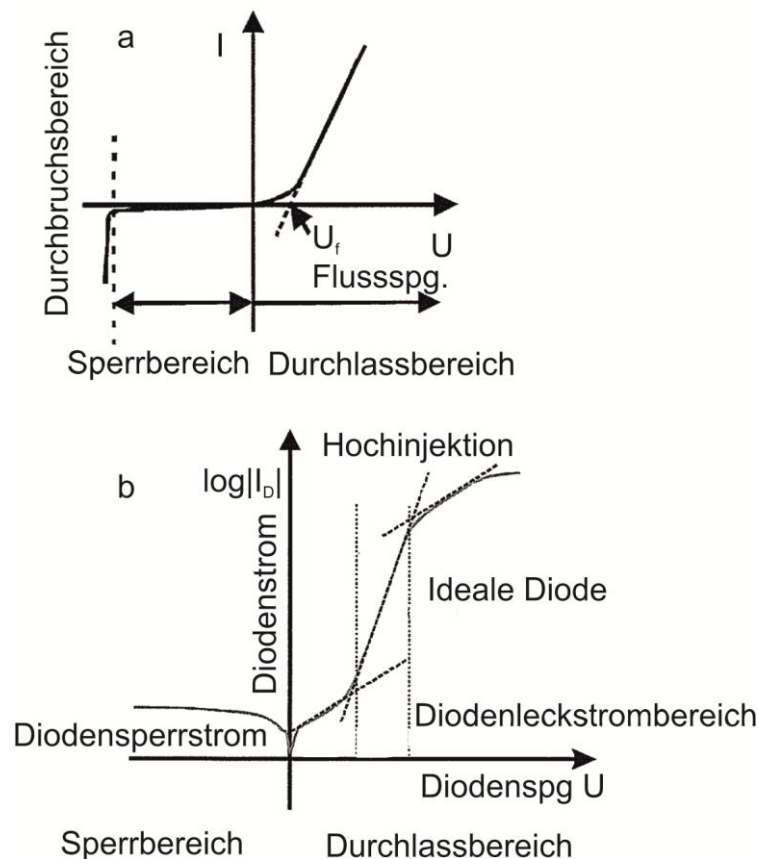


Abbildung 14: Exemplarische Darstellung einer Dioden-Kennlinie.
a) Kennlinie einer idealen Diode.
b) Vergleich einer idealen/realen Dioden-Kennlinie in halblogarithmischer Darstellung. [38]

Die Diffusionsspannung U_D (siehe Abbildung 13) hängt bei der Diode von den Dotierungen in p-Gebiet und n-Gebiet (N_D , N_A ...Dichten der Donatoren, Akzeptoren) sowie von der Betriebstemperatur (T) ab. Weiters fließen in die Berechnung auch die Elementarladung eines Elektrons (e) und die Boltzmannkonstante (k) ein. U_D kann nach folgender Formel berechnet werden[9]:

$$U_D = \frac{k * T}{e} * \ln \left(\frac{N_A * N_D}{n_i^2} \right)$$

2 Theoretische Grundlagen

Der Diodenstrom I verläuft exponentiell und ist von der Temperatur T , der angelegten Spannung U sowie vom Diodensperrstrom I_0 abhängig.[39]

$$I = I_0 * (e^{\frac{e*U}{n*k*T}} - 1)$$

Bei der realen Diode weicht das Strom - Spannungsverhalten aufgrund verschiedener Mechanismen von dem, der idealen Diode ab. Diese Abweichungen werden durch eine Vergrößerung des Idealitätsfaktors berücksichtigt. Bei herkömmlichen p-n Dioden liegt n zwischen eins und zwei. Der Idealitätsfaktor n ist bei der idealen Diode gleich eins. Der Sättigungs-Sperrstrom I_0 wird durch die Querschnitts-Fläche des Verarmungsgebiets A , durch die Diffusionskonstanten für Löcher (D_P) und Elektronen (D_N), die Diffusionslänge der Minoritätsladungsträger im n- (L_P) und im p- (L_N) Gebiet, durch die Akzeptoren- (N_P) und Donatoren- (N_N) Dichte sowie durch die intrinsische Ladungsträgerdichte n_i bestimmt.

$$I_0 = e * A * n_i^2 * (\frac{D_N}{L_N * N_A} + \frac{D_P}{L_P * N_D})$$

Bei ungleicher Dotierung der beiden Gebiete des p-n-Übergangs kann I_0 vereinfacht werden, da der Bereich mit geringerer Dotierung eine wesentlich größere Anzahl an Minoritätsladungsträgern hervorbringt und somit in der Gleichung für I_0 dominiert. Der Sättigungssperrstrom ist auch stark von der Temperatur abhängig, da die intrinsische Ladungsträgerdichte n_i exponentiell mit der Temperatur ansteigt. Die Größe von n_i ist bei Raumtemperatur von der Bandlücke im jeweiligen Halbleiter abhängig.[39]

Es kann angenommen werden, dass bei relativ geringen Durchlass-Spannungen der Ladungsträgertransport in einer Diode durch Tunnelprozesse bestimmt wird. Der Sättigungs-Sperrstrom I_0 weist dadurch eine exponentielle Proportionalität von der Temperatur auf, welche in der folgenden Formel angegeben ist:

$$I_0 \propto A * e^{\frac{-\Delta E_A}{k*T}}$$

Man sieht aus der Formel, dass I_0 nur von einer temperaturunabhängigen Konstante A , der Boltzmannkonstante k , der Temperatur T und einer Aktivierungsenergie ΔE_A abhängt. Die Größe ΔE_A ist die Aktivierungsenergie der Ladungsträger bei in Flussrichtung gepoltem pn-Übergang.[40],[41]

2.4.2 Der Halbleiter-Heteroübergang

Als Heteroübergang bezeichnet man, wie bereits erwähnt, einen Übergang zwischen zwei verschiedenen Halbleitern. Eine Möglichkeit, Heteroübergänge und deren Eigenschaften zu charakterisieren, ist die Einteilung aufgrund der Lage der

2 Theoretische Grundlagen

Energiebänder bzw. der Bandlücke der beteiligten Materialien. Dabei wird zwischen folgenden drei Typen unterschieden:

- Typ I (gespreizte Bandlücke)
- Typ II (gestufte Bandlücke)
- Typ III (unterbrochene Bandlücke)

Bei der gespreizten Bandlücke treffen zwei Halbleiter mit, relativ zueinander, großer und kleiner Bandlücke zusammen. Eine schematische Zeichnung des Bänderschemas eines solchen Übergangs unter Flachbandbedingungen ist in Abbildung 15 gezeigt. Dies bedeutet, dass die, durch den Ausgleich des Fermi-niveaus über den gesamten Bereich hervorgerufene, Bandverbiegung an der Kontaktstelle vernachlässigt wird. Werden die beiden Halbleiter miteinander verbunden, so liegt im Fall des Typ I Heteroübergangs sowohl die Leitungsbandenergie (E_L) als auch die Valenzbandenergie (E_V) des ersten Halbleiters mit kleinerer Bandlücke (HL 1) im Bereich der Bandlücke des zweiten Halbleiters (HL 2). Beim Übergang von HL 1 auf HL 2 wirkt, in dieser Art von Bänderanpassung, auf Elektronen und Löcher eine Potentialbarriere.

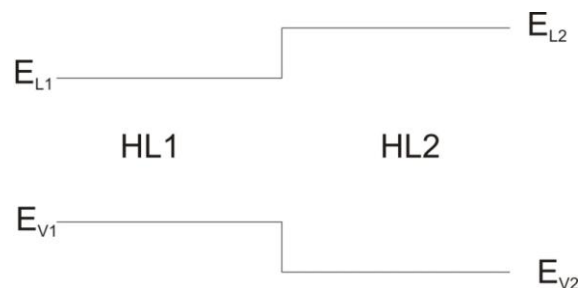


Abbildung 15: Bänderschema eines Typ I Heteroübergangs - Die Bandlücke des Halbleiters HL1 liegt vollständig innerhalb des verbotenen Bandes des Halbleiters HL2.

Beim Typ II Heteroübergang, dem gestuften Übergang, sind beide Energielevels E_L und E_V des ersten Halbleiters höher oder tiefer als die des zweiten Halbleiters. Beim Stromfluss über die Grenzfläche ist, je nach Lage des Energiebandes in Relation zu dem des zweiten Halbleiters, entweder für die Löcher oder für die Elektronen eine Energiebarriere sichtbar. In Abbildung 16 ist ein gestufter Übergang wieder unter Flachbandbedingungen schematisch dargestellt.

2 Theoretische Grundlagen

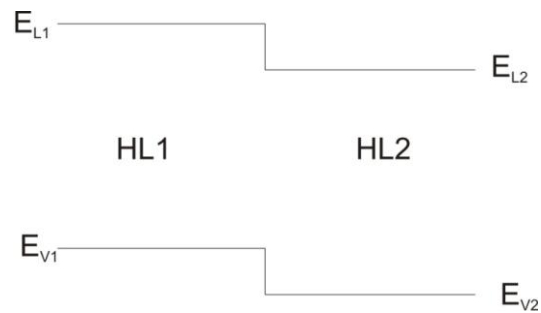


Abbildung 16: Bänderschema eines Typ II Heteroübergangs - Die Bandlücke des ersten Halbleiters liegt nur teilweise innerhalb der, des zweiten Halbleiters.

Als Typ III Halbleiter, dem Heteroübergang mit unterbrochener Bandlücke, wird ein Übergang verstanden, bei dem weder E_L noch E_V des ersten Halbleiters innerhalb der Bandlücke des zweiten Halbleiters zu liegen kommen. Abbildung 17 zeigt das Bänderschema des Typ III Halbleiters.[42]

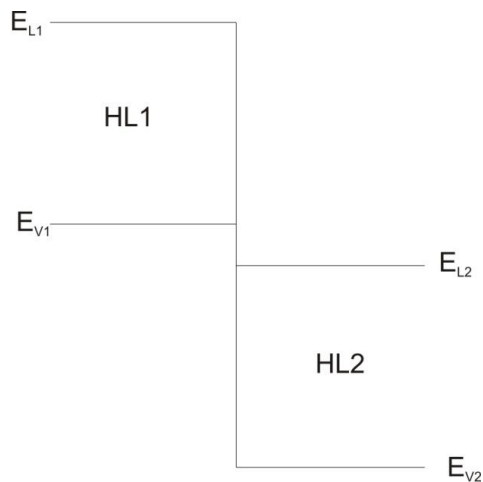


Abbildung 17: Bänderschema eines Typ III Heteroübergangs - Die Bandlücken der beiden Halbleiter haben keine Überlappung.

Da sich die Valenzbandkante von einem der beteiligten Halbleiter über der Leitungsbandkante des zweiten Halbleiters befindet, besitzen solch Heterostrukturen keine effektive Bandlücke. Sie besitzen somit halbmetallischen Charakter und sind in direkter Form für die Halbleitertechnik nicht interessant. Die Herstellung von dünnen Schichten, mit schichtdicken unter der de Broglie Wellenlänge, ist Fertigungstechnisch

2 Theoretische Grundlagen

mit manchen solchen Materialkombinationen (z.B. InAs/GaSb) jedoch relativ leicht realisierbar. Bei einer solchen Struktur ist die Bandlücke nicht mehr vom Material, sondern nur von der Schichtdicke abhängig. Dadurch können Heterostrukturen erzeugt werden, die vor allem für Anwendungen im Bereich von mittleren und fernen Infrarotwellenlängen gut geeignet sind.[43]

2.4.3 Der GaAs-Si-Heteroübergang

Um die Art des Überganges zu bestimmen, kann man mittels des Anderson-Band-Diagramm-Modells den sich einstellenden Bänderverlauf abschätzen. In diesem Modell wird die Annahme verwendet, dass die Vakuum Energie (E_0) beider Halbleiter gleich ist. Mit Hilfe der Elektronenaffinität χ der beiden Materialien können die Lagen der Bänder zueinander ermittelt werden. Die Lage der einzelnen Leitungsband-Energien und deren Unterschied können nach folgender Formel berechnet werden:

$$E_L = E_0 - \chi \quad \Delta E_L = E_{L2} - E_{L1} = \chi_1 - \chi_2$$

Die folgende Abbildung 18 zeigt eine schematische Darstellung des zuvor besprochenen Bänderschemas einer Si/GaAs Heterostruktur unter Flachbandbedingungen.

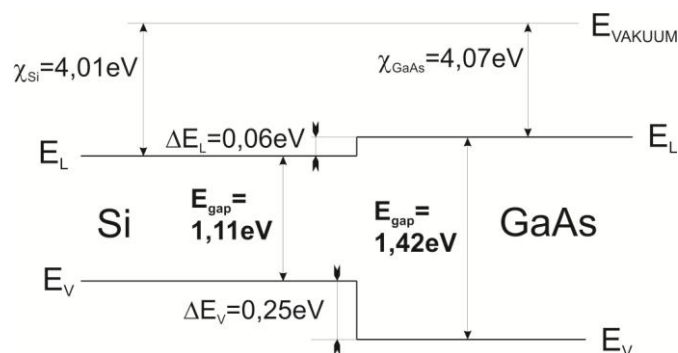


Abbildung 18: Schematischer Verlauf der Bandstruktur eines Si/GaAs Halbleiter-Heteroübergangs. Der Verlauf der Bandstruktur entspricht dem eines Typ I Heteroübergangs.

Für das Materialsystem GaAs - Si ergibt dies mit den Parametern aus Kapitel 1.1 und 1.2 einen Leitungsbandunterschied von 0,06 eV. Der Unterschied in der Valenzbandenergie beträgt 0,25 eV und berechnet sich am Übergang zwischen den beiden Materialien mit dem Unterschied der Bandlücken durch folgende Formel [11]:

$$\Delta E_V = (E_{Gap2} - E_{Gap1}) - \Delta E_L$$

2 Theoretische Grundlagen

Die Berechnung mit dieser Methode dient allerdings nur zum qualitativen Abschätzen des Banddiagramms. Die genauen Werte können experimentell über die Kapazitäts-Spannungs- Methode, bei der aus den Messungen der Sperrschichtkapazität eines Heteroübergangs in Abhängigkeit der angelegten Spannung, sowohl die Diffusionsspannung als auch die Höhe der Potentialbarriere der beiden Bänder, bestimmt werden. Eine weitere Methode zur experimentellen Bestimmung der Barrierenhöhe basiert auf der Änderung des Strom-Spannungsverlaufes in Abhängigkeit von der Temperatur.[41]

Bei dem in dieser Arbeit untersuchten Heteroübergang zwischen Si Nanowires und einem GaAs Substrat handelt es sich um einen Typ I Heteroübergang. Das epitaktische Wachstum von Si und GaAs ist, aufgrund der unterschiedlichen Gitterkonstanten und der unterschiedlichen Temperatúrausdehnung, in Schichtsystemen schwierig. Der Unterschied in den Gitterkonstanten beträgt ungefähr 4% und bewirkt bei Schichtabscheidung von GaAs auf Si eine hohe Dichte an Kristalldefekten in der aufgewachsenen Schicht. Die unterschiedliche Temperaturausdehnung der beiden Stoffe bewirkt bei größeren Temperaturänderungen weiters die Bildung von Rissen in den Schichten. Beim Wachstum von GaAs Schichten auf Si Substraten können deshalb nur geringe Wachstumstemperaturen verwendet werden was zu der oben erwähnten hohen Defektdichte führt.[31] Beim Wachstum von Nanowires sind diese Faktoren, aufgrund der geringen Kontaktfläche und des dadurch möglichen, elastischen Stressausgleichs, vernachlässigbar. Aufgrund der geringen Übergangsfläche kann sich die durch die unterschiedlichen Gitterkonstanten entstehende Spannung radial abbauen.[44]

3 Experimentelle Durchführung

In diesem Kapitel ist die Herstellung einer Si-GaAs Halbleiter-Hetero Diode beschrieben. Es werden alle notwendigen Prozesse, deren Parameter und Durchführung beschrieben. Die genauen Prozessparameter der Synthese werden erst in Zusammenhang mit den Ergebnissen angeführt. Der erste Unterpunkt liefert eine schematische Übersicht über den gesamten Herstellungsprozess der Halbleiter-Hetero Diode. Der zweite Teil dieses Kapitels beschäftigt sich mit der Nanowiresynthese und allen dafür notwendigen Prozessschritten. Die darauffolgenden Kapitel beschreiben die Vorgangsweise zur Herstellung des Messmoduls und der elektrischen Charakterisierung.

3.1 Herstellungsprozess einer Nanowire Halbleiter Hetero- Diode

In der folgenden Abbildung 19 ist der Prozessablauf zur Herstellung eines Messmoduls abgebildet. Es zeigt die Si Nanowiresynthese, sowie die darauf folgenden weiteren Prozessschritte, mit welchen die Isolationsschicht auf das Substrat aufgebracht und rückgeätzt, sowie die Kontakte aufgebracht werden. Um eine optische Betrachtung und elektro-optische Messungen zu ermöglichen, werden anstatt von Titan-Gold Kontakten, transparente Indium-Zinn-Oxid (engl. Indium-Tin-Oxide, ITO) Kontakte verwendet.

3 Experimentelle Durchführung

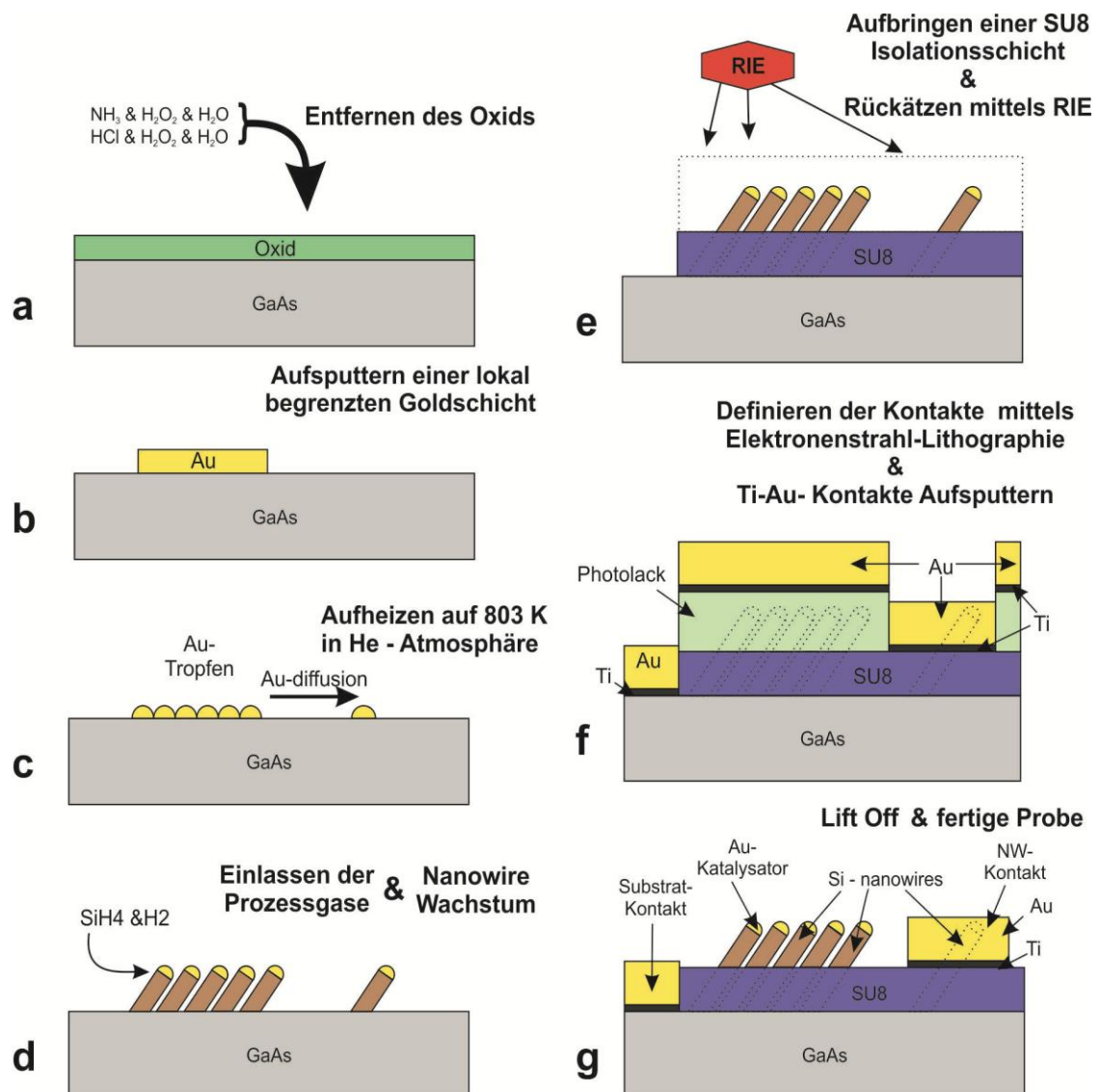


Abbildung 19: Schematischer Herstellungsablauf einer Halbleiter- Hetero- Diode;

- Verunreinigungen und native Oxide werden durch nasschemische Ätzverfahren entfernt.
- Mittels Schattenmaske wird ein örtlich begrenzter Bereich mit Gold besputtert.
- Durch das Aufheizen des Substrats während des Nanowirewachstums bilden sich aus der durchgehenden Goldschicht Goldtropfen, welche entlang der Oberfläche diffundieren und eine, vom besputterten Bereich getrennte Diffusionszone bilden.
- Das Nanowirewachstum wird durch einlassen von Silan in den LPCVD Reaktor gestartet.
- Rückätzen der SU8 Isolationsschicht mittels RIE Prozess.
- Definierung der Kontakte mittels e-Line Prozess und besputtern der Kontaktflächen mit Ti und Au.
- Fertig prozessierte Messanordnung einer Si-GaAs Halbleiter-Heterodiode.

3 Experimentelle Durchführung

Zu Beginn des Herstellungsprozesses muss die Probe von Verunreinigungen und nativen Oxiden gesäubert werden. Teilabbildung a zeigt schematisch den nasschemischen Reinigungsvorgang mittels eines zweistufigen Reinigungsprozesses (Standard RCA Reinigung). Abbildung b zeigt das Substrat mit einer, auf der Oberfläche örtlich begrenzten Goldschicht. Die Goldschicht wurde durch Verwendung einer Schattenmaske während des Sputterns definiert. Durch Aufheizen des mit Katalysator versehenen Substrates in He Atmosphäre auf 803 K während des Wachstums schmilzt die durchgehende Goldschicht zu einzelnen Goldtropfen auf. Einige dieser Tropfen diffundieren entlang der Oberfläche und bilden einen spärlich mit Katalysatortropfen bedeckten Bereich außerhalb der besputterten Zone. Ab dem Zeitpunkt des Umschaltens des Gases auf eine Gasmischung, bestehend aus Silan verdünnt in Helium und Wasserstoff beginnt das Wachstum der Nanowires. Abbildung d zeigt dieses Wachstum, ausgehend von den zuvor gebildeten und diffundierten Goldtropfen. In Abbildung e sind die Prozessschritte gezeigt, mit denen die Nanowires gegen das Substrat isoliert werden. Das SU8 Isolationsmaterial wurde mittels Spinner auf die Probe aufgetragen. Die minimale Dicke der Isolationsschicht, welche durch aufspinnen erzeugt werden kann, beträgt 5 μm und wird mittels reaktivem Ionen Ätzen (engl. Reactive-Ion-Etching, RIE) auf eine dicke von ca. 700 nm rückgeätzt. Auf der so präparierten Probe, werden mittels Elektronenstrahl Lithographie die Kontaktflächen definiert. Teilbild f zeigt die Positionierung und die beiden abgeschiedenen Metallschichten der Kontaktflächen. Diese sind so platziert, dass sich nur ein einzelner Nanowire unter der Kontaktfläche befindet. Die Kontakte bestehen aus einer Ti Haftschrift unter der eigentlichen Au Kontaktschicht. Die so hergestellte Halbleiter Hetero-Diode ist nach dem Lift off des Fotolacks fertig prozessiert und in Abbildung g dargestellt. Um den Heteroübergang am Spitzenmessplatz zu vermessen werden zwei Messkanäle benötigt. Eine der Messspitzen wird auf dem NW-Kontakt und die andere auf dem Substratkontakt aufgesetzt. Wird nun eine Spannung an den Messspitzen angelegt, so kann sich aufgrund der SU8 Isolierung nur ein Stromfluss vom NW-Kontakt über den Nanowire, durch den Heteroübergang in das Substrat und über das GaAs-Substrat auf den Substratkontakt einstellen. Dabei kann aufgrund der hohen Substratdotierung der Widerstand des Substrats und die parasitären Effekte des Übergangs von Substrat zum Substratkontakt vernachlässigt werden.

3.2 Nanowiresynthese

In diesem Teil der Diplomarbeit sind die notwendigen Prozessschritte zur Herstellung von Si Nanowires auf einem GaAs Substrat angeführt. Diese umfassen alle Teilschritte von der Reinigung des Substrates über das Aufbringen des Katalysators, bis hin zum eigentlichen Nanowirewachstum im LPCVD-Ofen.

3 Experimentelle Durchführung

3.2.1 Substrat Reinigung

Der Einfluss verschiedener Reinigungsprozesse auf das heteroepitaktische Wachstum von Si Nanowires auf GaAs zeigte sich als entscheidend und wurde im Laufe dieser Diplomarbeit intensiv untersucht. Die Angaben der Mischverhältnisse der Reinigungsprozesse beziehen sich auf die folgenden Ausgangsstoffe:

Ammoniakal Lösung (NH_3 in H_2O) 30%

Wasserstoffperoxid (H_2O_2 in H_2O) 35 w.t. %

Salzsäure (HCl) ca. 27%

Gepufferte Flusssäure (NH_4F , HF; BHF, 7:1)

Das Substrat für die Nanowiresynthese ist hoch n-dotiertes GaAs. Zum Schutz der Oberfläche ist diese mit Fotolack beschichtet. Im ersten Reinigungsschritt wurde diese Lackschicht mit Aceton entfernt und die Probe im Anschluss in ein Acetonbad gelegt. Danach wurde sie in ein Ultraschall-Reinigungsgerät gestellt und für 5 min mit höchster Leistung gereinigt, um auch alle verbliebenen Verunreinigungen von der Probe abzulösen. Die dazu verwendeten Ultraschallgeräte waren „Sonorex digital DK102P“ mit einer maximalen Hochfrequenzleistung von 120 W_{eff}. Nach dieser Behandlung wurde die Probe aus dem Reinigungsbad genommen, mit Isopropanol abgespült und mittels Stickstoff trockengeblasen.

Zur weiteren Reinigung und Entfernung des nativen Oxids wurden im Laufe dieser Diplomarbeit drei verschiedene Ätzlösungen verwendet. Die Dauer der Behandlungen wurde variiert, um die Einflüsse der einzelnen Schritte zu ermitteln. Alle Ätzprozeduren wurden bei Raumtemperatur, sowie ohne Ultraschallunterstützung durchgeführt.

Die erste Reinigungsprozedur war ein Standard RCA Prozess, bestehend aus zwei, aufeinanderfolgenden Ätzschritten, mit Reinigungslösungen mit unten angeführten Zusammensetzungen. Als Ätzdauer für beide Bäder wurden Zeiten zwischen 1 min und 4 min gewählt.

RCA-1: $\text{NH}_3:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ im Verhältnis 1,5:1:15

RCA-2: $\text{HCl}:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ im Verhältnis 2:1:7

3 Experimentelle Durchführung

Als zweiter Prozess zur Oxidentfernung wurde ein erweiterter RCA Prozess, welcher durch einen dritten Ätzschritt ergänzt wurde, verwendet. Die Ätzbäder setzten sich dazu wie folgt zusammen:

RCA-E-1: $\text{NH}_3:\text{H}_2\text{O}_2:\text{H}_2\text{O}_2$ im Verhältnis 1:1:10

RCA-E-2: $\text{HCl}:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ im Verhältnis 1:1:15

RCA-E-3: $\text{NH}_3:\text{H}_2\text{O}$ im Verhältnis 1:5

3.2.2 Aufbringen des Katalysators

Als Katalysator für das Wachstum der Si Nanowires wurde bei dieser Diplomarbeit nur Gold verwendet. Dieses wurde entweder aufgesputtert, oder in Form von Kolloiden auf das Substrat aufgebracht.

3.2.2.1 Au – Kolloide als Katalysator

Es wurden Goldkolloide, mit einem Durchmesser von 80 nm, von der Firma „Microspheres Nanospheres“ verwendet. Die konzentrierte Emulsion enthält $1,1 \cdot 10^{10}$ Kolloide/ml. Diese wurden entweder mit H_2O oder Isopropanol auf die benötigten Konzentrationen verdünnt. Im Laufe dieser Arbeit wurden Verdünnungen im Verhältnis 1:10, 1:50, 1:5000 und 1:10.000 verwendet. Vor jedem Aufbringen des Katalysators wurde die Kolloid-Dispersion im Ultraschallbad bei höchster Leistung für fünf Minuten aufgeschüttelt und eine Menge von 3 - 4 μl auf das Substrat getropft. Um eine, für die weiteren Untersuchungen möglichst gut geeignete Verteilung zu erzielen, wurden die Kolloide bei unterschiedlichen Temperaturen auf das Substrat aufgebracht. Für das Aufbringen von in H_2O verdünnten Kolloiden wurde dazu eine Temperatur im Bereich von 453 K – 493 K verwendet. Die in Isopropanol verdünnten Kolloide wurden in einer Variante bei Raumtemperatur aufgebracht und mittels leichtem Stickstofffluss, möglichst gleichmäßig verteilt. Die zweite Möglichkeit ist das Substrat wiederum auf auf 393 K zu erhitzen und die Lösung aufzutropfen.

3.2.2.2 Aufbringen des Au Katalysators durch plasmaunterstütztes-Sputtern

Für das Aufsputtern aller benötigten Materialien, wurde das LS 320 Sputtersystem von der Firma „Von Ardenne“ verwendet. Dies ist ein Hochfrequenz- (RF-) Sputtersystem, welches mit einem Argon Plasma arbeitet und eine maximale RF-Leistung von 300 W

3 Experimentelle Durchführung

besitzt. [45] Für das Aufbringen der Metallschichten wurde standardmäßig ein Basisdruck von $2 \cdot 10^{-5}$ bar und ein Arbeitsdruck von $8 \cdot 10^{-3}$ bar eingestellt.

Die benötigten Goldschichten wurden bei Leistungen von 25 W oder 50 W aufgebracht. Die Abscheiderate beträgt bei 50 W 1,6 nm/sek, bei 25 W 0,55 nm/sek. Zur Untersuchung des Einflusses der Katalysator Schichtdicken auf das Nanowirewachstum wurden die Sputterdauer zwischen 1 sek und 4 sek und damit auch die Schichtdicken variiert.

3.2.3 Nanowirewachstum mittels Niederdruck-Gasphasen-Abscheidung

Das Nanowirewachstum wurde in einem Heißwand- „Low-Pressure-Chemical-Vapour-Deposition“ (LPCVD) System durchgeführt. Abbildung 20 zeigt den schematischen Aufbau des verwendeten LPCVD Reaktors, mit den wichtigsten Komponenten. Zum aufheizen des Ofens wird ein verschiebbaren Rohrofen verwendet mit welchem Temperaturen von bis zu 1273 K erreicht werden können. Der Temperaturfühler ist in der Mitte des Ofens integriert. Der Druck innerhalb des Systems beträgt minimal $5 \cdot 10^{-5}$ bar und kann über ein Handventil auf einen beliebigen Prozessdruck eingestellt werden. Das eigentliche Wachstum findet in einer Quarzröhre, welche sich im Inneren des Rohrofens befindet, statt. Als Precursor wird Silan verwendet, dass in Helium verdünnt ist (2% SiH_4 in He). Während des eigentlichen Wachstumsprozesses wurde ein Gasfluss, bestehend aus verdünntem Silan und Wasserstoff, mit unterschiedlichen Flussraten, eingestellt.

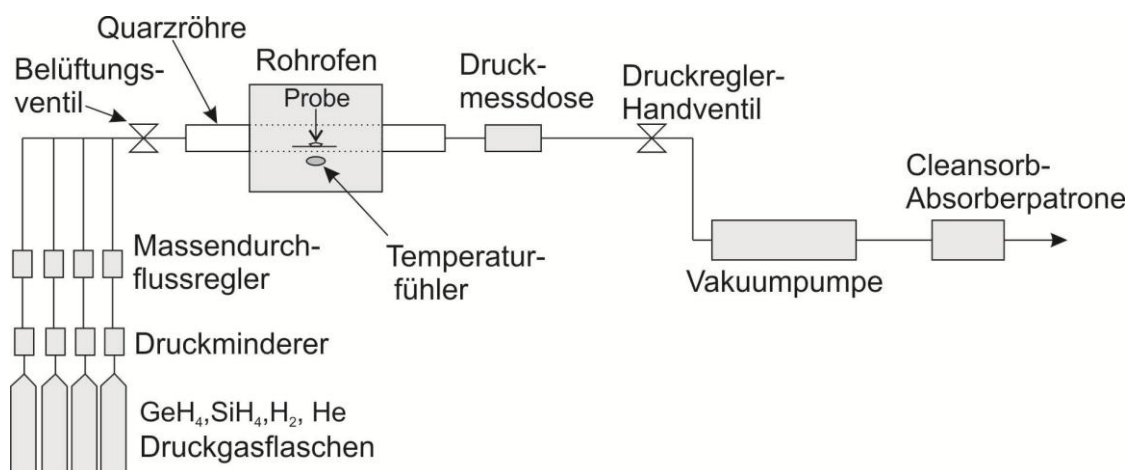


Abbildung 20: Schematischer Aufbau des LPCVD-Reaktors mit Gaszufuhrsystem, Rohrofen, Druckmessdose, Druckregler-Handventil, Vakuumpumpe und Cleansorb-Absorberpatrone

3 Experimentelle Durchführung

Abbildung 21 zeigt ein Foto der LPCVD Anlage. Die Vakuumpumpe ist links unter der Anlage zu sehen. Über die Anzeigen können Druck, Temperatur und Gasflüsse während des Wachstums überwacht werden. Im oberen Teil ist die Quarzglasröhre und der Rohrofen zu sehen. Die Steuerung erfolgt voll automatisch über einen Steuerrechner mittels MatLab Programm.



Abbildung 21: Foto der LPCVD – Anlage; Die Druckgasflaschen sowie die Absorberpatrone befinden sich im Grauraum nebenan. Links unten ist die Vakuumpumpe zu sehen. Im linken Bereich auf dem Arbeitstisch ist das Handventil zu sehen. In der Mitte sieht man die Quarzglasröhre mit dem, sie umgebenden Rohrofen.

Die gereinigten und mit Katalysator versehenen Proben wurden auf einem Silizium-Trägerplättchen platziert und in die Quarzglasröhre der LPCVD Anlage eingeschleust. Mittels Vakuumpumpe wurde die Wachstumskammer unmittelbar danach evakuiert. Wenn der Druck im Reaktor den Basisdruck erreicht hatte, wurde der Reaktor 3 min lang mit He gespült. Danach wurde der eigentliche Wachstumsprozess gestartet. Als

3 Experimentelle Durchführung

Aufheizrate wurde bei allen Versuchen 60 K/min gewählt. Dazu wurde die Probe in He Atmosphäre, bei einem He Fluss von 70 sccm und einem Druck von 15 mbar aufgeheizt. Ab Erreichen der Endtemperatur wurde der Gasfluss bei gleichbleibendem Druck, für eine Wachstumsdauer von 30 min, auf 10 sccm H₂ und 100 sccm 2% SiH₄ in He umgestellt. Nach dem Wachstum wurde die Probe für weitere 3 min mit 70 sccm He gespült und die Probe blieb bis zum Erreichen einer Temperatur von unter 473 K im LPCVD-Reaktor.

3.3 Isolierung der Si Nanowires

Als Isolationsmaterial zum Einbetten der Nanowires wie in Abbildung 19 e wurden mehrere Materialien in Betracht gezogen. Die Haupteigenschaft die eine solche Schicht erfüllen muss, ist neben der elektrischen Isolation eine gute Benetzung der Substratoberfläche, sowohl in der Diffusionszone, als auch im dicht mit Nanowires bewachsenen Bereich der Probe. Die aufgetragene Schicht muss weiters auf eine bestimmte Dicke rückätzbar sein. Dieser Ätzprozess muss selektiv gegenüber den Si Nanowires und dem GaAs Substrat sein. Die fertig prozessierte Isolationsschicht muss ausreichend isolieren und die Möglichkeit bieten, mittels lithographischer Verfahren, Kontakte auf der Probe zu fertigen. SU8 erfüllt diese Anforderungen ist im ausgehärteten Zustand darüber hinaus resistent gegen eine Vielzahl von chemischen Behandlungen, wie z.B. eine Behandlung mit BHF.

Aufbringen einer SU8 Schicht

Die Isolationsschicht wurde, in einem zweistufigen Prozess auf der Probe aufgespinn.^[45] Das verwendete Material SU8 2005 von der Firma „Microchem“, ist ein permanenter, fotosensitiver Epoxidlack.

SU8- Spinner-Einstellungen	Geschwindigkeit [U/min]	Beschleunigung [U/(min*sek)]	Dauer [sek]
Schritt 1	500	100	5
Schritt 2	3000	250	30

3 Experimentelle Durchführung

Belichten und Aushärten der SU8 Schicht

Direkt im Anschluss an das Aufspinnen wurde durch Ausheizen der Schicht bei einer Temperatur von 373 K, über eine Dauer von 5 min eine schnelle und fehlerfreie Aushärtung erzielt.

Zum Flutbelichten der SU8 Isolationsschicht wurde ein Maskenbelichtungsgerät von der Firma „Karl Suess“, in Verbindung mit einer Quecksilberlampe, welche eine Leistung von 350 W in einem Wellenlängenbereich von 350 nm - 450 nm hat, verwendet. [45] Die Belichtungsdauer betrug 30 sek gefolgt von einem weiteren Temperaturschritt zum Ausbacken der, in der Schicht enthalten, Lösungsmittel für 5 min bei 373 K.

Kontrolliertes Rückätzen der SU8 Schicht

Zum Rückätzen der SU8 Schicht wurde ein RIE Ätzprozess verwendet. RIE ermöglicht isotropes Ätzen von diversen, in der Halbleiterelektronik gebräuchlichen Materialien. Bei der verwendeten Anlage stehen als Ätzgase Ar, O₂, SF₆, SiCl₄ und Cl₂ zur Verfügung. Die Anlage arbeitet mit einer Anregungsfrequenz von 16,56 MHz und kann Proben mit einem maximalen Durchmesser von 15 cm bearbeiten. [45]

Für das gezielte Rückätzen der SU8 Schicht wurde ein O₂/SF₆ Ätzprozess verwendet. Dieser fand bei einem Druck von ca. 133 mbar und Gasflüssen von 50 sccm O₂ und 2 sccm SF₆ statt. Als Basisdruck wurden ca. 50 mbar gewählt. Der Ätzprozess fand bei Raumtemperatur und einer RF-Plasmaleistung von 200 W statt.

Für die Bestimmung der Ätzrate konnte ein eingebautes Interferometer verwendet werden, welches eine Echtzeitmessung der Schichtdickenänderung ermöglicht. Das Messgerät arbeitet mit einem 650 nm Laser und einer CCD Kamera. Die Kamera dient zum Einstellen der Position der Probe auf der Halterung. Aus den Reflexionen, die an der SU8 Oberfläche und an der Substratoberfläche entstehen, bildet sich durch Überlagerung ein Interferenz-Signal welches Aufschluss über die relative Änderung der Schichtdicke gibt. Der Verlauf der gemessenen Intensität wird über ein LabView Programm auf einem Bildschirm angezeigt.

Der beschriebene, Ätzprozess kann ohne Beeinträchtigung der Isolationsschicht unterbrochen und zu einem späteren Zeitpunkt fortgesetzt werden. Dadurch war eine Untersuchung der Schichtdicke mittels SEM ohne Probleme durchführbar. Es wurden zur Bestimmung der Ätzrate mehrere Probeätzungen für eine Dauer von je 5 Zyklen durchgeführt. Zwischen den einzelnen Ätzdurchgängen wurde die verbleibende Schicht mittels SEM Aufnahme vermessen und daraus eine Ätzrate errechnet. Diese beträgt 260 nm pro Durchlauf eines Interferenzdurchganges.

3.4 Kontaktierung der Nanowires

Um eine Kontaktierung einzelner Nanowires auf der Probe zu ermöglichen, wurden die Kontakte mittels Elektronenstrahl- Lithographie definiert.

3.4.1 Strukturieren der Kontaktflächen mittels Elektronenstrahlolithographie

Die SU8 beschichtete Probe wurde in das e-Line System eingeschleust und mittels optischer Marker ein Koordinatensystem definiert. Die Elektronenquelle dieses Systems arbeitet mit einem thermischen Feldemissions-Filament und einer Beschleunigungsspannung zwischen 100eV und 30keV. Die Positionierung des Objekttisches wird mittels Laser-Interferometer vermessen und ermöglicht eine Genauigkeit von 2 nm. [45] Mittels SEM Aufnahmen wurden Stellen mit vereinzelter, die Isolationsschicht durchdringenden, Nanowires gesucht und deren Position gespeichert. Die Probe wurde ausgeschleust, belackt, und wieder eingeschleust. Nach dem Auftragen des Fotolacks wurde die Probe in das „e-Line“ System eingeschleust. Nach nochmaliger Justierung des vordefinierten Koordinatensystems wurden die Kontaktflächen mittels Elektronenstrahl gescannt und lösen sich bei anschließender Behandlung mit der Entwicklerflüssigkeit auf.

3.4.2 Erstellung von Kontaktflächen zur Vermessung von Nanowires

Die für die Vermessung des Halbleiter-Heteroübergangs benötigten Kontakte wurden entweder als Ti/Au Kontakte für die Tieftemperaturmessungen, oder als ITO Kontakte für optoelektronische Messungen ausgeführt. Um eine Au Kontaktschicht für Vermessungen aufbringen zu können, musste zuvor eine Titan-Haftschrift aufgebracht werden. Vor Aufputtern der Titanschicht wurde die Titanquelle, durch Absputtern der nativen Oxidschicht und anderer Verunreinigungen, konditioniert. Dazu wurde eine 60 sek dauernde Reinigung, bei einer Leistung von 100 W, durchgeführt. Der Sputtervorgang erfolgte unmittelbar danach, mit einer Dauer von 40 sek bei einer Leistung von 50 W. Entsprechend einer Sputterrate von 10 nm/min hatte die abgeschiedene Schicht eine Dicke von ca. 27 nm. Unmittelbar nach Aufputtern der Ti Schicht wurde die Gold-Kontaktschicht aufgesputtert. Dafür wurde die Probe mit einer Leistung von 50 W für 2x45 sek besputtert um Kontaktflächen mit einer Dicke von 145 nm zu erzeugen.

Um eine ITO-Schicht mit ausreichender Qualität aufzusputtern wurde ein Basisdruck von höchstens $5 \cdot 10^{-6}$ mbar verwendet. Der Arbeitsdruck betrug wie auch bei den

3 Experimentelle Durchführung

anderen Schichten $5 \cdot 10^{-3}$ mbar. Vor dem Materialauftrag auf die Probe wurde die ITO Quelle ebenfalls für 60 sek bei einer Leistung von 100 W gereinigt. Der Auftrag des ITO Kontakts wurde bei einer Leistung von 50 W durchgeführt. Damit ergab sich eine Sputterrate von ungefähr 40 nm/min. Die Sputterdauer wurde auf 4x60 sek eingestellt, was zu einer Schichtdicke von 160 nm führt.

Um das überschüssige, auf dem Fotolack vorhandene Kontaktmaterial zu entfernen, wurde im Anschluss an den Sputtervorgang ein Lift-Off Prozess durchgeführt. Dazu wurden die Proben für 30 min bei Raumtemperatur in Aceton gelegt. Nach dieser Zeit wurde, um die Auflösung der gesamten Lackschicht zu unterstützen, die Probe für 1 min bei geringster Intensität in ein Ultraschallbad gelegt. Nach optischer Kontrolle des Lift-Off Prozesses wurde die Probe aus dem Aceton genommen, mit Isopropanol abgespült und mittels Stickstoff trockengeblasen.

3.5 Methoden der elektrischen Charakterisierung von Halbleiter-Heteroübergängen

Die elektrische Charakterisierung des Halbleiter-Heteroübergangs erfolgte durch aufnehmen von U/I Kennlinien. Die Vermessung des Übergangs erfolgte sowohl bei Raumtemperatur, als auch bei tiefen Temperaturen. Beide Messungen wurden mit dem HP 4156B Semiconductor Parameter Analyzer durchgeführt. Der genaue Ablauf der Messungen wird in den folgenden beiden Unterkapiteln angeführt.

3.5.1 Elektrische Vermessung der Halbleiter-Heterodiode

Die Vermessung der Halbleiter-Heterodioden bei Raumtemperatur wurden am Spitzenmessplatz mit dem HP 4156B Semiconductor Parameter Analyzer durchgeführt. Die Messstation ist in Abbildung 22 abgebildet. Einer der beiden Messspitzen wurde am Substratkontakt, die zweite Messspitze auf dem jeweiligen, zu vermessenden Kontaktfeld aufgesetzt und die Spannung, im eingestellten Messbereich, schrittweise durchlaufen. Es wurden U/I - Kennlinien im Bereich zwischen -10V und 10V aufgenommen. Dabei wurde bei jedem Spannungsschritt der Strom nach einer Verzögerung von 10 ms und damit nach Ende eventueller Einschwingprozesse der Strom gemessen.

3 Experimentelle Durchführung



Abbildung 22: Foto des Spitzenmessplatzes mit HP 4156B Analyzer (rechts, zweites Fach von oben). Beim Spitzenmessplatz ist das Mikroskop zur optischen Justierung der Messspitzen zu sehen, mit den darunterliegenden Messspitzen.

3.5.2 Tieftemperaturmessungen

Da bei der Durchführung der Tieftemperaturmessungen die Probe in einen Kryostaten eingebaut werden muss ist die Verwendung von Messspitzen nicht möglich. Es muss die Probe auf einem, thermisch gut leitenden, Kupferplättchen aufgebracht werden. Dieser Träger hat, nach Einbau in die Messanordnung, eine leitfähige Verbindung zum, auf Masse liegenden, Gehäuse. Um, dadurch entstehende, Störeinflüsse zu vermeiden wurde die Probe gegen den Kupferträger isoliert. Dazu wurde ein Mikroskop-Deckglas mit einer Goldschicht besputtert und die zu vermessende Probe mit Leitsilber darauf befestigt. Dieses diente somit als Substratelektrode. Die isolierte Probe wurde danach, mittels zwei Komponentenkleber, auf den Kupferträger aufgeklebt und die Kontaktfelder mit Golddraht auf eine Kontaktplatine gebondet. Der schematische Aufbau der isoliert aufgetragenen Probe ist in Abbildung 23 gezeigt. Abbildung 24 zeigt ein Foto der Tieftemperatur Messprobe mit zwei Messspitzen des Spitzenmessplatzes bei der Kontrolle der Bondverbindungen.

3 Experimentelle Durchführung

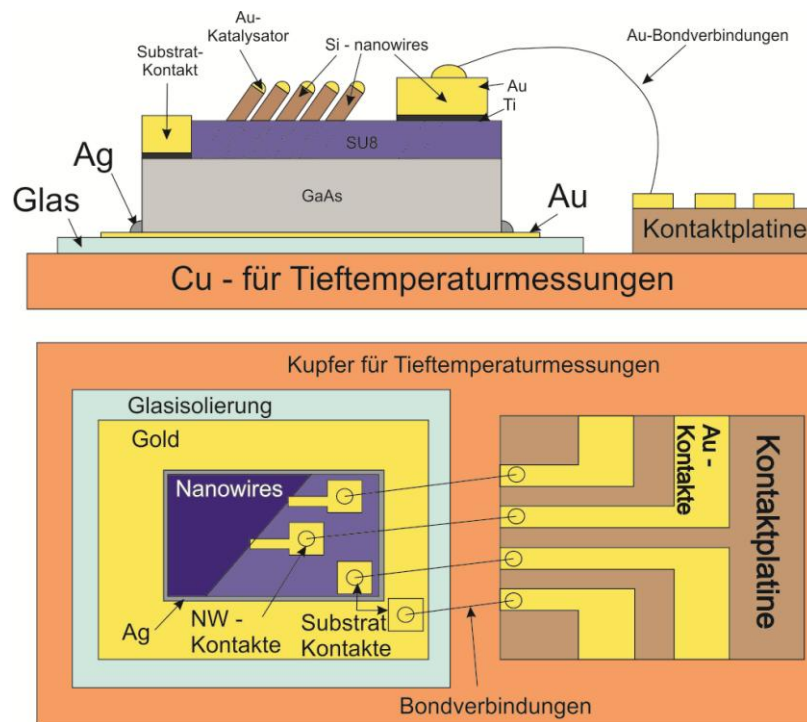


Abbildung 23: Aufbau der Messprobe für Tieftemperaturmessungen . Die Messprobe wurde, um die Probe gegen den Tieftemperatur Cu-Träger zu isolieren mit Leitsilber auf ein, mit Gold besputtertes Deckglas aufgebracht. Die Kontakte wurden durch aufbonden von Golddrähten mit der Kontaktplatine verbunden.

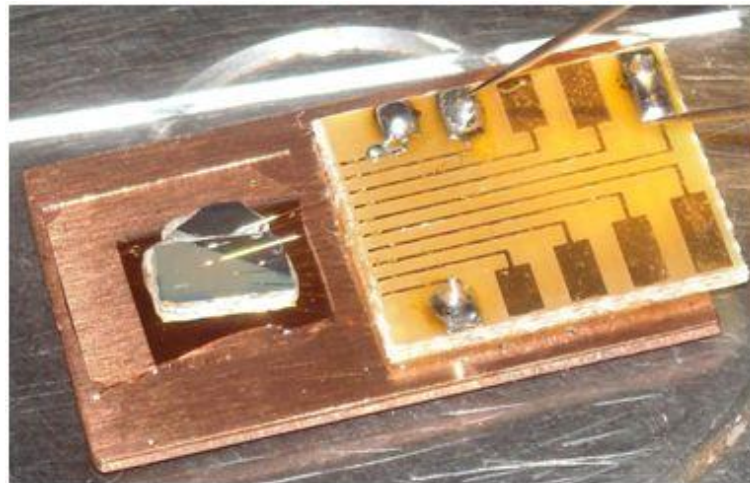


Abbildung 24: Foto des in Abbildung 23 gezeigten Aufbaus der Messprobe für die Tieftemperaturmessungen. Es ist der Kupferträger, das darauf befestigte und mit Gold besputterte Deckglas zu sehen. Darauf ist die mit Nanowires bewachsene, mit SU8 isolierte und kontaktierte Probe mit Leitsilber befestigt. Durch aufgebundene Golddrähte wurden die Kontakte auf die Leiterplatine herausgeführt.

3 Experimentelle Durchführung

Für die Tieftemperaturmessungen wurde ebenfalls der HP Analyzer verwendet. Zur Kühlung der Messprobe wurde flüssiger Stickstoff verwendet. Die fertig Aufgebaute und gebondete Probe wurde auf dem Heizstab des Kryostaten befestigt und die Kontakte mittels Auflöten von Drähten auf die Kontaktplatine nach außen geführt. Der Stab wurde in die Kryokammer eingeführt und nach evakuieren der Messanordnung mit Stickstoff auf 80 K abgekühlt wobei die genaue Temperaturregelung durch Aufheizen des Probenhalters erzielt wurde. Durch gezieltes Gegenheizen, mittels des „331 Temperature Controller“ von der Firma Lake Shore, waren Temperaturen von 80 K bis 300 K, stufenlos einstellbar. Wenn die geforderte Temperatur eingestellt hatte, wurde die U/I-Kennlinie aufgenommen und im Anschluss auf die nächste Temperatur erwärmt.

4 Resultate und Diskussionen

Dieses Kapitel behandelt die Ergebnisse der zuvor präsentierten Herstellungsverfahren eines Si-GaAs Heteroübergangs und dessen elektrische Charakterisierung. Es wird auf den Einfluss einzelner Parameter eingegangen und in anschaulichen Gegenüberstellungen, die, für die elektrischen Vermessungen, am besten geeigneten Verfahrensschritte der Nanowiresynthese diskutiert.

Die Ergebnisse sind in chronologischer Abfolge des Herstellungsprozesses beschrieben. Sie beginnen mit der Synthese der Nanowires, wobei zu Beginn ein Überblick über den gesamten Ablauf gegeben wird und erst danach auf die einzelnen Prozessschritte eingegangen wird. Insbesondere die Einflüsse von Substratreinigung die Art des Katalysatorauftrags als auch Temperatur, Druck, Gasflüsse und Prozessdauer der Synthese werden genauer betrachtet.

Im zweiten Teil dieses Kapitels wird die Herstellung des Moduls zur elektrischen Charakterisierung des Si-GaAs Heteroübergangs dargestellt. Es wird der SU8 Auftragsprozess für die notwendige Nanowireisolation erklärt und die ideale Dicke dieser Schicht, sowie die Ätzraten des Rückätzprozesses mittels RIE ermittelt. Als letzter Punkt in diesem Teil wird die Erzeugung der elektrischen Kontakte beschrieben. Dieser Abschnitt enthält sowohl die notwendigen Schritte für die Kontaktdefinition mittels e-Line, sowie die Prozessparameter für den Auftrag der Metallschichten für die Kontakte.

Im letzten Unterkapitel werden die Ergebnisse der elektrischen Charakterisierung des Bauteils präsentiert. Darin enthalten sind die Messanordnung, sowie Strom-Spannungs Kennlinien, bei Raumtemperatur als auch temperaturabhängig bei Temperaturen von bis zu 80 K.

4.1 Heteroepitaktische Synthese von Si-Nanowires auf einem GaAs – Substrat

Diese Kapitel enthalten den genauen Ablauf der Nanowiresynthese, sowie eine Diskussion der Ergebnisse. Die einzelnen Prozessbestimmenden Parameter werden, soweit dies möglich ist, getrennt voneinander behandelt und analysiert.

4 Resultate und Diskussionen

4.1.1 Versuchsablauf

Als Substrat wird hoch n-dotiertes GaAs in (100) Orientierung verwendet. Im ersten Prozessschritt wird es von organischen und anorganischen Verunreinigungen gereinigt, bevor das native Oxid von der Oberfläche mittels nasschemischen Ätzverfahren entfernt wird.

Um ein neuerliches oxidieren der Proben weitgehend zu vermeiden, wird unmittelbar nach der Reinigung der Katalysator auf die Probe aufgebracht. Dies geschieht entweder durch aufbringen von Gold-Nanopartikeln aus einer Lösung oder durch Aufputtern einer 2 nm dicken Goldschicht.

Die so präparierten Proben werden auf schnellstem Weg in den LPCVD Reaktor eingeschleust, welcher im Anschluss sofort evakuiert wird. Nach einem Pump-Spülzyklus und Erreichen des Basisdruckes, wird der Wachstumsprozess gestartet. Nach Abschluss des Wachstumsvorganges wird der LPCVD Reaktor mit Helium gespült, die Heizung ausgeschaltet und die Probe zum Abkühlen in der evakuierten Quarzglasröhre belassen.

Nach Erreichen einer Temperatur von unter 473 K wird der Reaktor mittels Handventil belüftet und die Probe entnommen. Eine erste Charakterisierung hinsichtlich Morphologie und Nanowire Geometrie erfolgt im SEM.

4.1.2 Reinigen der GaAs Substratoberfläche

Wie bereits erwähnt, ist die Reinigung des Substrats ein wesentlicher Schritt um epitaktisches Nanowirewachstum zu erzielen. Da in der Literatur keine Veröffentlichungen zur epitaktischen Si-Nanowiresynthese auf GaAs-Substrat zu finden waren, werden mehrere Reinigungsarten getestet, welche bei der Herstellung von GaAs Hochleistungsbauelementen und Laserdioden verwendet wurden.

Im experimentellen Teil dieser Arbeit wurde die Durchführung der drei angewandten Reinigungsprozesse bereits beschrieben. Um den Einfluss auf die Substrat-Oberflächenbeschaffenheit und die damit verbundene Nanowire-Epitaxie zu untersuchen, wurde die Dauer der einzelnen Ätzbehandlungen variiert. Die Resultate hinsichtlich Oberflächenbeschaffenheit und Heteroepitaxie werden in den folgenden Kapiteln analysiert.

Reinigung mit Standard RCA-Reinigung

Die einzelnen Schritte der Standard RCA Reinigung haben unterschiedliche Wirkungsweisen. Im ersten Schritt führt das H_2O_2 in der Ätzlösung zur Ablösung der oxidierten Teilchen durch geringfügiges Auflösen der Substratoberfläche. Der zweite Teil der Reinigung dient zur Entfernung der an der Oberfläche verbliebenen organischen und metallischen Verunreinigungen. Die Metallpartikel werden in der stark oxidierenden Lösung ionisiert und heben sich so von der Oberfläche ab, die organischen Reste werden aufgelöst.

Es zeigt sich, dass, der Einfluss des ersten Ätz Prozessschrittes auf die Oberflächenbeschaffenheit und die Epitaxieeigenschaften nur gering ist. Bei einer Anwendung von ausschließlich dem ersten Ätzschritt RCA1 zeigt sich sowohl nach einer zweiminütigen Behandlung, ebenso wie bei einer Ätzdauer von 4 Minuten, kein epitaktisches Nanowirewachstum. Die Oberfläche weist keine sichtlichen Ätzspuren auf. Abbildung 25 zeigt die Ätzspuren nach dem Wachstum der Nanowires nach der zusätzlichen Anwendung des zweiten Ätzschrittes. Bei der, in Abbildung 25 a gezeigten Probe wurde das Substrat für je vier Minuten in Lösung RCA-1 und RCA-2 gereinigt. Die Oberfläche weist auf der gesamten Probe starke Überätzungen auf. Es sind auf dem gesamten Substrat Überätzungen zu sehen, welche im Bild als dunklere Linien erscheinen.

Wird die Ätzdauer des ersten Ätzschrittes auf 2 Minuten reduziert, sind auf der Oberfläche noch immer Ätzspuren sichtbar. Dies ist in Teilbild b dargestellt. Insbesondere im unteren Teil des Bildes erkennt man, dass die Probenoberfläche durch den Ätzprozess stark angegriffen wurde.

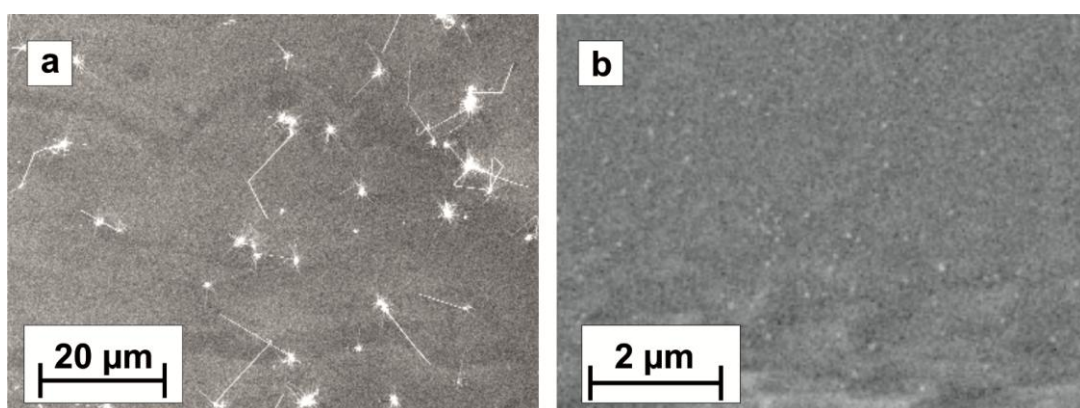


Abbildung 25: SEM Aufnahmen des überätzten Substrats bei der Reinigung mit Standard RCA clean und zu langen Ätzzeiten.

- a) Ätzspuren von Reinigung mit Standard RCA clean, Ätzdauer: 4 min pro Lösung.
- b) Reinigung mittels Standard RCA Reinigung, Ätzdauer: 1 min Lösung 1 - 4 min Lösung 2.

4 Resultate und Diskussionen

Bei einer weiteren Reduktion der Ätzdauer verbessert sich das Ergebnis erheblich. Eine Abfolge von beiden Ätzschritten mit einer Dauer von zwei Minuten pro Ätzschritt zeigt im Hinblick auf heteroepitaktisches Nanowirewachstum die besten Ergebnisse. Abbildung 26 zeigt das Wachstumsergebnis einer auf diese Weise gereinigten Probe, welche mittels aufgesputterter Katalysatorschicht gewachsen wurde. Man sieht deutlich die Nanowire-Epitaxie. Es ist weiters kein Angriff der Substratoberfläche zu sehen.

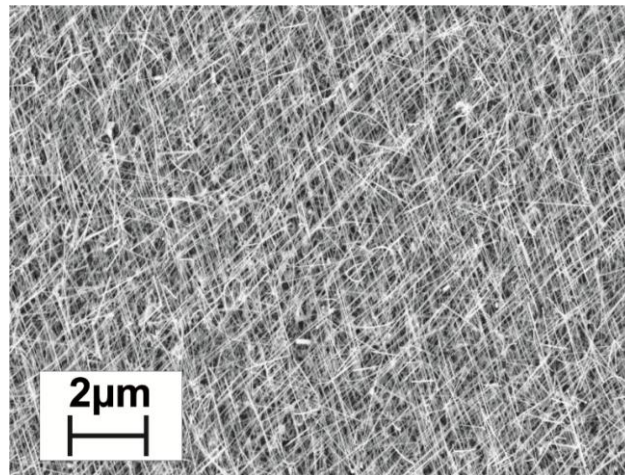


Abbildung 26: Auf GaAs heteroepitaktisch aufgewachsene Si Nanowires,
Reinigung: Standard RCA Reinigung, Katalysator: 2 nm Gold gesputtert,
Wachstumsbedingungen: 803 K, 15 mbar, 30 min.

Substratreinigung mit erweiterter RCA-Reinigung

Die erweiterte RCA-Reinigung unterscheidet sich durch geringere Konzentrationen der reaktiven Stoffe und einen ergänzenden dritten Ätzschritt. Der dritte Teil der Reinigung soll zur Entfernung der Oxidreste, welche durch das enthaltene H_2O_2 des vorhergehenden Schrittes auf der Oberfläche noch vorhanden sein könnten, dienen. Die folgende Abbildung 27 zeigt die Ergebnisse dieser Reinigung. Die in Abbildung a abgebildete Probe wurde für je zwei Minuten mit sauren und alkalischen Ätzlösung gereinigt. Im Anschluss daran wurden die Proben für weitere 2 Minuten in der Ammoniaklösung gereinigt. Man sieht auf dem Bild deutliche Ätzspuren, welche auf der gesamten Probe vorhanden sind.

Bei der Verwendung von in Wasser verdünnten Kolloiden als Katalysator ist die Oberfläche sichtlich mehr angegriffen. Diese kann durch eine Behandlung mit verdünnter Ammoniaklösung nach dem Auftragen des Katalysators, vermieden werden. In Abbildung 27b ist das Ergebnis eines Wachstumsvorganges mit einem solchen Reinigungsprozesses abgebildet. Als Nebeneffekt der ergänzenden

4 Resultate und Diskussionen

Ammoniakbehandlung entstehen keine einzelnen Drähte, sondern dicht bewachsene Flächen.

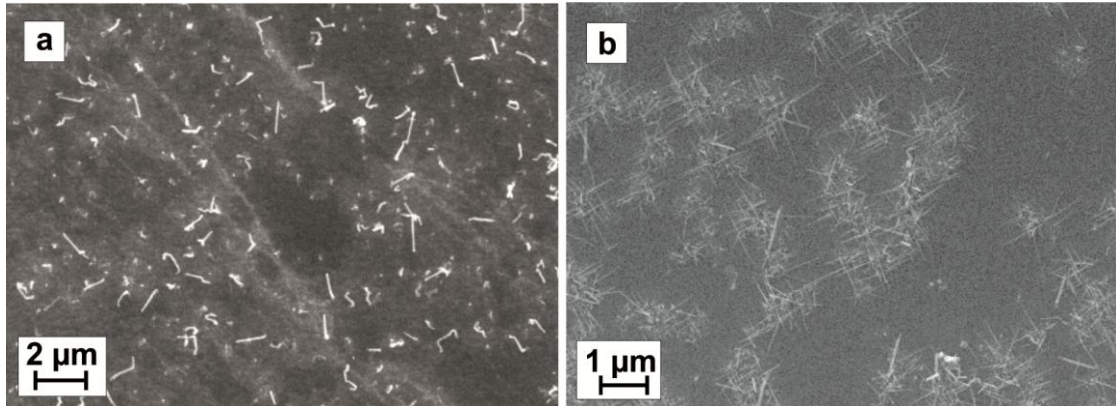


Abbildung 27: Einfluss einer ergänzenden Reinigung mittels $\text{NH}_3:\text{H}_2\text{O}_2$ Mischung im Verhältnis 1:5.
links: starkes Überätzen bei 2min Reinigung.
rechts: aufbrechen der Goldkolloide und Wachstum in dichten Flächen bei 5 sek dauernder Behandlung.

Substratreinigung mit HF

Als dritte Reinigungsprozedur wird eine Behandlung mittels gepufferter Flusssäure untersucht. Bei dieser Reinigung wird ebenfalls der Einfluss auf das Substrat und das Wachstum bei Behandlung vor, und auch als ergänzende Reinigung nach Aufbringen des Katalysators untersucht. Die Dauer der HF-Behandlung beträgt 15 sek vor und 1 sek nach dem Auftragen des Katalysators. In Abbildung 28 ist zu sehen, dass die Probe, bei welcher sowohl vor, als auch nach dem auftragen des Katalysators eine Behandlung mit HF durchgeführt wurde, deutliche Spuren von Überätzung vorhanden sind.

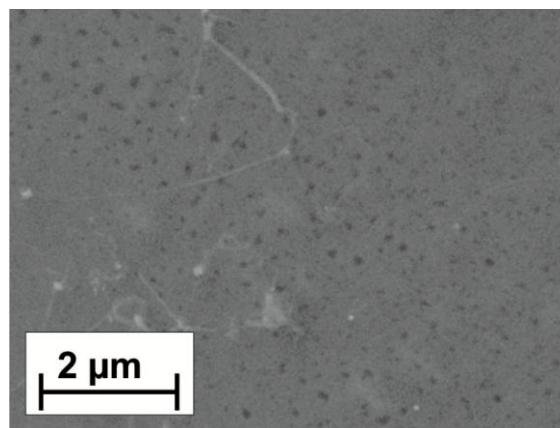


Abbildung 28: Überätzung des Substrats bei Reinigung mit BHF vor und nach Aufbringen des Katalysators

4 Resultate und Diskussionen

4.1.3 VLS – Wachstum

In diesem Kapitel werden die Einflüsse der relevanten Prozessparameter (Auftrag des Katalysators, Temperatur, Druck, Prozessgasflüsse und Wachstumsdauer) auf das Nanowirewachstum untersucht. Es werden alle Prozessschritte, soweit es möglich ist, einzeln behandelt und die Ergebnisse anhand von SEM Aufnahmen analysiert. Der Aufbau der verwendeten Geräte, wie z.B. der LPCVD-Anlage, sowie der allgemeine Ablauf eines Wachstumsprozesses wurde bereits in Kapitel 3 beschrieben.

4.1.3.1 Katalysator für das VLS Wachstum

Als Katalysator wurde, wie bereits in der experimentellen Durchführung erwähnt, ausschließlich Gold in Form von Kolloiden oder einer aufgesputterten Schicht verwendet. Das Ziel dieser Diplomarbeit ist die Charakterisierung des Heteroübergang zwischen epitaktisch gewachsenem Siliziumnanowire und dem GaAs Substrat. Um ein gezieltes Kontaktieren eines einzelnen Nanowires zu ermöglichen muss die Wachstumsdichte sehr gering sein. Dies kann am Einfachsten, mittels ausreichend verdünnten Kolloiden erreicht werden. Zum Verdünnen wurde sowohl H₂O als auch Isopropanol verwendet. Die beiden Flüssigkeiten haben unterschiedliche Eigenschaften in Hinsicht auf die Verteilung der Kolloide, als auch auf deren Wachstumseigenschaften.

Die Kolloidlösung wurden mittels Pipette auf das Substrat aufgebracht. Wird die Emulsion bei Raumtemperatur aufgebracht und bis zum Verdunsten der Flüssigkeit nicht weiter behandelt, ergibt sich nach Verdunsten des Lösungsmittels eine sehr dichte Konzentration im Zentrum der benetzten Fläche und nur sehr vereinzelt Kolloide in den Randbereichen. Um die Verteilung zu verbessern, kann die Probe unter leichtem Stickstofffluss getrocknet werden. Dies ergibt eine Verbesserung der Verteilung in den Randgebieten und verteilt die Kolloide über die gesamte Probe. Durch Auftropfen der Kolloide bei Temperaturen von 453 K für auf Isopropanol und 493 K für auf H₂O basierte Verdünnungen, kann eine gute lokale Verteilung erreicht werden. Das Wachstumsverhalten ändert sich durch das Aufbringen der Kolloide bei höherer Temperatur nicht. Die höhere Dichte der Goldkolloide hat auf das Wachstum der Nanowires nur einen vernachlässigbaren Einfluss.

Alle in diesem Kapitel diskutierten Ergebnisse des Nanowirewachstums wurden bei 803 K und 15 mbar für 30 min gewachsen. Der Prozessgasfluss setzte sich zusammen aus 100 sccm SiH₄ in He und 10 sccm H₂ und wurde nach Aufheizen der Probe in He Atmosphäre eingestellt. Die verwendeten Kolloide wurden sowohl im Fall von H₂O als Lösungsmittel, als auch bei Verwendung von Isopropanol als Verdünnungsmedium in einer Konzentration 1:10 auf das zuvor gereinigte GaAs aufgetropft.

Kolloide in Form von 80 nm Au Kolloiden verdünnt in H₂O

In der Abbildung 29 sind die Ergebnisse der Nanowiresynthese unter Verwendung von 80 nm Kolloiden verdünnt mit H₂O zu sehen. Bild a zeigt eine typische Verteilung, wie sie, beim Auftropfen auf ein 493 K heißes Substrat, entsteht. Man sieht deutlich die kreisförmige Verteilung mit der größten Nanowire Dichte im Zentrum.

Bei Verwendung von Wasser als Verdünnungsmittel kommt es zur Bildung von verunreinigten Bereichen und zur Bildung von Gräben bzw. zur Ausbildung erhobener Bereiche auf dem Substrat. In Abbildung b ist ein solcher Wulst, welcher sich in der Mitte schräg über die gesamte Aufnahme zieht, zu sehen. Eine Erklärung für diese Verunreinigungen könnte die, durch das aufgebrachte Wasser beschleunigte Bildung von oxidierten Bereichen auf der Substratoberfläche sein.

Es zeigt sich, dass bei Verwendung von Kolloiden als Katalysator dünne Verzweigungen vom Substrat und entlang des unteren Teiles des Nanowires entstehen. Dies ist in Abbildung 29c zu sehen. Diese dünnen Drähte sind auch durch Veränderung der Wachstumsparameter nicht zu vermeiden und machen die Probe für Vermessungen unbrauchbar.

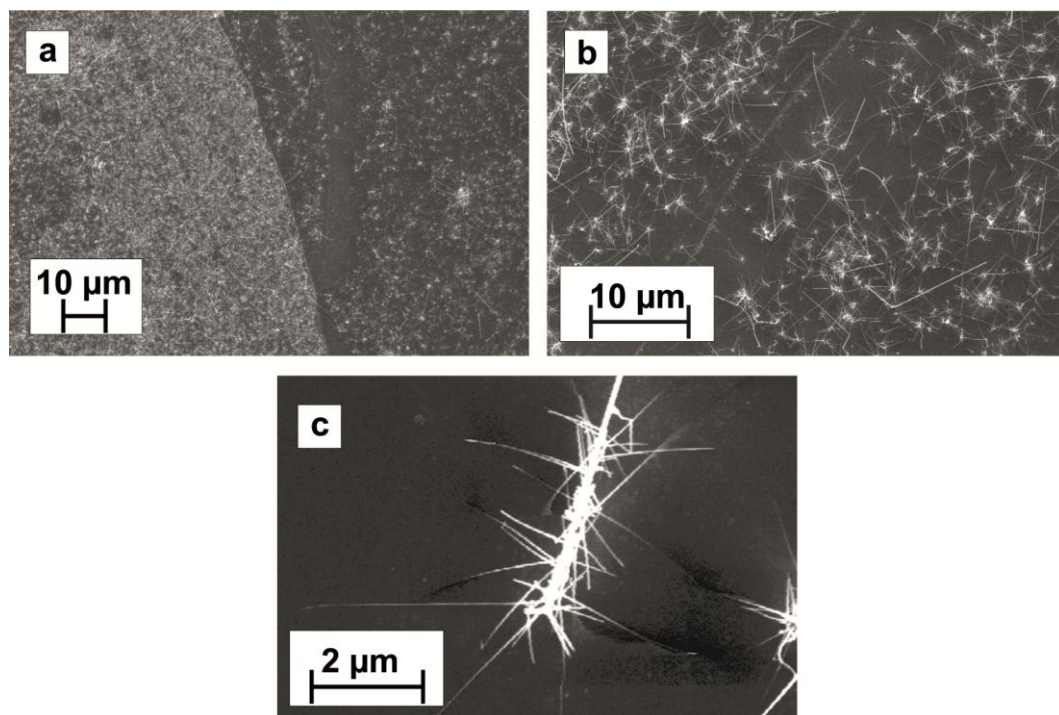


Abbildung 29: SEM Aufnahmen der Verteilungen und des Wachstums bei T=803 K, p=15 mbar, t=30 min von Si-Nanowires auf GaAs gewachsen mit Gold Kolloiden, 1:10 Verdünnung in H₂O

a) Typische radiale Dichteverteilung welche durch Verdampfen der Trägerflüssigkeit entstanden ist.

b) Verunreinigungen, entstanden durch Verwendung von in H₂O gelösten Kolloiden.

c) Si Nanowire - GaAs-Substrat Übergang mit dünnen Drähten.

Katalysator in Form von 80 nm Au Kolloiden verdünnt in Isopropanol

In Abbildung 30 sind die Ergebnisse der Nanowiresynthese bei Verwendung von 80 nm Au Kolloiden in Isopropanol gezeigt. In Abbildung a ist die Nanowireverteilung wie sie durch Auftropfen von Kolloiden in Isopropanol auf 453 K heißes Substrat entsteht. Direkt im Zentrum sind, ebenso wie bei der Kolloidverdünnung in Wasser, ringförmige Bereiche mit höheren Dichten vorhanden. Die SEM Aufnahme zeigt eine Region etwas außerhalb der Mitte des mit Emulsion benetzten Bereiches. Anders als bei Wasser als Verdünnungsmittel stellt sich eine homogenere Dichteverteilung der Nanowires ein. Abbildung b zeigt ein Bild des Übergangs von GaAs Substrat auf Si Nanowire. Es sind ebenso wie bei Verwendung von Kolloiden in H₂O dünne Nanowires zu sehen, die die Qualität des Übergangs verschlechtern und eine elektrische Vermessung verhindern.

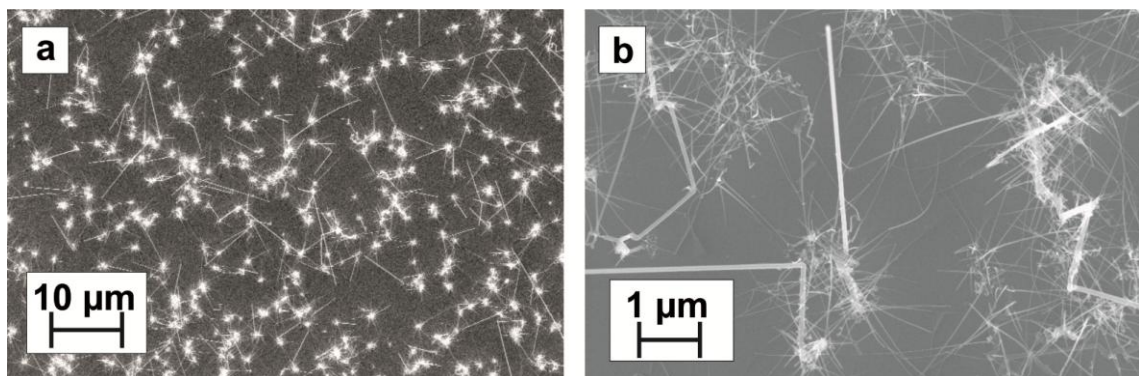


Abbildung 30: SEM Aufnahmen der Verteilungen und des Wachstums bei T=803 K, p=15 mbar, t=30 min von Si-Nanowires auf GaAs gewachsen mit Gold Kolloiden, 1:10 Verdünnung in Isopropanol.

- a) Gleichmäßige Verteilung bei Verwendung von Kolloiden in Isopropanol.
b) Si Nanowire - GaAs-Substrat Übergang mit störenden dünnen Drähten.**

Bei einigen Versuchen wurden auch Goldkatalysatoren auf der Probe gefunden, welche kein Nanowirewachstum hervorgerufen haben. Abbildung 31 zeigt zwei solche 80 nm Goldkolloide nach dem Wachstum bei 803 K, bei 15 mbar, für 30 min. Der helle Bereich in der Mitte ist der eigentliche Goldcluster umhüllt von einer, in der SEM Aufnahme hellgrau erscheinenden, Hülle. Die Goldpartikel dürften sich mit Si übersättigt haben. Die Ausfällung des Si erfolgte aber nicht in Richtung des Substrats, wie es bei der Entstehung eines Nanowires sein sollte, sondern es hat sich radial um den Au-Tropfen abgelagert. Diese Hülle verhindert ein weiteres Nanowirewachstum.

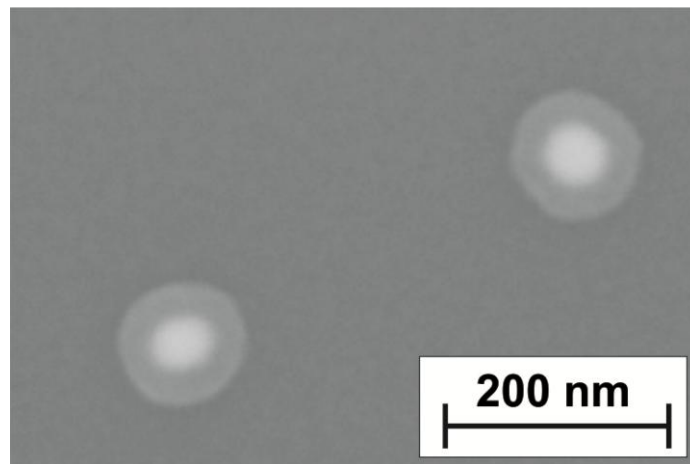


Abbildung 31: SEM Aufnahme von zwei 80 nm Au Kolloiden mit Si Ummantelung nach einem Wachstumsvorgang mit den Prozessparametern $T=803\text{ K}$, $p=15\text{ mbar}$, $t=30\text{ min}$.

Katalysator in Form einer 2 nm dicken, gesputterten Goldschicht

Das Problem der Entstehung der feinen Nanowires, wie sie bei Verwendung von Au Kolloiden an der Wurzel des Si Nanowires entstehen, kann bei Verwendung von flächig aufgesputterten Goldschichten vermieden werden. Ein weiterer Vorteil dieser Art des Katalysators ist, dass die Epitaxie der auf diese Art gewachsenen Nanowires besser reproduzierbar ist, als bei Kolloiden. Der größte Nachteil ist jedoch, dass das Wachstum sehr dicht ist und somit das Kontaktieren von einzelnen Nanowires im besputterten Bereich unmöglich wird. Um eine Kontaktierung einzelner Nanowires dennoch zu ermöglichen, wurde eine Hälfte der Probe während des Sputterns abgedeckt. Somit entsteht eine scharfe Grenze zwischen, dem mit Gold beschichteten und dem unbeschichteten Bereich auf der GaAs Probe. Wie bereits erwähnt, schmilzt die aufgesputterte Goldschicht beim Aufheizen und bildet kleinere, voneinander getrennte Goldpartikel, welche dann als Nukleationskeim für das Nanowirewachstum dienen. Während des Temperns diffundiert das Gold teilweise auch in den unbeschichteten Bereich. Im Grenzgebiet entstehen dabei Flächen mit geringer Dichte an Katalysatortropfen, wodurch auch die Dichte der Nanowires verringert wird. In diesem Grenzgebiet ist es dann möglich eine Kontaktierung einzelner Nanowires durchzuführen.

4 Resultate und Diskussionen

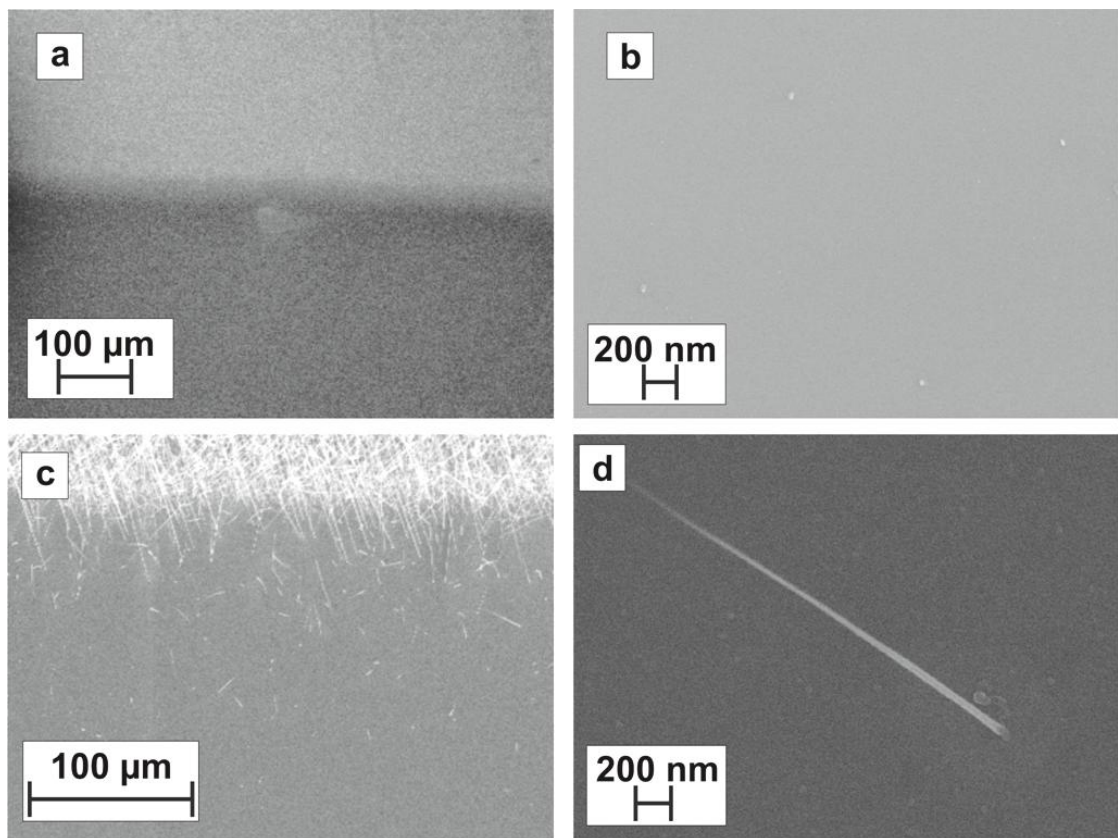


Abbildung 32: Ergebnisse des Nanowirewachstums mit 2 nm dicker gesputterter Goldschicht als Katalysator.

- a) Durch Verwendung einer Schattenmaske während des Sputtern entstandene Scharfe Grenze zwischen mit Gold bedecktem und unbesputtertem Bereich.
- b) Durch Diffusion von Goldclustern während des Temperns im unbesputterten Gebiet entstandene Goldtropfen.
- c) Mit 2 nm Au besputterte Probe nach dem Nanowirewachstum.
- d) Nahaufnahme eines, aufgrund von Gold Diffusion vom dicht bewachsenen Bereich entfernter, einzelner Nanowire.

Die SEM Aufnahmen in Abbildung 32 zeigen die Ergebnisse des Nanowirewachstums mit einer 2 nm dicken, gesputterten Goldschicht als Katalysator. Abbildung 32a zeigt die Grenze des aufgesputterten Goldes, nach Auftragen einer 2 nm dicken Goldschicht. Der hellere, obere Teil ist der mit Gold beschichtete Teil der Probe. Die Strukturierung erfolgte mit einer Schattenmaske. In Bild b sind einige vereinzelte Goldpartikel zu sehen, welche während des Temperns bei 803 K für 10 min in den freien Bereich eindiffundiert sind. Die unteren Bilder c und d zeigen eine Probe nach Wachstum mit Standardbedingungen ($T=803\text{ K}$, 15 mbar, 30 min). In Abbildung c ist eine deutliche Grenze am Rand des besputterten Gebiets sichtbar, aber auch das, durch Diffusion entstandene Randgebiet mit vereinzelten Nanowires. In Bild d ist ein einzelner, epitaktisch gewachsener Nanowire gezeigt. Der Übergang von Nanowire zum Substrat ist klar definiert und ohne störende, feine Drähte. Die Dicke der Nanowire

4 Resultate und Diskussionen

hängt von der Anneal- und Wachstumstemperatur ab. Bei einer Temperatur von 803 K stellt sich eine durchschnittliche Dicke der Nanowires von 40 nm ein.

Einfluss der Goldschichtdicke auf das Nanowirewachstum

Die Dicke der Goldschicht ist eine entscheidende Größe für die Dichte der Nanowire im besputterten Bereich und beeinflusst auch die Ausdehnung der Diffusionszone. In Abbildung 33 ist der Unterschied für zwei verschiedene Schichtdicken gezeigt. Beide Proben wurden unter Standardbedingungen gewachsen. Die SEM Bilder a und b zeigen eine Probe auf welche eine 0,5 nm dicke Goldschicht aufgesputtert wurde. Die SEM Aufnahmen c und d zeigen das Nanowire-Wachstumsergebnis bei einer 2 nm dicken Goldschicht.

Im Vergleich sieht man, dass sich bei einer geringen Dicke von 0,5 nm (a) sogar im besputterten Bereich nur geringes Wachstum einstellt. Es sind nur vereinzelt Nanowires auf der Substratoberfläche zu sehen. Dies ist darauf zurückzuführen, dass sich eine durchgehende Goldschicht erst ab einer gewissen Dicke ausbildet. Bei zu geringen Schichtdicken führt das Tempern vor dem Wachstum dazu, dass das Gold beim Aufheizen nur wenige, größere Goldkluster bildet. Das sich um die Goldkluster befindende Gold wird für die Bildung der größeren Goldtropfen aufgebraucht, wodurch nur vereinzelt Katalysatortropfen vorhanden sind. Bei einer Erhöhung der Schichtdicke ist genügend Katalysator vorhanden und beinahe den ganzen besputterten Bereich des Substrats mit einzelnen Goldtropfen zu benetzen. Dies führt zu dem, in Abbildung 33 c abgebildeten dichten Nanowirewachstum.

Die Menge an vorhandenem Katalysatormaterial hat auch starken Einfluss auf die Ausdehnung der Diffusionszone. In Abbildung 33b ist die Diffusionszone für eine Au Schichtdicke von 0,5 nm nach einem Wachstumsprozess bei 803 K, 15 mbar für 30 min abgebildet. Man erkennt keine deutliche Grenze zwischen besputtertem und Diffusionsbereich. Abbildung c zeigt hingegen klar die weit ausgedehnte Diffusionszone im Anschluss an den besputterten Bereich. Es sind wiederum vereinzelt Nanowires zu sehen. Dieser Bereich ist für die Kontaktierung einzelner Nanowires am wichtigsten.

4 Resultate und Diskussionen

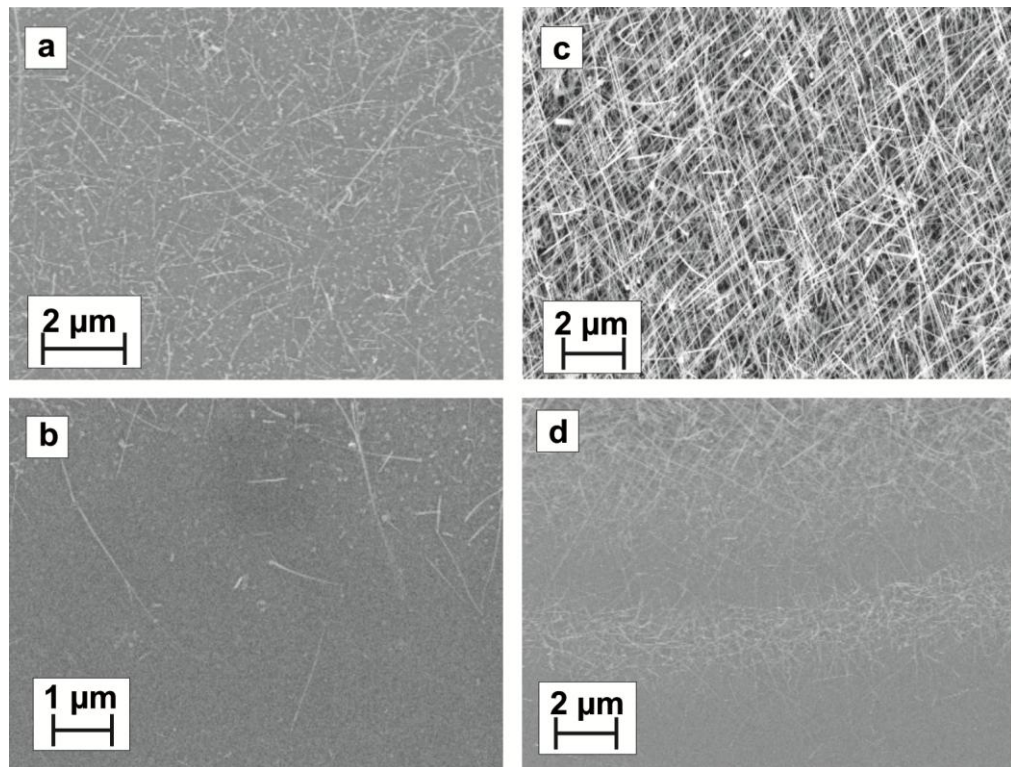


Abbildung 33: SEM Aufnahmen des Wachstumsverhalten ($T=803\text{ K}$, $p=15\text{ mbar}$, $t=30\text{ min}$) bei unterschiedlichen Goldicken.

- a) SEM Aufnahme des Nanowirewachstum in einem dicht besputterten Gebiet mit einer Schichtdicke von $0,5\text{ nm}$
- b) SEM Aufnahme der Diffusionszone am Rand des dicht besputterten Gebietes mit einer Schichtdicke von $0,5\text{ nm}$
- c) SEM Aufnahme des epitaktischen Nanowirewachstum in einem dicht besputterten Gebiet mit einer Schichtdicke von 2 nm
- d) SEM Aufnahme der Diffusionszone am Rand des dicht besputterten Gebietes mit einer Schichtdicke von 2 nm .

4.1.3.2 Einfluss der Prozesstemperatur auf das Nanowirewachstum

Die Temperatur ist einer der wichtigsten Parameter bei der Nanowiresynthese. Insbesondere bei der Heteroepitaxie von Si Nanowires auf GaAs kann es bei hohen Temperaturen zur thermisch Zersetzung des GaAs Substrats kommen. Das Arsen desorbiert von der Oberfläche und wird über die Vakuumpumpe abtransportiert. An der Oberfläche bleibt Gallium zurück, dass aufgrund der Oberflächenspannung kleine Tröpfchen an der Oberfläche bildet. Bei zu niedriger Temperatur ist kein Nanowirewachstum möglich. Die folgende Abbildung 34 zeigt eine Gegenüberstellung der Nanowire-Wachstumsergebnisse, bei unterschiedlichen Temperaturen. Es sind sowohl die Ergebnisse für Kolloide (Lösungsmittel H_2O und Isopropanol) als auch für gesputterte Katalysatorschichten angeführt.

4 Resultate und Diskussionen

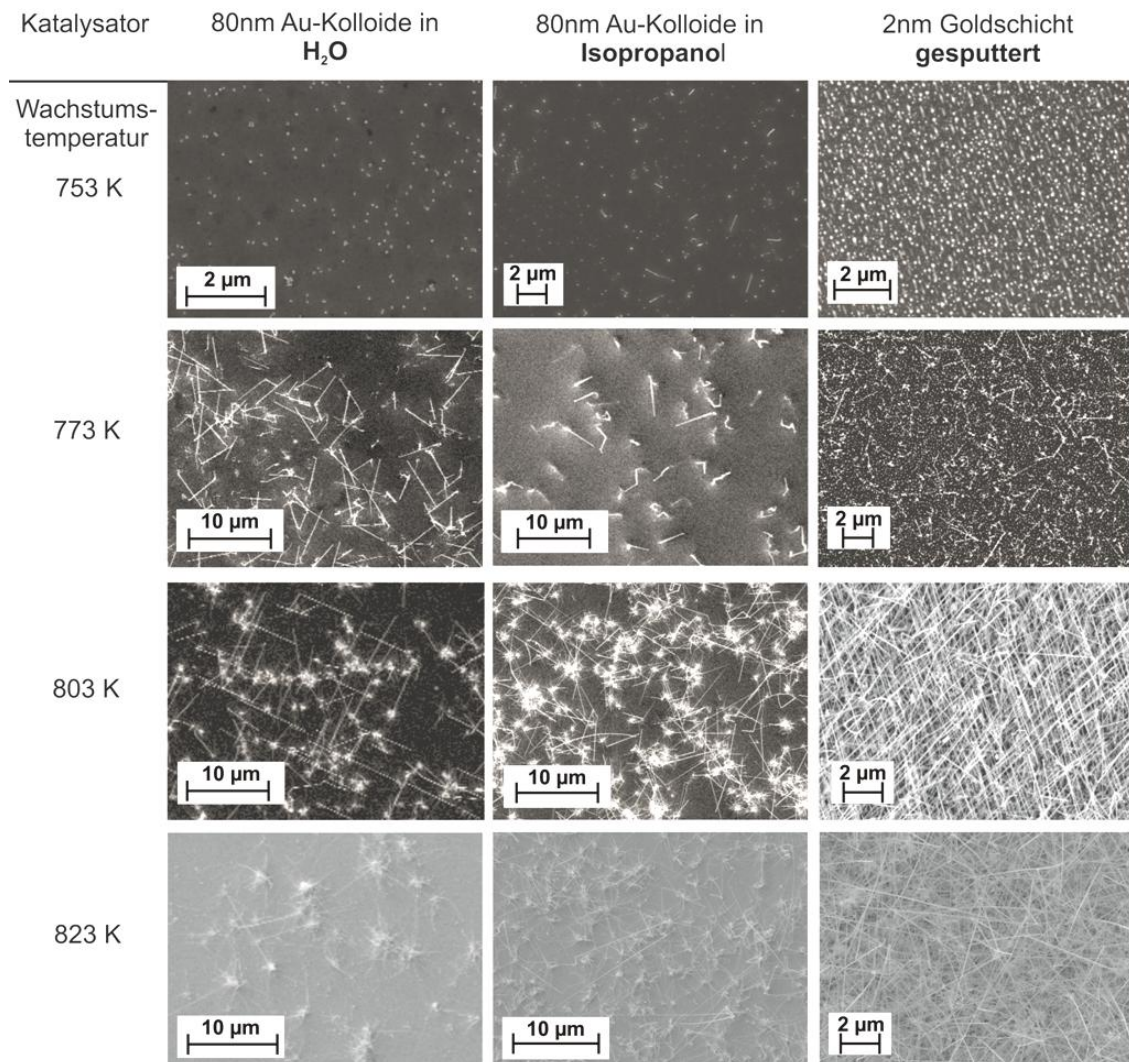


Abbildung 34: Nanowire- Wachstumsvergleich für verschiedene Temperaturen bei gleichbleibenden restlichen Prozessparametern ($p=15$ mbar, $t=30$ min) und alle verwendeten Arten von Gold Katalysatoren.

Das Wachstum wurde in allen hier abgebildeten Versuchen bei einem Druck von 15 mbar, für 30 min, bei einem Gasfluss von 10 sccm H_2 & 100 sccm SiH_4 durchgeführt. Die Reinigung der Proben erfolgte in allen Versuchen mittels Standard RCA Reinigung.

Man sieht deutlich, dass bei einer Wachstumstemperatur von 753 K für in H_2O verdünnte Kolloide und für aufgesputterte Goldschichten kein Wachstum von Silizium Nanowires auf Galliumarsenid stattfindet. Die durchgehende, aufgesputterte Goldschicht ist bei dieser relativ tiefen Temperatur zwar aufgeschmolzen und es haben sich daraus kleinere Goldcluster gebildet, welche aber kein Nanowirewachstum

4 Resultate und Diskussionen

katalysieren. Bei Au-Kolloiden, mit Isopropanol verdünnt, zeigt sich vereinzelt Wachstum mit Nanowires die kürzer als 2 μm sind.

Bei einer Erhöhung der Wachstumstemperatur auf 773 K erkennt man, dass sich die Ausbeute der Nanowires bei allen drei Katalysatoren erhöht. Insbesondere für in H_2O gelöste Kolloide haben die Nanowires bereits eine Länge von bis zu 10 μm . Vereinzelt sind auch epitaktische Vorzugsrichtungen zu erkennen. Der Übergang der Drähte auf das Substrat ist, wie im vorigen Kapitel beschrieben, mit dünnen Nanowires bewachsen. Die Länge und Anzahl der dünnen Drähte steigt mit zunehmender Temperatur. Bei Verwendung von Kolloiden in Isopropanol ist die Anzahl, ebenso wie bei der mit Gold besputterten Probe, stark angestiegen. Die Nanowires sind aber, wie aus den Bildern ersichtlich, recht kurz und haben keine erkennbare, bevorzugte Wachstumsrichtung. Bei den besputterten Proben ist in wenigen Bereichen eine Epitaxie der Nanowires zu erkennen, auf dem Großteil der Probe sind jedoch keine Vorzugsrichtungen vorhanden.

Aus den Abbildungen für eine Wachstumstemperatur von 803 K erkennt man, dass sich sowohl die Wachstumsdichte als auch Orientierung der Nanowires für alle drei Katalysatoren verbessert haben. Bei den Proben, auf denen Gold Kolloide als Katalysatoren verwendet wurden, ist dichtes Nanowirewachstum zu erkennen und die Nanowires weisen eine Länge von bis zu 15 μm auf. Bei Verwendung von H_2O als Lösungsmittel ist das Nanowirewachstum durchgehend epitaktisch. Die gewachsenen Nanowires wachsen in zueinander rechtwinkligen Richtungen, was auf einem (100) orientierten GaAs Substrat auf eine $\langle 111 \rangle$ oder $\langle 110 \rangle$ Wachstumsrichtung schließen lässt. Bei Kolloiden, in Isopropanol verdünnt, ist das Wachstum größtenteils ungeordnet. In beiden Fällen sind in den Abbildungen deutlich Wucherungen von dünnen Nanowires im unteren Bereich des Nanowires zu sehen. Beim gesputterten Katalysator zeigt sich ebenfalls über die gesamte Probe dichtes und epitaktisches Wachstum. Die Wachstumsrichtungen scheinen in Beiden Fällen übereinzustimmen.

Bei einer weiteren Erhöhung der Temperatur auf 823 K nimmt die Länge der Nanowires noch etwas zu, wobei in allen drei Fällen die Epitaxie der Nanowires beinahe vollständig verloren geht.

Der Nachteil des Nanowire- Wachstums bei 823 K ist die, zuvor erwähnte, Zersetzung des Substrats bei hohen Wachstumstemperaturen. Abbildung 35 zeigt einen Teil der Substratoberfläche ohne zuvor aufgetragenen Katalysator nach einem Wachstumprozess bei $T=823\text{ K}$, $p=15\text{ mbar}$ für $t=30\text{ min}$. Die gesamte Probe ist mit kleinen Gallium-Tropfen bedeckt, welche nach Abdampfen des Arsens auf der Oberfläche zurückbleiben. Diese Zersetzung der Oberfläche ist für Messungen und weitere Anwendungen nicht akzeptabel. Deshalb wurde als Wachstumstemperatur, für die Messproben, eine Temperatur von 823 K gewählt, bei der das Nanowirewachstum die besten Eigenschaften zeigt und die GaAs Substratoberfläche noch keine Anzeichen einer thermischen Zersetzung aufweist.

4 Resultate und Diskussionen

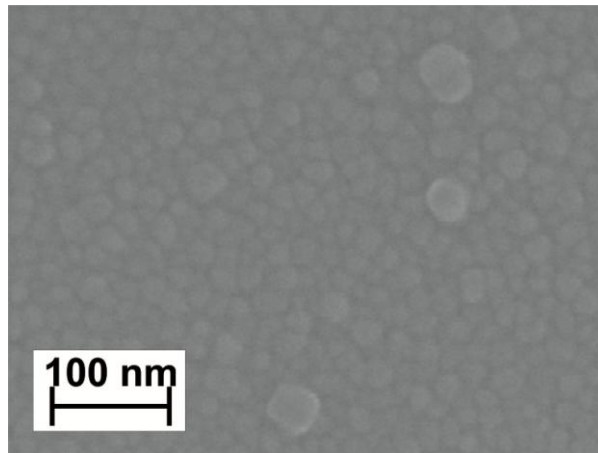


Abbildung 35: Thermisch zersetzte GaAs-Substratoberfläche mit Gallium-Tropfen nach dem Desorbieren von As während des Nanowirewachstums ($T=823\text{ K}$, $p=15\text{ mbar}$, $t=30\text{ min}$).

4.1.3.3 Druck- und Zeitabhängigkeit des Nanowire- Wachstums

Der Druck im CVD-Reaktor beeinflusst die Wachstumsgeschwindigkeit und hat bei einigen Materialkombinationen auch Einfluss auf die Wachstumsrichtung. Im Rahmen dieser Diplomarbeit wurden Prozessdrücke von 1 mbar, 3 mbar, 15 mbar und 500 mbar untersucht. Bei einem Wachstum mit mehr als 1 mbar wird ein Gasfluss von 10 sccm H_2 und 100 sccm SiH_4 verwendet. Für das Wachstum bei 1 mbar müssen die Gasflüsse heruntergesetzt werden, da, mit der verwendeten Vakuumpumpe, ein so geringer Druck während des Wachstums nicht konstant aufrecht erhalten werden kann. Die Gasflüsse betragen in diesem Fall 4,2 sccm H_2 und 42 sccm SiH_4 in He. Sie wurden im selben Verhältnis wie auch bei den anderen Versuchen (1:10) abgestuft. Die in der folgende Abbildung 36 dargestellten SEM Aufnahmen zeigen die Druckabhängigkeit des Nanowirewachstums. Die Bilder zeigen die wichtigsten Merkmale und die charakteristischen Wachstumseigenschaften der Nanowires. Die Proben wurden unter Standardbedingungen, mit in H_2O verdünnten Kolloiden gewachsen.

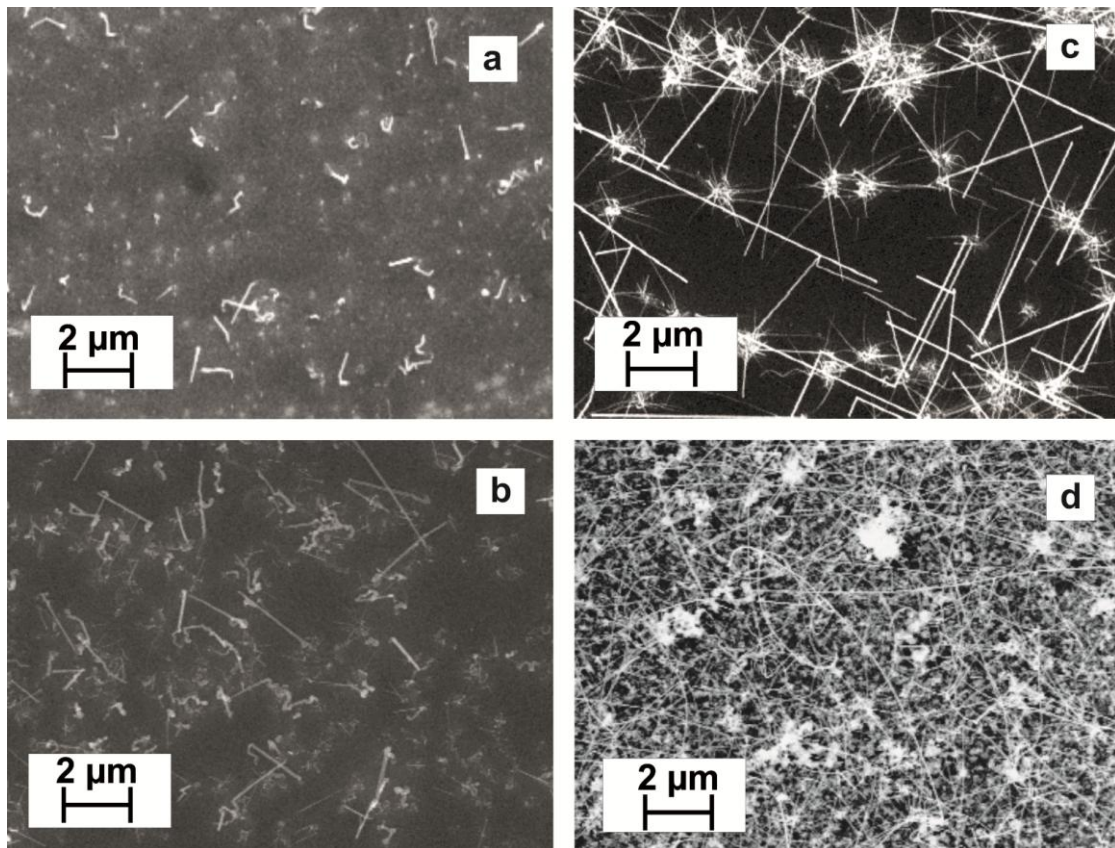


Abbildung 36: Einfluss des Wachstumsdrucks auf das Nanowirewachstum bei einer Temperatur von 823 K und Verwendung von Kolloiden verdünnt in H_2O .

- a) Nanowires gewachsen bei einem Prozessdruck von $p=1$ mbar für $t=90$ min (4,2 sccm H_2 und 42 sccm SiH_4 in He).
- b) Nanowires gewachsen bei einem Prozessdruck von $p=3$ mbar für $t=60$ min (10 sccm H_2 und 100 sccm SiH_4 in He).
- c) Nanowires gewachsen bei einem Prozessdruck von $p=15$ mbar für $t=30$ min (10 sccm H_2 und 100 sccm SiH_4 in He).
- d) Nanowires gewachsen bei einem Prozessdruck von $p=500$ mbar für $t=10$ min (10 sccm H_2 und 100 sccm SiH_4 in He).

In Teilbild a ist das Wachstum bei einem Druck von 1 mbar und einer Dauer von 90 min dargestellt. Man erkennt, dass trotz der längeren Wachstumsdauer nur sehr kurze Nanowires wachsen. Auf der Oberfläche der Proben sind teilweise noch Goldkolloide zu finden, die kein Nanowirewachstum katalysiert haben. Die gewachsenen Drähte weisen weiters im Vergleich zu den Versuchen mit höheren Drücken viele Knicke auf. In Bild b ist das Ergebnis eines Wachstums bei 3 mbar, für 60 min, dargestellt. Es ist eine Zunahme der gerade gewachsenen Nanowires zu sehen. Einige der Goldcluster bewirken nicht das Wachstum eines einzelnen, dickeren Nanowires, sondern es entstehen mehrere, dünne Nanowires, die auf dem Bild als helle, netzartig bedeckte Flächen zu sehen sind. Epitaktische Vorzugsrichtungen sind,

4 Resultate und Diskussionen

bei Verwendung von Kolloiden als Katalysator für diesen Druckbereich, nicht zu erkennen.

Abbildung c zeigt das Wachstumsergebnis bei einem Wachstumsdruck von 15 mbar für 30 min. Es zeigt deutlich, dass jeder der, auf dem Substrat vorhandenen, Kolloide das Wachstum eines einzelnen Nanowires katalysiert. Es entsteht dichtes Nanowirewachstum bei welchen deutlich epitaktische Vorzugsrichtungen zu erkennen sind. Auf dem Bild sind ebenso, die bereits besprochenen, störenden dünnen Nanowires am Ansatz der Nanowires zu erkennen. Teilbild d zeigt das Wachstum bei einem Druck von 500 mbar, für 10min. Bereits bei dieser kurzen Wachstumsdauer kann man erkennen, dass das ganze vorhandene Gold zu Nanowirewachstum führt. Es sind sowohl dünne Nanowire, welche am Boden zu sehen sind, vorhanden, als auch vereinzelt lange, dicke Nanowires. Eine Epitaxie ist aufgrund der Länge und der dadurch resultierenden Biegung der Nanowires nicht mehr ersichtlich.

Aus Abbildung 36 ist auch deutlich die Druckabhängigkeit der Wachstumsrate erkennbar. Obwohl die Wachstumszeit von Teilbild a bis d verkürzt wird, nimmt die Länge der Nanowires zu. Bei einem Druck von 500 mbar wurden auch Nanowires, mit einer Länge von über 50 μm , beobachtet.

Die Länge der Nanowires bei gleichem Druck kann über die Wachstumszeit kontrolliert werden. Für die weiteren Prozessschritte wie Isolierung, Kontaktierung und Vermessung des Si Nanowire - GaAs Heteroübergangs ist das Wachstumsergebnis bei einer Wachstumsdauer von 30 min, bei 15 mbar am Besten. Es entstehen dadurch Drähte mit einer Länge von ca. 1,5 μm . Dies ist für eine Einbettung in SU8 und eine anschließende Kontaktierung ideal.

4.1.3.4 Einfluss von Prozessgasflüssen

Der Einfluss der Prozessgasflüsse wurde nur in geringem Ausmaß variiert. Die Veränderungen beschränken sich ausschließlich auf die Variation des Wasserstoffanteiles während des Wachstums. Die folgende Abbildung 37 zeigt die Ergebnisse dieser Versuche. Bei alle drei Proben wurden Gold Kolloide in H_2O Verdünnung verwendet und bei 803 K, einem Druck von 15 mbar für eine Dauer von 30 min gewachsen.

Die Veränderung des H_2 Anteiles hat keine Auswirkung auf die Beschaffenheit des Überganges vom Substrat auf die Nanowires. Wie in Abbildung 37 zu sehen ist, haben die einzelnen Drähte bei allen Wachstumsversuchen mit unterschiedlichem H_2 Anteil dünne Nanowires im Bereich des Übergangs. Darüber hinaus erkennt man, dass die Längen der Nanowires bei allen drei Versuchen stark unterschiedlich sind. Dies ist auf den Unterschied des Silan Partialdruckes zurück zu führen. Da der Wachstumsdruck

4 Resultate und Diskussionen

bei allen Versuchen gleich ist, aber der H_2 Fluss verändert wird, ändert sich der relative Anteil an Silan in der Wachstumsatmosphäre. Abbildung a zeigt das Wachstum mit einem Fluss von 100 sccm H_2 . In der SEM Aufnahme ist zu sehen, dass sich nur wenige, lange Nanowires bilden und auf der Oberfläche mehrere kurze Nanowires vorhanden sind. Bei sinkendem H_2 Anteil steigt die Länge und die Anzahl der Nanowires an wie man in Teilbild b und c deutlich sehen kann. Daraus kann man schließen, dass der Wachstumsprozess durch die Silanzufuhr beschränkt ist. Auf die Epitaxie der Nanowires hat die Veränderung des H_2 Anteils nur wenig Einfluss. Bei einem Fluss von 100 sccm H_2 ist das Wachstum so gering, dass keine Aussage über die Epitaxie getroffen werden kann. In den anderen beiden Fällen ist keine einheitliche, bevorzugte Wachstumsrichtung erkennbar.

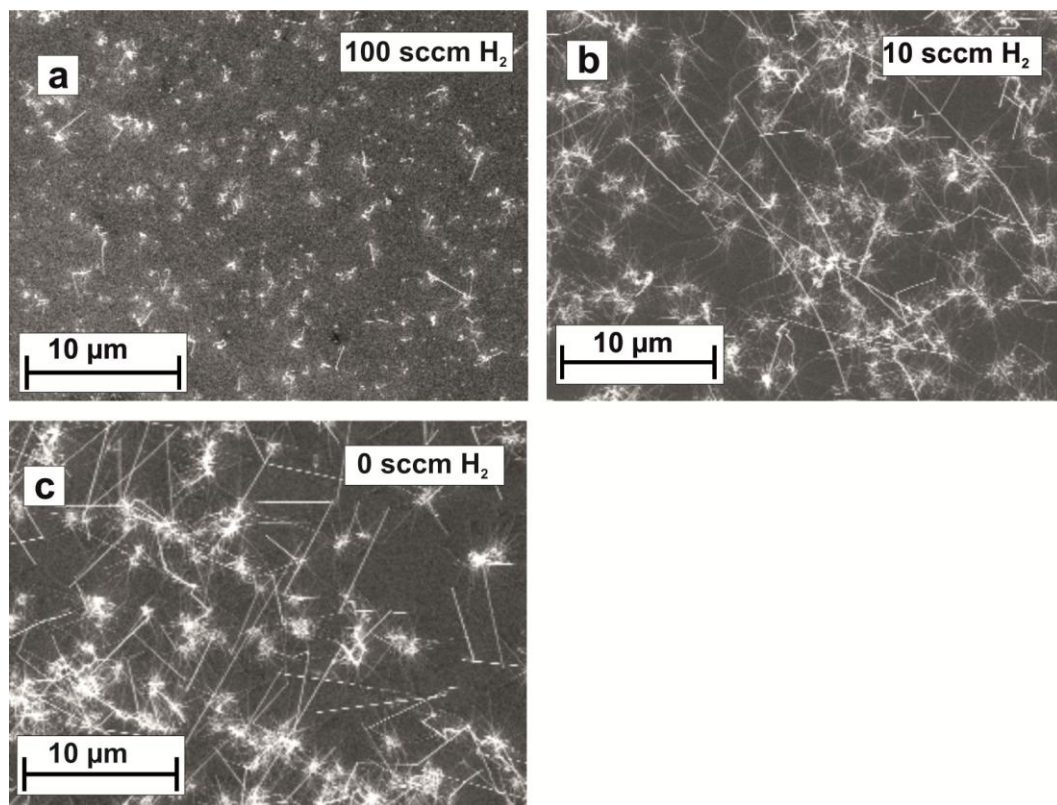


Abbildung 37: Einfluss des H_2 Anteiles in der Wachstumsatmosphäre auf das Nanowirewachstum für Au Kolloide in H_2O verdünnt bei $T= 803\text{ K}$, $p=15\text{ mbar}$, $t=30\text{min}$.

Die Gasflüsse setzten sich zusammen aus:

- a) 100 sccm H_2 , 100 sccm SiH_4 .
- b) 10 sccm H_2 , 100 sccm SiH_4 .
- c) 0 sccm H_2 , 100 sccm SiH_4 .

4.2 Herstellen des Messmodules zur elektrischen Charakterisierung des Si Nanowire - GaAs Heteroübergangs

Für die elektrische Charakterisierung wurde das in Abbildung 38 dargestellte Messmodul verwendet.

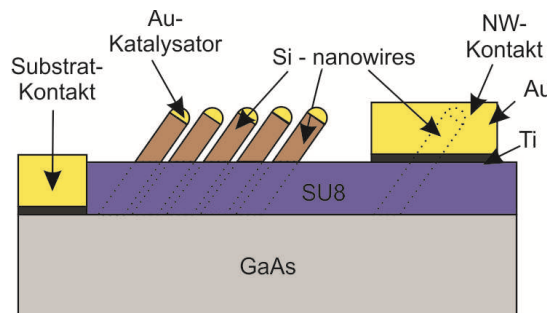


Abbildung 38: Schematischer Aufbau des Messmodules zur elektrischen Charakterisierung des Si-Nanowire - GaAs Halbleiter-Heteroübergangs.

Zur Isolierung der Nanowires wird, wie bereits in Kapitel 3.1 erwähnt, SU8 verwendet. Diese isolierende Schicht wird so strukturiert, dass die Spitzen der Nanowires aus der Isolation herausragen und so kontaktiert werden können. Die Dicke der aufgespinnten Schicht muss deshalb auf weniger als $1\text{ }\mu\text{m}$ rückgeätzt werden. Durch mehrere Messungen wurde ermittelt, dass der verwendete SU8-2005 Resist, nach Aufbringen auf das Substrat, eine Dicke von $5,3\text{ }\mu\text{m} \pm 200\text{ nm}$ hat. Um eine Kontaktierung der Nanowires zu garantieren, wird eine Schichtdicke von etwa 800 nm gewählt. Die folgende Abbildung 39 zeigt SEM Bilder von SU8 bedeckten Proben. Bild a zeigt eine Querschnittsaufnahme der SU8 Schicht nach dem Aufspinnen, Ausbacken und Rückätzen in einem Bereich der nicht mit Nanowires bewachsen ist. Man sieht darauf das GaAs Substrat, welches im unteren Bildteil hellgrau erscheint, mit der darauf aufgetragenen ca. $2,2\text{ }\mu\text{m}$ dicken SU8 Schicht. Auf der Oberfläche der Isolationsschicht ist eine dünne, hell erscheinende Beschichtung zu erkennen. Dies sind die Rückstände des RIE Ätzens welche sich durch Behandlung mit Aceton im Ultraschallbad verringern, aber nicht vollständig entfernen lassen. Diese Flocken sind auch in allen anderen Teilbildern als kleine, helle Bereiche auf der Oberfläche, zu erkennen. Der Einfluss der Ätzrückstände auf die Qualität und Haftung der Kontaktflächen ist vernachlässigbar. In Abbildung b ist ein dicht bewachsener Bereich gezeigt, welcher mittels SU8 beschichtet und auf eine Dicke von 750 nm rückgeätzt wurde. Man kann erkennen, dass viele der Drähte aus der Isolation ragen und so eine Kontaktierung der Drähte ohne Probleme möglich ist. Abbildung c zeigt einen vereinzelt Nanowire, der die Isolationsschicht im Bereich der Diffusionszone durchbricht. An der Spitze des

4 Resultate und Diskussionen

Nanowires ist noch deutlich der Gold Katalysatorpartikel zu sehen. Über einem solcher Nanowire kann mittels e-Line eine Kontaktfläche definiert und eine Kontaktierung des einzelnen Nanowires durchgeführt werden. Die großflächigen hellen Bereiche in den Teilabbildungen b und c sind Aufladungen der isolierenden SU8 Schicht. Diese Aufladungen verursachen auch Probleme beim Auffinden einzelner Nanowires und dem Erstellen der Kontakte bei der Elektronenstrahlolithographie. Um diesen Effekt zu beseitigen wird die Probe, vor der Elektronenstrahl Lithographie, mit einer dünnen Chromschicht besputtert. Diese leitfähige Schicht wird nach dem Justieren und dem Definieren der Kontakte wieder entfernt. Erst danach wird der Photolack aufgebracht und die Probe belichtet.

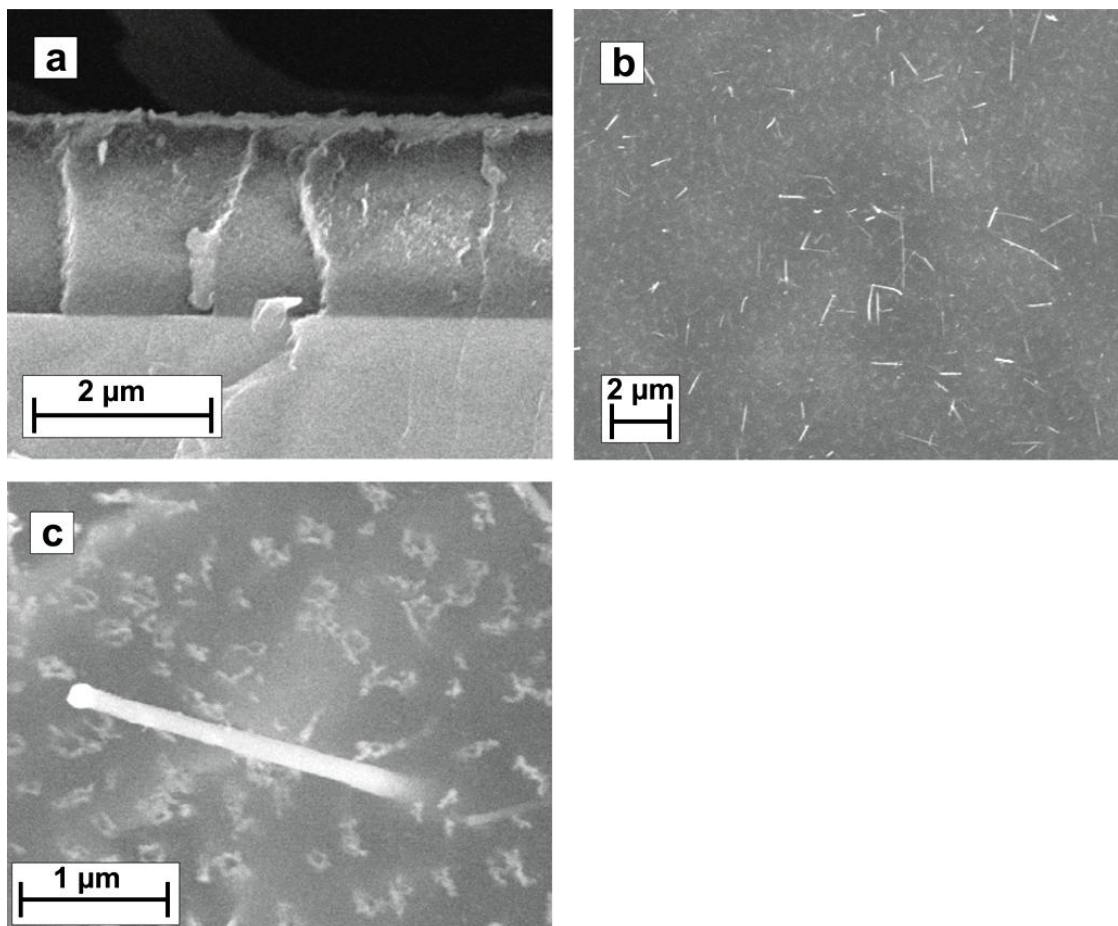


Abbildung 39: SEM Aufnahmen von Si Nanowires in rückgeätzter SU8 Isolationsschicht.

a) Mit RIE rückgeätzte SU8 Schicht (Dicke ca. 2,2 µm).

b) Dicht mit Nanowires bewachsene Stelle der Probe nach Aufbringen und Rückätzen der SU8 Isolationsschicht.

c) Einzeln, durch die rückgeätzte SU8 Schicht ragender Si Nanowire.

4 Resultate und Diskussionen

Jene Nanowires welche die SU8-Schicht durchstoßen werden nun mittels Elektronenstrahlolithographie, Metall aufspalten und Lift-Off Prozessschritten mit 50x50 µm großen Pads ankontaktiert. Diese Größe ist notwendig um eine Kontaktierung durch Messspitzen zu ermöglichen und um später für die Tieftemperaturmessungen notwendige Golddrähte aufzubonden. Vor dem Aufspalten der Metallkontakte werden die Proben für 3 sek in ein BHF Ätzbad gegeben, um die, native Oxidschicht zu entfernen. Die folgende Abbildung 40 zeigt zwei, für die elektrischen Messungen fertig prozessierte Proben. Abbildung a zeigt eine Übersicht über mehrere Kontakte die Nanowires in der Diffusionszone kontaktiert. Es werden nicht nur Kontakte zum Vermessung einzelner Nanowires, sondern auch Kontakte zur Kontrolle der Isolationsschicht, sowie zum Vermessen von mehreren hundert Nanowires erstellt. Diese Kontakte werden entsprechend im Nanowire freien Bereich, ohne leitenden Kontakt zum Substrat, oder im dicht bewachsenen Bereich aufgebracht. Die Randkontakte, welche im nicht bewachsenen Bereich erstellt werden und mittels dünner Zuleitungen einen Kontakt zu den Drähten herstellen, beinhalten im Idealfall nur einen einzelnen Nanowire. In Abbildung b ist eine Nahaufnahme einer solchen Zuleitung abgebildet. Man sieht im linken, unteren Teil Nanowires aus der Isolationsschicht hervorragen. Umso näher man dem Ende der Diffusionszone kommt, welche in dieser Abbildung weiter rechts ist, umso weniger Drähte durchstoßen die Isolation. Die gezeigte Zuleitung kontaktiert daher wahrscheinlich weniger als fünf Drähte. In den unteren beiden Abbildungen sind Proben mit ITO Kontakten abgebildet. Die quadratischen Kontaktfelder sind in allen vier Abbildungen gleich groß. Bild c zeigt wiederum eine Übersicht über mehrere Kontakte. Der dunkle Bereich ist dicht mit Nanowires bewachsen und im hellen Bereich befinden sich keine Nanowires. Bild d zeigt eine Nahaufnahme von einem, der durchsichtigen ITO Kontakte. Man sieht, dass sich unterhalb der Kontaktfläche drei kontaktierte Nanowires befinden. Diese sind in der Abbildung durch grüne Kreise markiert.

4 Resultate und Diskussionen

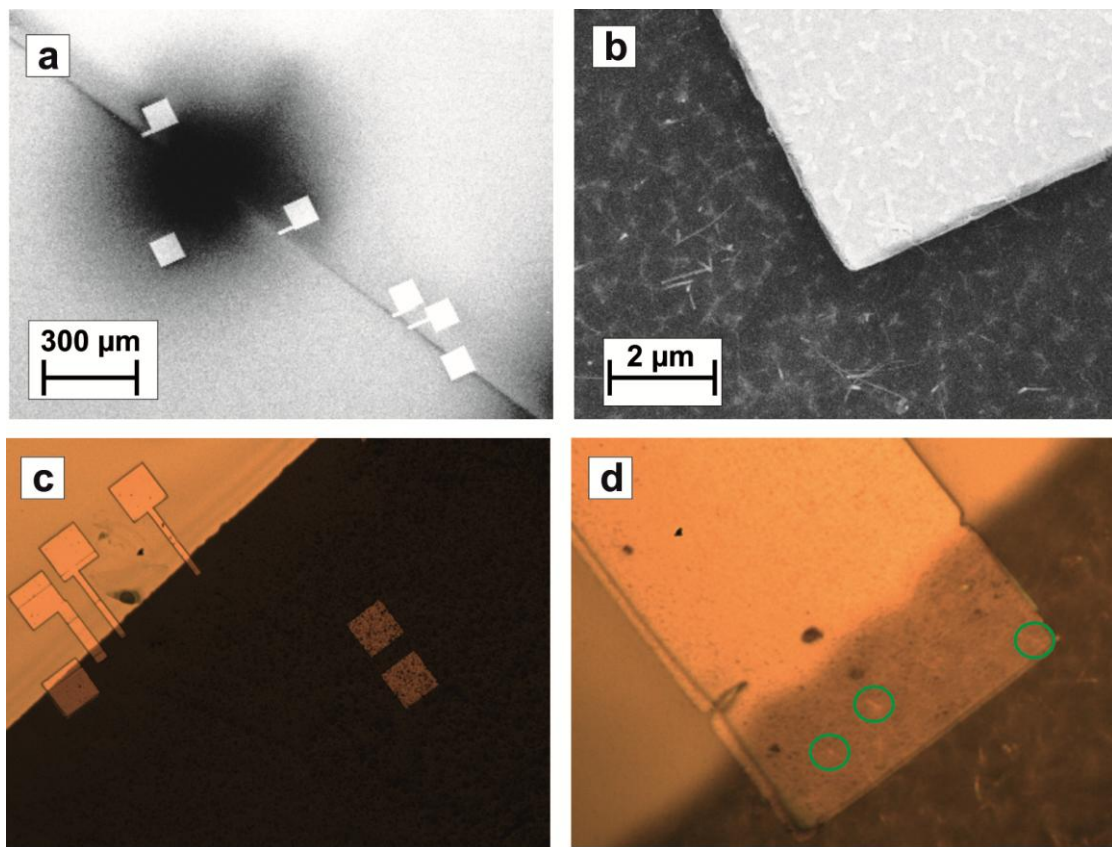


Abbildung 40: Kontakte zur Vermessung der epitaktisch aufgewachsenen und in SU8 eingepackten Nanowires.

- a) Ti-Au Kontakte zur Vermessung von einzelnen und dicht gewachsenen Nanowires.
- b) Nahaufnahme eines Ti-Au Kontakts für die Vermessung vereinzelter Nanowires.
- c) Lichtmikroskop- Aufnahme von ITO Kontakten, zur Vermessung von einzelnen und dicht gewachsenen Nanowires.
- d) Lichtmikroskop- Aufnahme eines ITO Kontakts mit drei kontaktierten Nanowires.

4.3 Elektrische Charakterisierung der Halbleiter-Hetero-Diode

Die leicht p-dotierten Si Nanowires bilden mit dem stark n-dotiertem GaAs Substrat eine Halbleiter- Heterodiode. Um die Probe elektrisch zu charakterisieren, werden Strom-Spannungskennlinien aufgenommen. Diese werden sowohl in halblogarithmischen- als auch linearen- Diagrammen dargestellt und die wichtigsten Parameter daraus extrahiert. Um eine temperaturabhängige Veränderung der Kennlinien zu ermitteln, werden Tieftemperaturmessungen im Bereich zwischen 80 K und 300 K vorgenommen.

4.3.1 Elektrische Charakterisierung bei Raumtemperatur

Wie bereits in Kapitel 3 erklärt, werden die Strom Spannungskennlinien an einem Spitzenmessplatz mit einem HP 4156B Analyzer durchgeführt. Um die Isolations-eigenschaften der SU8 Schicht zu überprüfen, wurden auch Kontakte, auf nicht mit Nanowires bewachsenes Gebiet, prozessiert. Die Messungen zeigten abgesehen von anfänglichen Ladeströmen kein Lecken der Isolationsschicht. Die gemessenen Ströme betrugen maximal 5 pA und waren um mindestens zwei Größenordnungen unter denen von Nanowires.

Die folgenden Abbildung 41 und Abbildung 42 zeigen das Strom-Spannungsverhalten einzelner Si Nanowire - GaAs Heteroübergänge. Man sieht in beiden Kennlinien deutlich das erwartete, gleichrichtende Verhalten des Übergangs. Zur Aufnahme dieser Kennlinien wurden Ti-Au – Kontakte verwendet. Bei beiden Messungen wurde an das Substrat eine Spannung von 0 V angelegt, während die auf den Kontaktflächen angelegte Spannung, von -2 V bis 2 V, bzw. zwischen -1 V und 1 V in 5 mV Schritten durchlaufen wurde. Die Flussspannung beträgt in den Messungen zwischen 0,3 V und 0,8 V. Der Idealitätsfaktor n beträgt in Abbildung 41 $n=1,8$ und in Abbildung 42 $n=3,3$. Das Verhältnis von Durchlass- zu Sperr- Strom beträgt, bei einer Spannung von ± 1 V, für die erste Kennlinie 36,2 und für die zweite 29,32. Der relativ hohe Idealitätsfaktor lässt auf Defekte in der Übergangszone von Si Nanowire auf GaAs schließen. Defekte in der Grenzschicht wirken als Rekombinationszentren und verschlechtern somit den Dioden-Idealitätsfaktor.

4 Resultate und Diskussionen

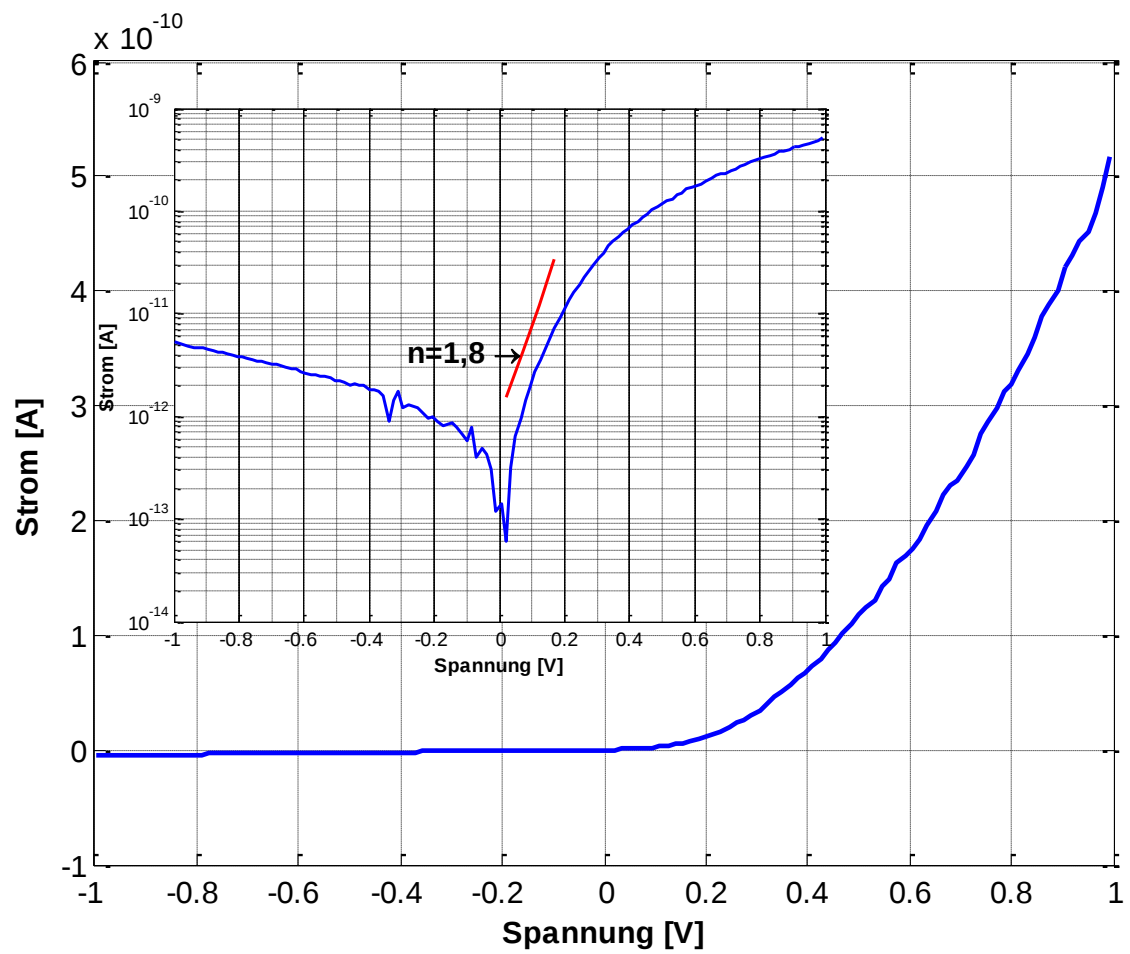


Abbildung 41: Strom/Spannungskennlinie eines einzelnen Si-GaAs-Heteroübergangs in linearer und halblogarithmischer Darstellung (inset)

4 Resultate und Diskussionen

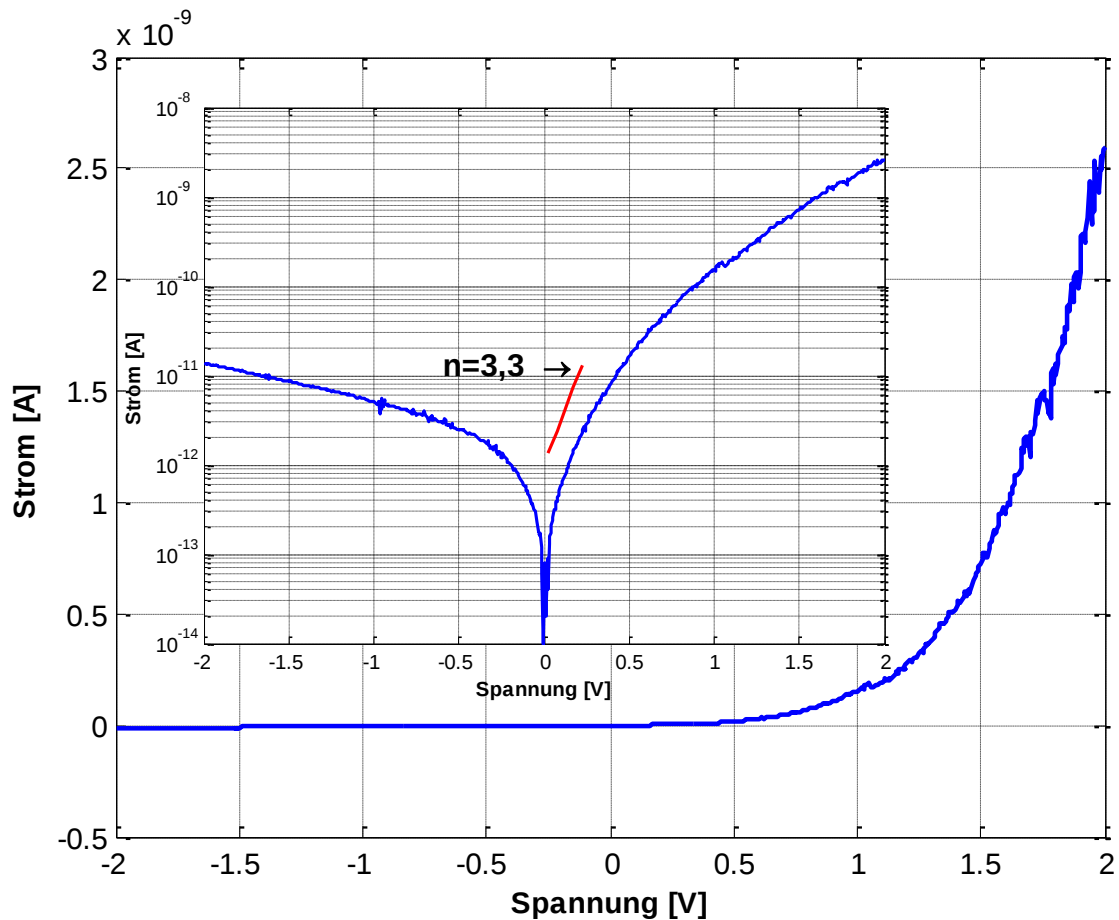


Abbildung 42: Strom/Spannungskennlinie eines einzelnen Silizium-GaAs-Heteroübergangs in linearer und halblogarithmischer Darstellung (inset)

Als Vergleich zu den zuvor abgebildeten Kennlinien, bei denen nur einzelne Nanowires vermessen wurden, zeigt Abbildung 43, eine Strom-Spannungskennlinie für einen Kontakt, welcher mindestens hundert Nanowires kontaktiert und ebenfalls Diodenverhalten zeigt. Man kann erkennen, dass eine solche Parallelschaltung mehrerer Drähte, wie erwartet einen höheren Strom hervorruft. Es ist erkennbar, dass die Flussspannung auch für ein Ensemble von mehr als 100 Nanowires ebenfalls zwischen 0,3 V und 0,8 V beträgt.

4 Resultate und Diskussionen

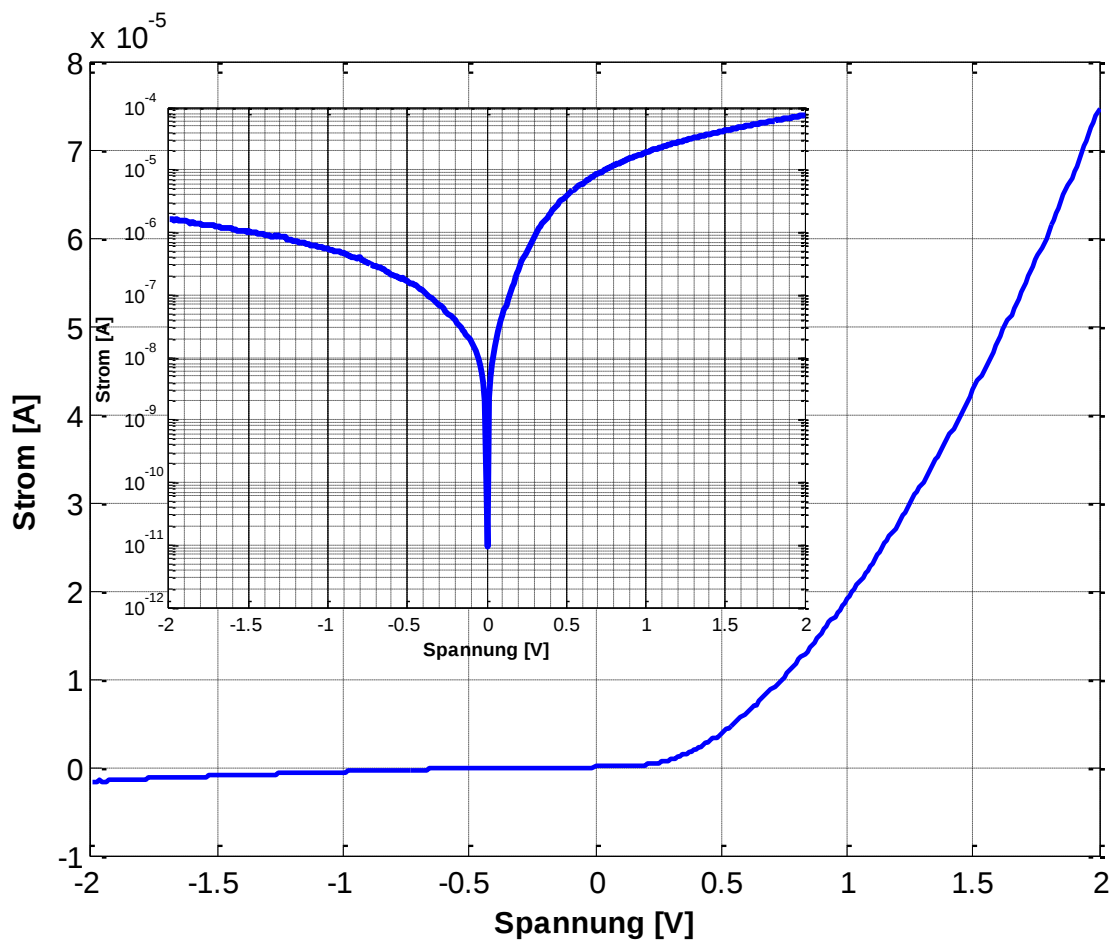


Abbildung 43: Strom/Spannungskennlinie eines Pads, welches ein Ensemble von mehreren 100 Nanowires kontaktiert in linearer und halblogarithmischer Darstellung (inset)

In Abbildung 44 ist der Verlauf der Strom/Spannungs-Kennlinie eines zerstörenden Messvorgangs gezeigt. Um die Stromtragfähigkeit zu testen wurde die Spannung kontinuierlich in 1 V Schritten erhöht. Erst bei einer Spannung von +10,6 V und einem Strom von 8,2 mA kam es zur Zerstörung des Bauteiles.

4 Resultate und Diskussionen

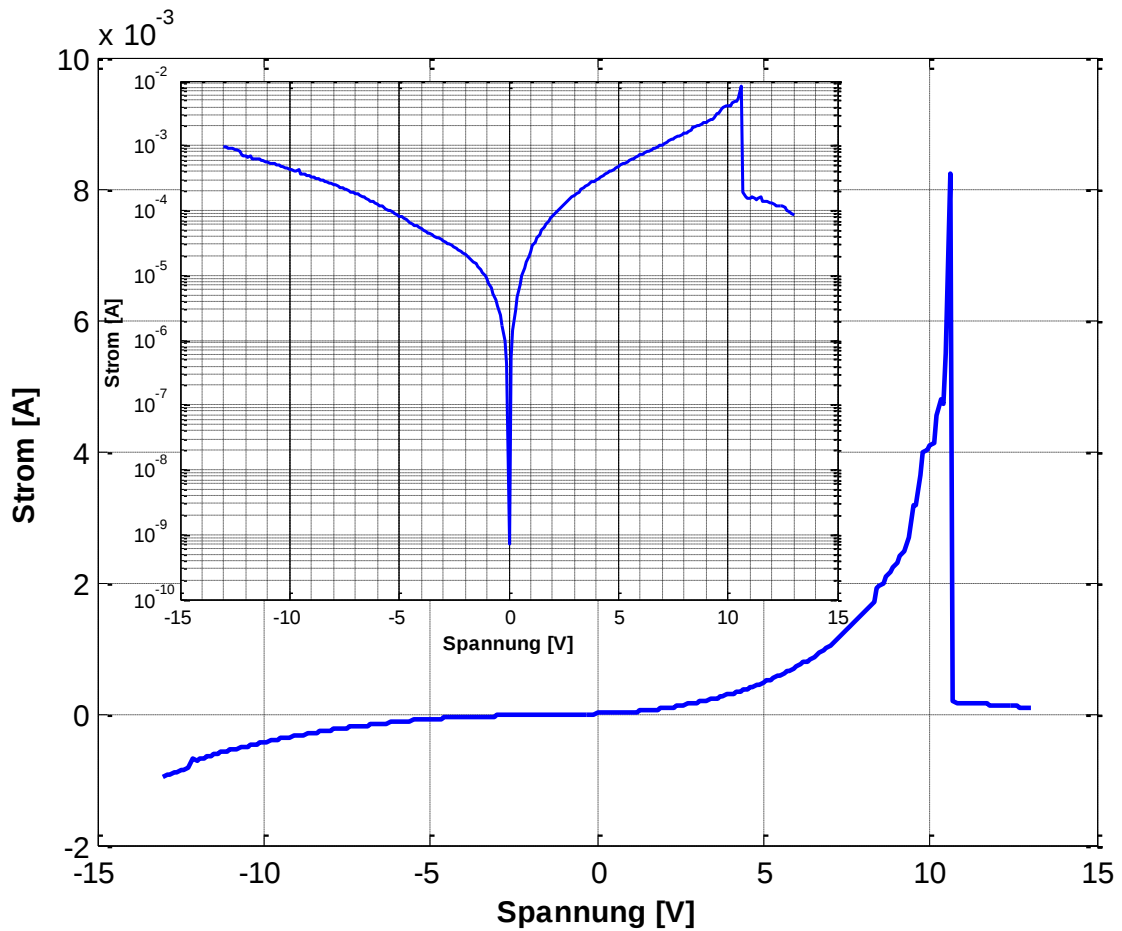


Abbildung 44: Strom/Spannungskennlinie zur Ermittlung der Stromtragfähigkeit eines Nanowire Halbleiter-Heteroübergang in linearer und halblogarithmischer Darstellung (inset). In diesem Fall ist ein Ensemble von mehreren 100 Nanowires kontaktiert. Die Zerstörung des Bauteils tritt bei einer Spannung von 10,2 V und einem Strom von 8,2 mA ein.

In der folgenden Abbildung 45 ist eine Strom/Spannungskennlinie, für einen drei Nanowires kontaktierenden Kontakt, welcher in Abbildung 40d zu sehen ist. Als Kontaktmaterial wurden ITO verwendet. Die Flussspannung ist wiederum im selben Bereich wie bei den Proben mit Ti-Au Kontakten. Die rote Linie zeigt den Idealitätsfaktor, welcher $n=2,9$ beträgt. Das Verhältnis zwischen Durchlass- und Sperr-Strom beträgt 60, bei einer Spannung von ± 1 V.

4 Resultate und Diskussionen

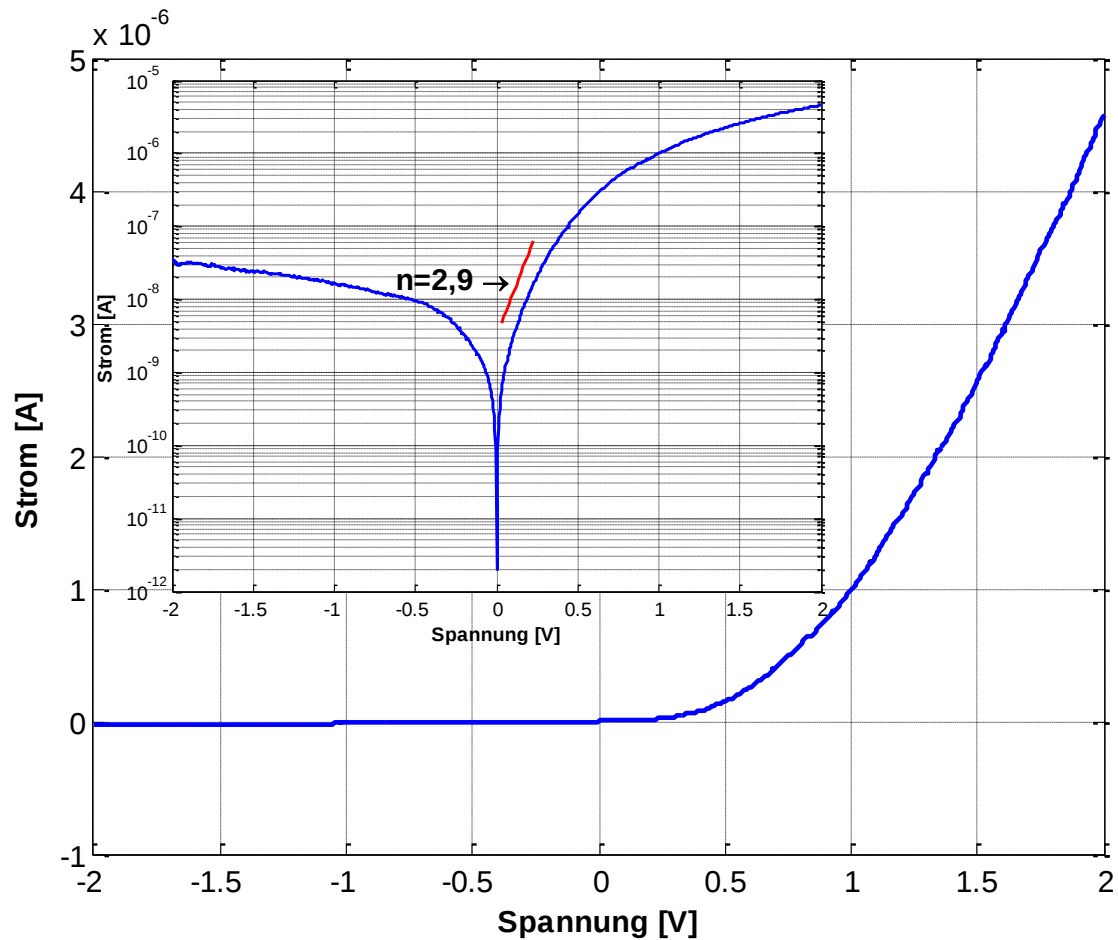


Abbildung 45: Strom-Spannungskennlinie eines drei Nanowires kontaktierenden ITO-Kontaktes in linearer und halblogarithmischer Darstellung (inset)

4.3.2 Temperaturabhängigkeit der Strom/Spannungs-Kennlinie

Die Tieftemperaturmessungen wurden, wie in Kapitel 3.5.1 beschrieben in einem Kryostaten mit gebondeten Proben durchgeführt. Es wurden zwei verschiedene Kontakte auf einer Probe im selben Messdurchgang vermessen. Einer dieser Kontakte beinhaltet weniger als fünf, der zweite Kontakt mehrere hundert Nanowires. Die Temperatur wurde zwischen 80 K und 200 K in 20 K Schritten und in Bereich von 200 K bis 300 K in 25 K Schritten erhöht. Um eine Zerstörung der Messprobe zu verhindern, wurde eine Strombegrenzung von 50 μ A eingestellt.

Die folgende Abbildung 46 zeigt die, sich bei den Tieftemperaturmessungen von weniger als fünf Nanowires ergebenden Strom/Spannungskennlinien.

4 Resultate und Diskussionen

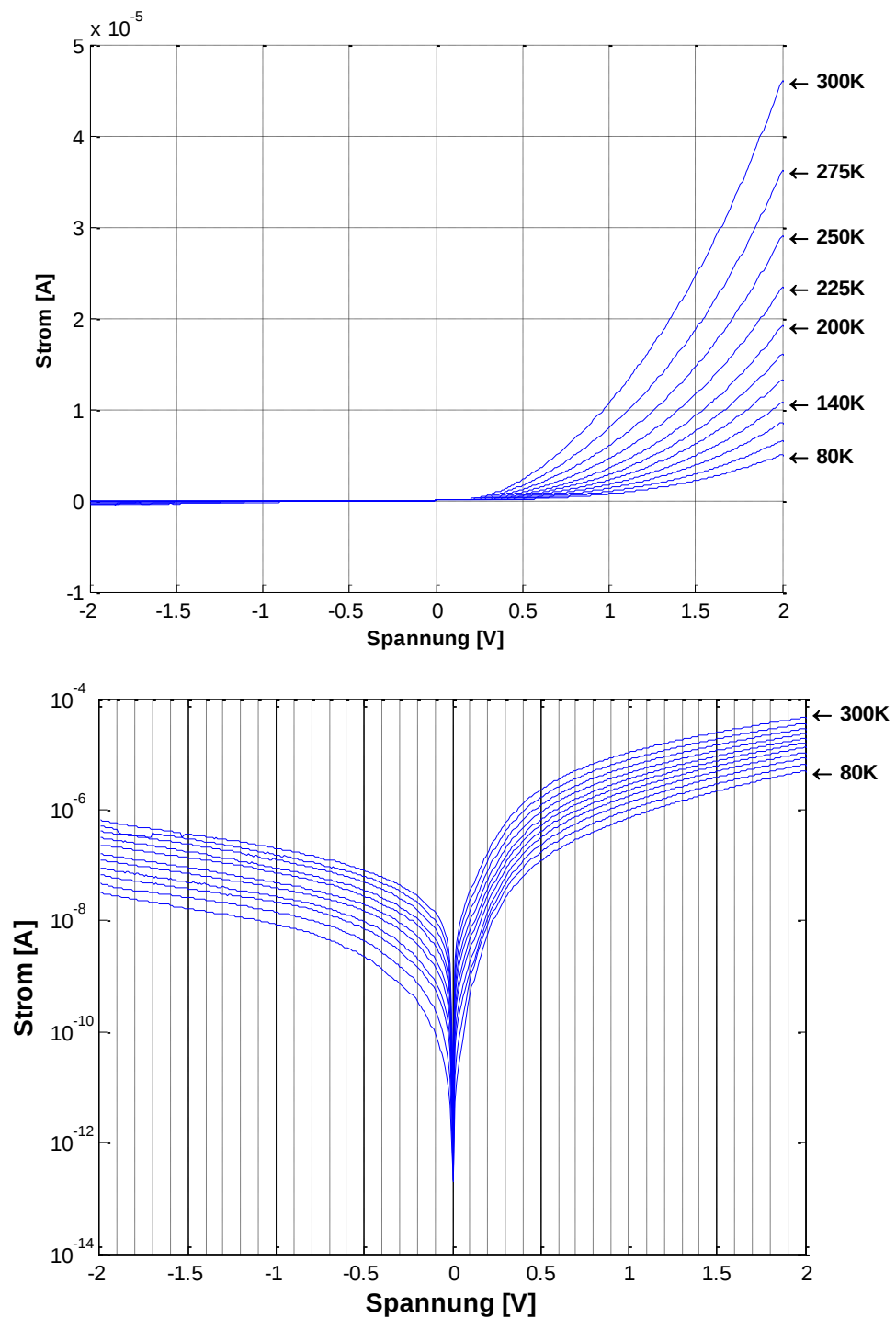


Abbildung 46: Temperaturabhängigkeit der I/U Kennlinie von fünf parallel vermessenen Nanowires.
Die Temperatur wurde im Bereich von 80 K - 200 K in 20K Schritten, im Bereich von 200 K - 300 K in 25 K Schritten durchlaufen.
Oben: Lineare Darstellung der I/U Kennlinie.
Unten: Halblogarithmische Darstellung der I/U Kennlinie.

4 Resultate und Diskussionen

Abbildung 47 zeigt die Temperaturabhängigkeit der I/U Kennlinie eines Ensembles von mehreren hundert Nanowires.

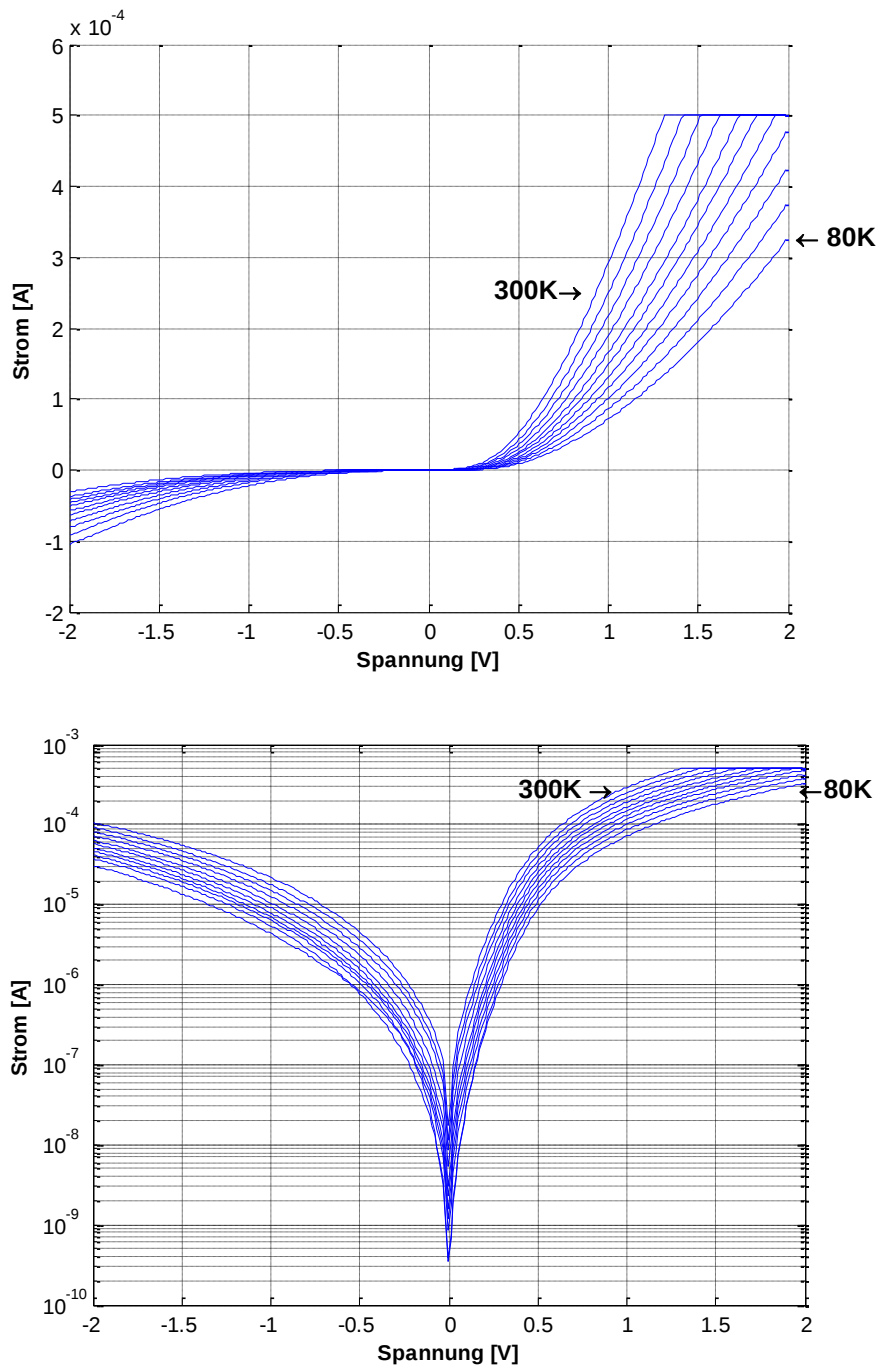


Abbildung 47: Temperaturabhängigkeit der I/U Kennlinie eines Ensembles von mehreren hundert Nanowires. Die Temperatur wurde im Bereich von 80 K - 200 K in 20K Schritten, im Bereich von 200 K - 300 K in 25 K Schritten durchlaufen. Es ist in beiden Darstellungen der Einfluss der Strombegrenzung zu sehen. Oben: Lineare Darstellung der I/U Kennlinie. Unten: Semilogarithmische Darstellung der I/U Kennlinie.

4 Resultate und Diskussionen

Die Tieftemperatur-Kennlinien beider Kontakte weisen wiederum ein stark gleichrichtendes Diodenverhalten auf und zeigen deutlich die Temperaturabhängigkeit des Heteroübergangs. Man kann sowohl aus der I/U Kennlinie für fünf, als auch aus der, für mehrere hundert Nanowires einen deutlichen Anstieg des Stromes mit zunehmender Temperatur erkennen, welcher beinahe exponentiell verläuft. Der aus den Tieftemperaturmessungen in Abbildung 46 ermittelte Temperaturkoeffizient beträgt ca. -6,8 mV/K.

Die Kombination von Si Nanowires auf GaAs führt zu einer Typ I Bandstruktur wie sie in Abbildung 18 zu sehen ist. Es kann angenommen werden, dass der Ladungsträgertransport hauptsächlich von Elektronen dominiert wird, da die Barriere für Löcher wesentlich größer ist, als für Elektronen. Für die Berechnung von I_0 kann die in Kapitel 2.4.1 angegebene Formel für den Stromverlauf in Durchlassrichtung verwendet werden. Wird I_0 aus den Tieftemperatur-Strom/Spannungskennlinien errechnet und über den Reziprokwert der Temperatur aufgetragen so ergibt sich der in Abbildung 48 gezeigte Arrhenius Plot.

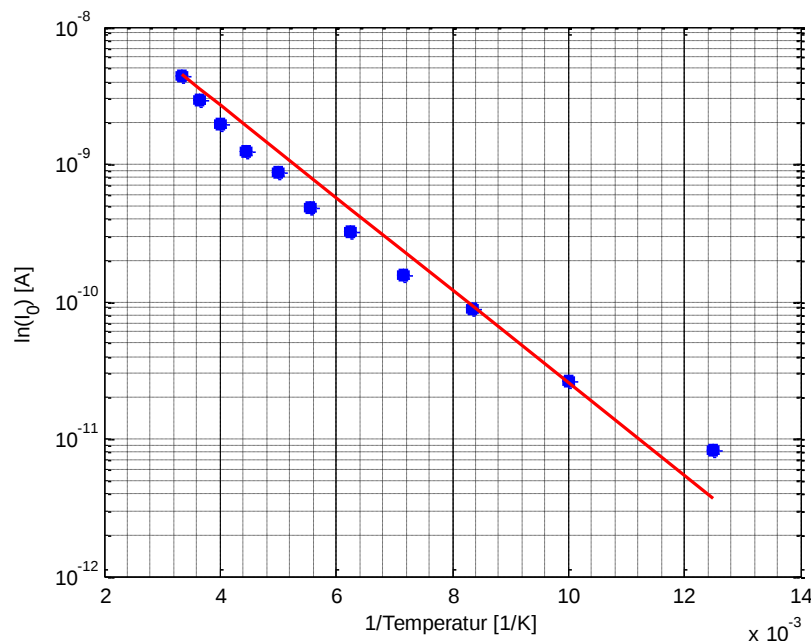


Abbildung 48: Arrheniusplot (Sättigungssperrstroms vs. $1/T$) I_0 von fünf parallelgeschalteten Nanowires steigt im Temperaturbereich 80 K - 300 K beinahe linear an.

Die blauen Punkte markieren die Messpunkte, die rot eingezeichnete Linie wurde in die Messwerte eingepasst. Wird aus der Steigung der eingepassten Kennlinie die Aktivierungsenergie ΔE_A berechnet, kommt man auf einen Wert von $\Delta E_A = 0,067 \text{ eV}$. Dieser Wert stimmt mit dem theoretisch ermittelten Wert des Sprunges in der Leitungsbandkante von $\Delta E_L = 0,06 \text{ eV}$ der verwendeten Materialien beinahe exakt überein.

5 Zusammenfassung und Ausblick

Im Rahmen dieser Diplomarbeit konnte gezeigt werden, dass epitaktisches Wachstum von Silizium Nanowires auf GaAs Substrat, sowohl bei der Verwendung von Gold Kolloiden, als auch bei einer gesputterten Goldschicht möglich ist. Dabei zeigt sich, dass die Reinigung des Substrats vor dem Aufbringen des Katalysators ein entscheidender Faktor ist. Es konnte durch mehrere Testreihen gezeigt werden, dass eine Standard RCA Reinigung das beste Verfahren dafür ist. Als Katalysator wird in dieser Diplomarbeit nur Gold verwendet, wobei dieses in Form von Kolloiden, verdünnt in Wasser, oder Isopropanol auf das Substrat aufgetropft, oder als durchgehende Schicht aufgesputtert wurde. Es stellte sich heraus, dass das Wachstum mit einer Kolloid-Wasser Emulsion bessere Wachstumsergebnisse bringt, als mit einer Kolloid-Isopropanol Verdünnung. Das Wasser greift aber an manchen Stellen das Substrat an und lässt Verunreinigungen zurück. Bei allen, mit Kolloiden gewachsenen Nanowires, zeigten sich darüber hinaus störende, kleine Nanowires, welche sich am Übergang zwischen Substrat und Nanowire bildeten und so die Qualität des Überganges verschlechterten. Bei Verwendung einer gesputterten Goldschicht wurden die besten Ergebnisse erzielt. Die so gewachsenen Nanowires weisen eine extrem gute Epitaxie und eine zuverlässige Reproduzierbarkeit auf. Ein Nachteil der durchgehenden Katalysatorschicht ist das dichte Wachstum, welches ein Kontaktieren einzelner Drähte fast unmöglich macht. Durch Abdecken eines Teils der Probe durch eine Schattenmaske beim Aufputtern von Gold und Ausnutzen der Diffusion von Gold während des Aufheizens auf hohe Temperaturen kann dieses Problem beseitigt werden. Innerhalb einer Diffusionszone entstehen dadurch, während des Wachstums, Nanowires, die weit genug voneinander entfernt sind, um ein einzelntes Kontaktieren zu ermöglichen. Um diese Drähte zu Kontaktieren und einen Stromfluss alleine über den Nanowire zu erreichen, wurden die Nanowires in eine SU8 Schicht eingebettet, diese auf eine geeignete Dicke rückgeätzt und darauf Kontakte erzeugt.

Die elektrische Charakterisierung zeigte das erwartete Dioden-Verhalten. Sowohl der Idealitätsfaktor mit einem Wert von $n=1,8$ als auch des bestimmte Verhältnis von Sperr- zu Durchlass-Strom von 60 wiesen darauf hin, dass der Halbleiter-Heteroübergang nur wenige Fehlstellen aufweist.

Durch Messung der I/U Kennlinien bei tiefen Temperaturen wurde eine starke Temperaturabhängigkeit nachgewiesen. Mit den daraus extrahierten Werten für I_0 konnte eine Aktivierungsenergie von $\Delta E_A=0,067\text{eV}$ berechnet werden. Diese stimmt mit dem theoretisch ermittelten Wert des Sprunges im Leitungsband überein und bestätigt somit das theoretisch ermittelte Bänderschema des Typ I Heteroübergangs von Si Nanowires auf einem GaAs Substrat.

5 Zusammenfassung und Ausblick

Im Zuge weiterführender Untersuchungen ist es geplant, die elektrische Charakterisierung der Halbleiter-Hetero-Diode zu vertiefen. Von großem Interesse wäre vor allem das opto-elektronische Verhalten des Übergangs. Dazu sollen Fotostrommessungen durchgeführt werden. Durch Strommessungen bei angelegter Sperrspannung unter optischer Anregung bei verschiedenen Wellenlängen sollte es möglich sein, die Bandstruktur des Heteroübergangs abschätzen zu können. Die Bandlückenenergie von GaAs sowie die von Si werden in Form eines Stromanstiegs bei den entsprechenden Wellenlängen zu beobachten sein. Durch die unterschiedlichen Gitterkonstanten der beiden Materialien erwartet man sich am Übergang von GaAs auf Si Verspannungen innerhalb des Nanowires. Diese Verspannungen könnten eine Verschiebung der Anregungsfrequenz verursachen. Ähnliche Messungen wurden erst kürzlich für das System InAs-Si gezeigt. [46]

Eine weitere interessante und von der Bandstruktur beeinflusste Messung wäre eine Elektrolumineszenz Messung. Aufgrund der eben genannten Verspannungen und der verwendeten Materialkombination könnte der erzeugte Heteroübergang bei Stromfluss in Durchlassrichtung Licht emittieren. Die Wellenlänge kann man aus den jeweiligen Bandlücken abschätzen. Die theoretische Wellenlänge die, bei der in dieser Diplomarbeit untersuchten Struktur, ausgestrahlt werden könnte, liegt im nahen Infrarotbereich.

6 Literaturverzeichnis

- [1] G. E. Moore, "Craming more components onto integrated circuits," *Electronics*, vol. 38, no. 8, 1965.
- [2] E. Bertagnolli, *Integrierte Bauelemente.*: Technische Universität Wien, Institut für Festkörperelektronik, WS 2008/2009.
- [3] R. S. Wagner W. C. Ellis, "Vapour-Liquid-Solid mechanism of single crystal growth," *Applied Physics Letters*, vol. Volume 4, no. Number 5, pp. 89-90, 1964.
- [4] W. Lu C. M. Lieber, "Semiconductor nanowires," *Journal of Physics D: Applied Physics*, vol. 39, pp. R387-R406, 2006.
- [5] H. Schmidt, C. D. Bessire, K. E. Moselund, H. Ghoneim, S. Karg M. T. Björk, "Si-InAs heterojunction Esaki tunnel diodes with high current densities," *Applied Physics Letters*, no. 97, 2010.
- [6] L. E. Greene, J. C. Johnsonn, R. Saykally and P. Yang M. Law, "Nanowire dye-sensitized solar cells," *Nature Materials*, no. 4, pp. 455-459, 2005.
- [7] R. Agrwal, "Heterointerfaces in Semiconductor Nanowires," *small-journal*, vol. 11, no. 4, pp. 1872-1893, 2008.
- [8] Y. Huang, R. Agarwal and C. M. Lieber X. Duan, "Single-nanowire electrically driven lasers," *Nature*, no. 421, pp. 241-245, 2002.
- [9] G. Strasser, *Halbleiterphysik, Skriptum*. Wien, Oktober 2006.
- [10] S. Adachi, *Handbook of physical properties of semiconductors; Volume 1; Group IV Semiconductors*. Department of Electronic Engineering; Gunna University; Kiryu-shi; Gunma 376-8515; Japan: Kluwer Academic Publishers, 2004.
- [11] H. Rohdin P. Roblin, *High-speed heterostructure devices*. Cambridge, United Kingdom: Cambridge University Press, 2002.
- [12] J. S. Blakemore, "Semiconducting and other major properties of gallium arsenide," Oregon Graduate Center, Beaverton, Oregon, 0021-8979/82/10R123-59\$02.40, 1982.

- [13] C. I. H. Ashby A. G. Baca, *Fabrication of GaAs Devices*. - (EMIS processing series; 6). London, United Kingdom: The Institution of Electrical Engineers, 2005.
- [14] M. R. Brozel and G. E. Stillman, *Properties of Gallium Arsenide, third edition*. London, United Kingdom: INSPEC, The Institution of Electrical Engineers, 1996.
- [15] S. Adachi, *Handbook of physical properties of semiconductors; volume 2; III-V Compound Semiconductors*. Department of Electronic Engineering; Gunma University; Kiryu-shi; Gunma 376-8515; Japan: Kluwer Academic Publishers, 2004.
- [16] Ph. Ebert, M. Heinrich, and K. Urban C. Domke, "Microscopic identification of the compensation mechanisms in Si-doped GaAs," Institut für Festkörperforschung, Forschungszentrum Jülich GmbH, 52425 Jülich, Germany, 1996.
- [17] E. Arola, J. Pakarinen, C. S. Peng, T. T. Rantala H.P. Komsa, "Beryllium doping of GaAs and GaAsN studied from first principles," Department of Physics, Semiconductor Physics Laboratory, Tampere University of Technology, FIN-33101 Tampere, Finland; Optoelectronic Research Centre, Tampere University of Technology, FIN-33101 Tampere, Finland, 10.1103/PhysRevB.79.115208, 2009.
- [18] R. T. Carline, N. J. Mason, C. Pickering, B. K. Tanner, P. J. Walker D. A. Allwood, "Characterization of oxide layers on GaAs substrates," Clarendon Laboratory, University of Oxford, Parks Road, Oxford, OX1 3PU, UK; DERA, St. Andrews Road, Malvern, WORCS, WR14 3PS, UK; Department of Physics, University of Durham, South Road, Durham, DH1 3LE, UK, 0040-6090/00/\$, 2000.
- [19] A. M. Andrews, M. Steinmair, Y. J. Hyun, E. Bertagnolli, M. Weil, P. Pongratz, M. Schramböck, T. Roch and G. Strasser A. Lugstein, "Growth of branched single-crystalline GaAs whiskers on Si nanowire trunks," *Nanotechnology*, no. 18, p. 355306 (5pp), 2007.
- [20] Y. Cai, R. Q. Zhang N. Wang, "Growth of nanowires," *Material Science and Engineering*, vol. R 60, pp. 1-51, 2008.
- [21] Y. Cui, L. Huynh, C. J. Barrelet, D. C. Bel and C. M. Lieber Y. Wu, "Controlled Growth and Structures of Molecular-Scale Silicon Nanowires," *Nano Letters*, vol. 4, no. 3, pp. 433-436, 2004.
- [22] S. Senz, and U. Gösele V. Schmidt, "Diameter-Dependent Growth Direction of Epitaxial Silicon Nanowires," *Nanoletters*, vol. 5, no. 5, pp. 931-935, 2005.

6 Literaturverzeichnis

- [23] M. Steinmaier, Y. J. Hyun, G. Hauer, P. Pongratz and E. Bertagnolli A. Lugstein, "Pressure-Induced Orientation Control of the Growth of Epitaxial Silicon Nanowires," *Nano Letters*, vol. 8, no. 8, pp. 2310-2314, 2008.
- [24] F. M. Ross, "Controlling nanowire structures through real time growth studies," *Rep. Prog. Phys.*, vol. 73, 2010.
- [25] P. Pongratz, N. Auner, C. Bauch, and E. Bertagnolli W. Molnar A. Lugstein, "Subeutectic Synthesis of Epitaxial Si-NWs with Diverse Catalysts Using a Novel Si Precursor," *Nano Letters*, vol. 10, pp. 3957 - 3961, 2011.
- [26] B. Garipcan, J. S. Atchison, C. Ni, B. Nabet and J. E. Spanier L. Cao, "Instability and Transport of Metal Catalyst in the Growth of Tapered Silicon Nanowires," *Nano Letters*, vol. 6, no. 9, pp. 1852-1857, 2006.
- [27] E. R. Hemesath, D. E. Perea and L. J. Lauhon J. L. Lensch-Falk, "Alternative catalysts for VSS growth of silicon and germanium nanowires," *Journal of Materials Chemistry*, no. 19, pp. 849-857, Jänner 2009.
- [28] C. Mouchet, C. Cayron, E. Rouviere, J. P. Simonato L. Latu-Romain, "Growth parameters and shape specific synthesis of silicon nanowires by the VLS method," *Journal of Nanoparticle Research*, vol. 10, pp. 1287-1291, 2008.
- [29] S. Kodambaka, M. C. Reuter, K. Deppert, L. Samuelson, W. Seifert, L. R. Wallenberg, and F. M. Ross K. A. Dick, "The Morphology of Axial and Branched Nanowire Heterostructures," *Nano Letters*, vol. 7, no. 6, pp. 1817-1822, 2007.
- [30] P. Lindorfer, "Numerische Simulation von Galliumarsenid MESFETs," Technischen Universität Wien - Fakultät für Elektrotechnik, Wien, Dissertation 1991.
- [31] O. P. Pchelyakov Y. B. Bolkhovityanov, "GaAs epitaxy on Si substrates: modern status of research and engineering," Institute of Semiconductor Physics, Siberian Branch of the Russian Academy of Sciences, 630090 Novosibirsk, Russian Federation, Reviews of Topical Problems DOI: 10.3367/UFNr.0178.200805b.0459, 2008.
- [32] R. Fan, R. He, and P. Yang A. I. Hochbaum, "Controlled Growth of Si Nanowire Arrays for Device Integration," *Nano Letters*, vol. 5, no. 3, pp. 457-460, 2005.
- [33] Y. J. Hyun, M. Steinmair, B. Dielacher, G. Hauer and E. Bertagnolli A. Lugstein, "Some aspects of substrate pretreatment for epitaxial Si nanowire growth," *Nanotechnology*, 2008.

6 Literaturverzeichnis

- [34] M. T. Björk, J. Knoch, H. Riel, and W. Riess H. Schmid and P. Rice and T. Topuria, "Patterned epitaxial vapor-liquid-solid growth of silicon nanowires on Si (111) using silane," *Journal of Applied Physics*, vol. 103, no. 2, p. 024304, 2008.
- [35] M. Paladugu et.al., "Evolution of InAs branches in InAs/GaAs nanowire heterostructures," *Applied Physics Letters*, vol. 91, no. DOI: 10.1063/1.2790486, p. 133115, 2007.
- [36] W. R. Frensley N. G. Einspruch, *Heterostructures and Quantum Devices*. Academic Press, San Diego: VLSI Electronics: Microstructure Science, 1998.
- [37] J. Singh, *Semiconductor devices, basic principles*. New York: Wily, 2001.
- [38] E. Gornik E. Bertagnolli, *Elektronische Bauelemente*. Technische Universität Wien, Institut für Festkörperelektronik, SS 2007.
- [39] G. W. Neudeck, *The PN Junction Diode, Second Edition (The Modular series on solid state devices; v.2)*. Reading, Massachusetts [u.a.]: Adisson Wesley, 1989.
- [40] A. A. Akl, A. A. Ibrahim, and A. S. Riad N. I. Aly, "Carrier Transport Mechanisms of a-GaAs/ n-Si Heterojunctions," *Egypt. J. Sol.*, vol. 2, no. 24, pp. 245-254, 2001.
- [41] E. Aperathitis, V. Foukaraki, M. Kayambaki, P. Panayotatos A. Georgakilas, "Investigation of the GaAs/Si hetrojunction band lineup with capacitance and current versus voltage measurements," *Material Science and Engineering*, no. B44, pp. 383-386, 1997.
- [42] H. Fouckhardt, *Halbleiterlaser*. Wiesbaden: Vieweg+Teubner Verlag | Springer Fachmedien Wiesbaden GmbH, 2011.
- [43] D. Serries, "(Galn)(AsP)- und (Galn)(AsN)-Halbleiterheterostrukturen und ihre Anwendung in Diodenlasern," *Ingaugural-Dissertation, Albert-Ludwigs-Universität Freiburg i. Brsg.*, 2002.
- [44] L. Samuelson et.al, "Semiconductor nanowires for 0D and 1D physics and applications," *Physica E*, vol. 25, pp. 313–318, 2004.
- [45] Zentrum für Mikro- und Nanostrukturen der TU Wien 1040 Wien. (2011, Oktober) online: <http://zmns.tuwien.ac.at/>.
- [46] X.Y. Bao,C. Soci, Y. Ding, Z.L. Wang W. Wei, "Direct Heteroepitaxy of Vertical InAs Nanowires on Si Substrates for Broad Band Photovoltaics and Photodetection," *Nano Letters*, vol. 9, no. 8, pp. 2926-2934, 2009.

6 Literaturverzeichnis

- [47] Aglient Technologies, User's Guide, Measurement and Analysis for aglient 4156B Precision Semiconductor Parameter Analyzer, 2000, Edition 5, Produktbeschreibung.
- [48] E. R. Hemesath, D. E. Perea and L. J. Lauhon J. L. Lensch-Falk, "Alternative catalysts for VSS growth of silicon and germanium nanowires," *Journal of Materials Chemistry*, no. 19, pp. 849-857, 2009.

7 Abbildungsverzeichnis

Abbildung 1: Schematischer Aufbau der Kristallstruktur von Si	4
Abbildung 2: Energie-Bänderschema von Silizium	5
Abbildung 3: Schematischer Aufbau der Kristallstruktur von GaAs.....	6
Abbildung 4: Energie- Bänderschema von GaAs.....	7
Abbildung 5: Grundlagen des Nanowirewachstums.....	9
Abbildung 6: Durch Tempern einer Goldschicht entstandene Gold-Cluster	12
Abbildung 7: Bei hohen Temperaturen mit Au-Kolloiden gewachsene Si-Nanowires	13
Abbildung 8: Schematische Darstellung des VSS Wachstums	14
Abbildung 9: SEM Aufnahme eines mit Nanowires bewachsenen Si(111) Substrat.....	18
Abbildung 10: Schematische Abbildungen der bevorzugten Wachstumsrichtungen	19
Abbildung 11: Wachstumsverhalten eines GaAs-InAs Heterostruktur-Nanowires.....	20
Abbildung 12: Si-GaAs-Heterostruktur erzeugt durch Si Nanowirewachstum	22
Abbildung 13: Schematischer Verlauf der Kenngrößen eines p-n Übergangs.....	24
Abbildung 14: Dioden-Kennlinie	25
Abbildung 15: Bänderschema eines Typ I Heteroübergangs	27
Abbildung 16: Bänderschema eines Typ II Heteroübergangs	28
Abbildung 17: Bänderschema eines Typ III Heteroübergangs	28
Abbildung 18: Schematischer Verlauf der Bandstruktur.....	29
Abbildung 19: Schematischer Herstellungsverlauf einer Halbleiter- Hetero- Diode	32
Abbildung 20: Schematischer Aufbau des LPCVD-Reaktors mit Gaszufuhrsystem	36
Abbildung 21: Foto der LPCVD – Anlage	37
Abbildung 22: Foto des Spitzenmessplatzes	42
Abbildung 23: Aufbau der Messprobe für Tieftemperaturmessungen.	43
Abbildung 24: Foto des in Abbildung 23 gezeigten Aufbaus der Messprobe	43
Abbildung 25: Überätzung des Substrates bei Reinigung mit Standard RCA clean	47
Abbildung 26: Auf GaAs heteroepitaktisch aufgewachsene Si Nanowires	48
Abbildung 27: Einfluss einer ergänzenden Reinigung mittels $\text{NH}_3:\text{H}_2\text{O}_2$ Mischung	49
Abbildung 28: Überätzung des Substrats bei Reinigung mit BHF	49
Abbildung 29: SEM Aufnahmen der Verteilungen und Wachstumseigenschaften	51
Abbildung 30: SEM Aufnahmen der Verteilungen und Wachstumseigenschaften	52
Abbildung 31: SEM Aufnahme von zwei 80 nm Au Kolloiden mit Si Ummantelung	53
Abbildung 32: Ergebnisse des Nanowirewachstum mit 2 nm dicker Goldschicht.....	54
Abbildung 33: SEM Aufnahmen des Wachstumsverhalten	56
Abbildung 34: Nanowire- Wachstumsvergleich für verschiedene Temperaturen	57
Abbildung 35: Thermisch zersetzte GaAs - Substratoberfläche.....	59
Abbildung 36: Einfluss des Wachstumsdrucks auf das Nanowirewachstum	60
Abbildung 37: Einfluss des H_2 Anteiles in der Wachstumsatmosphäre	62
Abbildung 38: Schematischer Aufbau des Messmodules	63

7 Abbildungsverzeichnis

Abbildung 39: SEM Aufnahmen von Si Nanowires in rückgeätztem SU8	64
Abbildung 40: Kontakte zur Vermessung.....	66
Abbildung 41: I/U-Kennlinie eines einzelnen Si-GaAs-Heteroübergangs	68
Abbildung 42: I/U Kennlinie eines einzelnen Silizium-GaAs-Heteroübergangs	69
Abbildung 43: I/U Kennlinie eines Pads von mehreren 100 Nanowires.....	70
Abbildung 44: Strom/Spannungskennlinie zur Ermittlung der Stromtragfähigkeit.....	71
Abbildung 45: I/U Kennlinie eines drei Nanowires kontaktierenden ITO-Kontaktes	72
Abbildung 46: Temperaturabhängigkeit der I/U Kennlinie von fünf Nanowires.....	73
Abbildung 47: Temperaturabhängigkeit der I/U Kennlinie von hunderten Nanowires...	74
Abbildung 48: Arrheniusplot (Sättigungssperrstroms vs. $1/T$)	75