

Diplomarbeit

Mehrkanal Analog Digital Wandler für asynchrone Kameraeingänge

Ausgeführt zum Zwecke der Erlangung eines akademischen Grades eines Diplom-Ingenieurs

Unter der Leitung von

Univ.Doz.Dipl.-Ing Dr.techn Alfred Pohl

Institut für Sensor und Aktuatorssysteme

Eingereicht an der Technischen Universität Wien
Fakultät für Elektrotechnik und Informationstechnik

von

Christian Ernst

8926331

Petraschgasse 3/8

A-1020 Wien

Wien, 17.12.2007

1 Inhaltsverzeichnis

1	Inhaltsverzeichnis.....	2
2	Abstract.....	6
3	Begriffe.....	7
3.1	Analoge CCTV Kamera.....	7
3.2	Farbfernsehstandards.....	7
3.2.1	PAL.....	7
3.2.2	NTSC.....	8
3.2.3	SECAM.....	8
3.3	Y/C-Signal.....	8
3.4	FBAS.....	8
3.5	Farbraum.....	8
3.6	Frame grabber / Video Capture Karte.....	9
3.7	CCTV.....	9
3.8	Äquidistanz von Videostreams.....	9
3.9	Interlace Effekte.....	9
3.10	Deinterlacing.....	10
3.11	Weißabgleich.....	10
3.12	Event / Frame Puffer.....	10
3.13	Bildspeicher.....	10
3.14	Digitale Auflösungen.....	11
4	Aufgabenstellung.....	12
4.1	Aufbau – BSB – Schnittstellen.....	13
4.2	Detaillierte Aufgabenstellung.....	14
4.3	Konstruktive Anforderung an den V-MUX.....	15
4.4	Erweiterte Anforderungen.....	17
4.5	Entwicklungsziel.....	18
5	Bekannte Lösungen.....	18
5.1	Marktanalyse.....	19
5.2	Methoden.....	19
5.2.1	Variante 1.....	20

5.2.2	Variante 2	21
5.2.3	Variante 3	22
5.3	Analyse	23
5.4	Bemerkungen.....	24
5.5	Schlussfolgerung.....	25
6	Architekturüberlegungen	26
6.1	Analoger Eingangsschalter	27
6.2	Analoges Videosignal.....	28
6.2.1	Synchrosignal	28
6.2.2	Bildsignal.....	29
6.2.3	Austastlücken.....	29
6.2.4	BAS.....	29
6.2.5	Auflösung	29
6.2.6	Abtastkennwerte für PAL VIDEO[1]	30
6.2.7	Frequenzkennwerte PAL VIDEO[1]	30
6.2.8	Elektrische Kennwerte PAL VIDEO[1]	30
6.2.9	Signalform FBAS	31
6.3	Digitales Videosignal	31
6.3.1	Digitalisieren nach CCIR 601	31
6.3.2	Kennwerte Digitaler Videosignale nach CCIR 601 [1]	32
6.4	Digitaler V- RAM Schalter	32
6.4.1	Globales V-RAM	32
6.4.2	Diskretes V-RAM pro Kanal	33
7	Architekturauswahl.....	34
7.1	Bauteiltermittlung	35
7.2	Wandlerbauteile	35
7.2.1	A/D-Wandler SAA7110 A.....	35
7.2.2	D/A-Wandler SAA7185 B.....	36
7.3	Speicher.....	36
7.3.1	V-RAM HM530281W	36
7.4	Steuerung	37
7.4.1	Steuereinheit MC68LC302PU16B	37

7.4.2	I ² C BUS Controller PCF 8584	37
7.5	Systemaufbau	38
8	Systementwurf	38
8.1	Eingangsmodul	39
8.2	Basismodul	40
8.3	Betriebsarten des Multiplexers	41
8.3.1	Normaler Multiplexbetrieb	41
8.3.2	Alarmaufschaltung	42
8.4	Steuerung und Programmierung	42
9	Realisierung	42
9.1	Video-Out / Controller - Basisplatine	43
9.2	Video-Input - SIM-Modul	44
9.3	Synchronisierung des Videosignals	45
9.4	I ² C-Bus Schnittstelle	45
9.5	Mechanischer Aufbau	45
9.6	Technische Daten	47
9.7	Schnittstellen.....	48
9.7.1	Parametrierung	48
9.7.2	Alarめingänge.....	49
9.7.3	Alarmausgang.....	49
9.7.4	Interne YUV-Schnittstelle	49
10	Performance Analysen	50
10.1	Erwartungen.....	50
10.2	Stakeholder des Tests	51
10.2.1	Support	51
10.2.2	Außendiensttechniker	51
10.2.3	Projektingenieure	51
10.2.4	Vertriebspersonen.....	51
10.2.5	Benutzer	51
10.3	Finden von Testmethoden	52
10.4	Messplatzausstattung	53
10.5	Testpunkte Methoden und Ergebnisse.....	54

10.5.1	FBAS Videosignal am Ausgang	54
10.5.2	Auflösung des Ausgangssignals	57
10.5.3	Eingangskanalverhalten.....	59
10.5.4	Eingangssignalverzögerung.....	61
10.5.5	Äquidistanz der Bildfolge.....	62
10.5.6	Kontrolle der Bildfolge und Bildrate.....	64
10.5.7	Alarmverhalten.....	65
10.5.8	Störmeldungserkennung – Ausgabe.....	66
10.6	Erkenntnisse	67
11	Zusammenfassung	67
12	Literaturverzeichnis.....	69
13	Abbildungsverzeichnis	70
14	Tabellenverzeichnis	71
15	Anhang	72
15.1	Test cases versus Use Cases.....	72
15.2	Konstruktive Anforderungen.....	74
15.3	Datenstromanalyse JPEG Bildgröße.....	75
15.4	Evaluierungsboard DPC7146 V2.3	76
15.4.1	Blockschaltbild SIM-Modul	76
15.5	SIM-Steckerbelegung (72 polig).....	77
15.5.1	Printlayout.....	78
15.6	Printlayout - Basisplatine.....	79
15.7	Steckerbelegungen	80
15.7.1	Alarm-Schnittstelle	80
15.7.2	RS232 Schnittstelle.....	80
15.7.3	YUV-Bus Stecker	81

2 Abstract

Mehrkanal Analog Digital Wandler für asynchrone Kameraeingänge (V-MUX)

Diese Diplomarbeit beschreibt die Entstehung einer der Hauptkomponenten eines digitalen CCTV System von der Entwicklung bis zur Einführung in den Markt. In dieser Arbeit wird im speziellen auf die Eingangskomponente, der Digitalisierung und der Synchronisation von analogen Videosignalen eingegangen. Die Ausgangssignale werden dann ereignisbezogen mit entsprechender Bildrate an das digitale Speichersystem weitergegeben. Als erster Schritt steht die Marktanalyse, dann eine Machbarkeitsstudie, die Definition der Minimalanforderungen sowie die möglichen USP's einer Neuentwicklung. Die definierten Ziele werden dann anhand eines Prototyps verifiziert, um vor der Serienproduktion über ein Redesign entscheiden zu können.

3 Begriffe

Zum besseren Verständnis sollen wichtige Begriffe dieser Arbeit skizziert und erklärt werden.

3.1 Analoge CCTV Kamera

Von einer analogen CCTV [1] Kamera spricht man, wenn das Ausgangssignal der Kamera ein stufenloses nicht quantisiertes Signal liefert. Heute verwenden alle modernen analogen Kameras digitale Signalaufbereitungseinrichtungen innerhalb der Kamera, was bei einer nochmaligen Digitalisierung zu Artefakten durch starke Kontrastanhebung führen kann.

3.2 Farbfernsehstandards

Durch die unterschiedlichen regionalen Video Standards kommt es oft zu Problemen bei gemischtem Einsatz von analogen Kamerastandards in der Videoüberwachung. Im CCTV Bereich wo vorwiegend nicht modulierte Signale verwendet werden, kommen meist PAL und NTSC basierende Kameras zum Einsatz. Beide Systeme können nicht ohne weiteres gemischt betrieben werden.

3.2.1 PAL

Mit PAL [2] (**P**hase **A**lternation **L**ine) werden jene Farbfernsehsignale bezeichnet, die in Europa, Afrika, Australien und teilweise in Asien und Südamerika verwendet werden. Die verbesserten Eigenschaften des PAL Signals gegenüber NTSC in der Farbstabilität kommen erst bei Übertragung und daher nur eingeschränkt im CCTV zur Geltung.

3.2.2 NTSC

Mit NTSC [2] (**N**ational **T**elevision **S**ystem **C**omitee) werden jene Farbfernsehsignale bezeichnet, die in Nord, Zentralamerika, teilweise in Südamerika, Japan und auf den Philippinen verwendet werden.

3.2.3 SECAM

Mit SECAM [2] ((sequentiel à mémoire) werden jene Farbfernsehsignale bezeichnet, die in Frankreich und im ehemaligen Ostblock verwendet werden. Diese Form der Videoübertragung hat sich in der CCTV Überwachungstechnik nie durchgesetzt. Wesentlicher Unterschied zu PAL und NTSC ist die sequentielle Übertragung der monochrom- und Farbinformation.

3.3 Y/C-Signal

Wird das Farbsignal und das monochrome Videosignal getrennt verarbeitet spricht man von Y/C [2] oder S-Video. Die bessere Videoqualität konnte sich in der CCTV Technik nicht gegen den erhöhten Hardware Aufwand durchsetzen.

3.4 FBAS

Mit FBAS [2] wird das Farbfernsehsignal bezeichnet dass zum monochromen BAS (**B**ild- **A**ustast- und **S**ynchrosignal) noch die Farbinformation beinhaltet. Diese Signalform bildet in der CCTV Technik die Basis der analogen Videosignale.

3.5 Farbraum

Zur Charakterisierung von Farben in einem Koordinatensystem wird ein spezieller Raum definiert. Wird von einem menschlichem Betrachter ausgegangen, so werden meist drei Koordinatenachsen verwendet. Es sind etwa 30-40 Farbraumssysteme in Gebrauch. Um sich einen genauen Überblick der Farbräume schaffen zu können verweise ich auf im Verzeichnis angeführte Literatur zu diesem Thema.[1]

3.6 Frame grabber / Video Capture Karte

Als Frame grabber bezeichnet werden meist im PC eingesetzte analog zu digital Wandler Karten im Video Bereich. Diese Karten können FBAS Signale in digitale Videosignale zur PC basierenden Weiterverarbeitung umwandeln. Die in dieser Arbeit verwendeten Karten sind auf PAL Systeme optimiert.

3.7 CCTV

CCTV [2] (**C**losed **C**ircuit **T**ele**V**ision) ist die englische Bezeichnung für ortsgebundene Videoüberwachungsanlagen.

3.8 Äquidistanz von Videostreams

Findet in einem digitalisierten Videosignal die Bildfolge der Einzelbilder immer im gleichen zeitlichen Abstand statt, spricht man von Äquidistanz. Diese trivial erscheinende Forderung, wie sie im analogen Signal bindend ist, kann in der Digitaltechnik zu gunsten einfacherer Technik nicht eingehalten werden, ansonst wäre ruckeln bei der Anzeige die Folge.

3.9 Interlace Effekte

Ein analoges Videosignal besteht aus 50 Halbbildern, die innerhalb einer Sekunde ineinander verzahnt dargestellt werden. Diese Methode ist optimiert für die Darstellung der Videos auf analogen Röhrenmonitoren. Bei der Digitalisierung einzelner Halbbilder und nachfolgender Zusammensetzung kommt es zu Interlace- Effekten [1] , die bei der Darstellung von Vollbildinformation aufwendig durch Interpolation eliminiert werden müssen.

3.10 Deinterlacing

Methode zur Eliminierung von Interlace- Effekten in der Videotechnik. Abhängig von den Einsatzbereichen gibt es verschiedene Möglichkeiten störende Interlace- Effekte aus einem Vollbild herauszurechnen.

3.11 Weißabgleich

Weißabgleich [2] wird ein Vorgang genannt, wo der CCD [2] Chip einer Farbvideokamera an die Beleuchtung der Umgebung angepasst wird. Dieser Vorgang ist meist eine automatische Prozedur der Kameraelektronik.

3.12 Event / Frame Puffer

Bei Anwendungen von CCTV im Sicherheitsbereich ist es bei der Aufzeichnung von Videoinformationen oft wichtig Bilder vor dem Eintreffen eines Ereignisses aufgezeichnet zu haben, um einen Tatvorgang rekonstruieren zu können. Die Pufferung der Videos erfolgt meist im RAM der Capture Einheit

3.13 Bildspeicher

In der CCTV Überwachungstechnik werden oft sehr große, nicht flüchtige Speicher zur Aufnahme der Videoinformation verwendet. Bildspeicher werden in der Regel durch RAID [1] basierender Festplattenspeicher aufgebaut. Zur Aufnahme sehr großer Datenmengen, die meist bei Langzeitspeichern gebraucht werden, sind oft Bandsysteme eingesetzt.

3.14 Digitale Auflösungen

Beim Abtasten eines analogen Videosignals im PAL Format von maximal 625 Zeilen und einem sichtbaren Bereich von 575 Zeilen bedingt durch Zeilenrücklauf und Bildrücklauf ergibt sich eine maximale vertikale Auflösung von 575 für das Vollbild. Daraus resultieren folgende Formate für das Digitale Bild im 4:3 Format [1] .

Q CIF	176 x 144
CIF	384 x 288
2 CIF	704 x 288
4 CIF	704 x 576
FULL D1	720 x 576

Tabelle 1 Auflösung digitaler Videobilder

4 Aufgabenstellung

Ziel dieser DA war die Realisierung eines **Mehrkanal Analog Digital Wandler für asynchrone Kameraeingänge** und die messtechnische Verifikation.

Ein digitales Videosystem bestehend aus Software und Hardwarekomponenten soll in all seinen Komponenten entwickelt werden. Die Anforderung an das Überwachungssystem soll für mindestens 5 – 10 Jahre Betriebszeit erfüllt bleiben. Das Gesamtsystem soll durch das Design in mehrere Teilbereiche und Projekte gegliedert werden können, damit ein mögliches Redesign nur Teilbereiche betrifft. Es ist besonderes Augenmerk auf die Definition der Schnittstellen zu den einzelnen Teilbereichen zu legen. Um Zeit zu sparen soll die Entwicklung nach Möglichkeit auch in einem Stufenprogramm realisiert werden können.

Das Gesamtkonzept des Digitalen Videosystems besteht aus

- Mehrkanal Wandlereinheiten (V-MUX)
- Capture-Einheiten,
- Übertragungseinheiten,
- Livebetrachtungseinheiten,
- Archivierungseinheiten und
- Rechercheeinheiten sowie
- Analogwiedergabeeinheiten

Das Videosystem soll kompatibel zu analogen Überwachungssystemen sein, um auch hybride Anlagen aufbauen zu können. Es soll möglich sein, das digitale Videosystem kombiniert mit analogen Systemen einzusetzen und parallel zu bedienen. Für den Bediener sollen sich keine wesentlichen Unterschiede bei der Bedienung von Analogen oder Digitalen Komponenten ergeben.

Eine der Basiskomponenten des gesamten Digitalen Videospeichersystems der **Mehrkanal Analog Digital Wandler für asynchrone Kameraeingänge** (im Kontext kurz als **V-MUX** bezeichnet) soll neu entwickelt und gebaut werden. Das nun folgende Blockschaltbild skizziert alle Komponenten des CCTV Systems und zeigt die Rolle und Position des V-MUX.

4.1 Aufbau – BSB – Schnittstellen

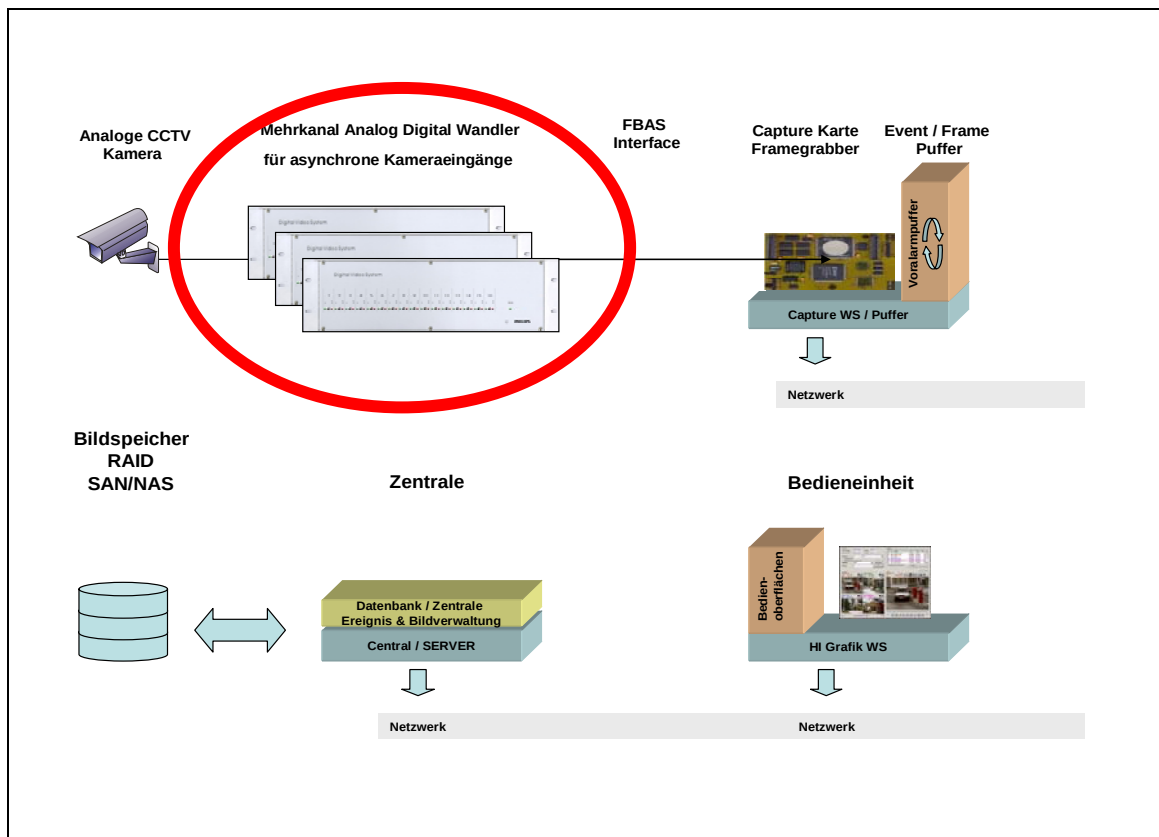


Abbildung 1 Hauptkomponenten eines CCTV Systems

Hauptkomponenten einer CCTV Überwachungsanlage

- Analoge CCTV Kamera
- Mehrkanal Analog Digital Wandler für asynchrone Kameraeingänge
- FBAS Interface
- Capture Karte Framegrabber
- Event / Frame Puffer
- Bedieneinheit
- Zentrale
- Bildspeicher

4.2 Detaillierte Aufgabenstellung

Der **Mehrkanal Analog Digital Wandler für asynchrone Kameraeingänge**, im folgenden **V-MUX** genannt, soll in der Grundauführung 16 Videosignale nicht synchroner Eingänge (Videokameras) zyklisch oder nach Anforderung auf einen Videoausgang durchschalten. Die nun folgenden Anforderungen (ANF-_) werden im Kapitel 10 Performance Analysen soweit möglich einzeln geprüft und getestet. Alle Anforderungen werden fortlaufend nummeriert aufgeführt um im Kontext leicht referenziert werden zu können. Der folgende Katalog ist aus Standardanforderungen eines digitalen Videosystems und speziellen projektbezogenen Anforderungen entstanden.

Anforderungskatalog V-MUX:

Die Grundauführung des V-MUX soll aus 16 Videoeingangskanälen bestehen.	ANF-1
Das Anschließen und die zyklische Durchschaltung von nichtsynchrone Kameras muss möglich sein.	ANF-2
Der V-MUX soll am Eingang Standard FBAS Signale verarbeiten können.	ANF-3
An den Video Eingängen des V-MUX sollen Standard Farb- und auch Schwarzweiß Kameras gleichzeitig und auch gemischt betrieben werden können.	ANF-4
Das Design soll die Erweiterung auf den Anschluss von Y/C-Signalen vorsehen.	ANF-5
Die Kaskadierung in 16 er Schritten bis auf 32 Videoeingangskanäle soll möglich sein.	ANF-6
Alarmeingänge und die Signalisierung der Kanalstörungen sind bei Kaskadierung, so wie bei der Basiseinheit auszuführen.	ANF-7
Der Videoausgang des Multiplexers soll einen konstanten, synchronen FBAS Stream von Videobildern liefern.	ANF-8
Die Bildrate am Ausgang des V-MUX muss konstant auf 50 Halbbilder /s gehalten werden um einen kontinuierlichen Videostrom zu erhalten.	ANF-9
Jedes einzelne Halbbild des Videostroms am Ausgang des V-MUX muss von verschiedenen Kameras oder Videoquellen sein können.	ANF-10
Die maximale Bildrate pro Videokanal muss ereignisgesteuert über Alarmeingänge oder der seriellen Schnittstelle, bis auf 25 Halbbilder / s erhöht werden können.	ANF-11
Die Bildrate soll von außen über potentialfreie Alarm Kontakte verändert werden können.	ANF-12
Die Bildrate soll von außen über die serielle Schnittstelle verändert werden können.	ANF-13

Innerhalb einer Sekunde muss von einer angeforderten Kamera mindestens 1 Bild am Ausgang ausgegeben werden, unabhängig in welcher Betriebsart sich das Gerät befindet. Diese Forderung ist mit höchster Priorität zu verfolgen, da sie eine wichtige Projektanforderung repräsentiert.	ANF-14
Die Ausgabe von Vollbildern muss möglich sein.	ANF-15
Die Bildfolge am Ausgang des V-MUX soll durch potential freie Alarmkontakte am V-MUX verändert und gesteuert werden können.	ANF-16
Die Bildfolge am Ausgang des V_MUX soll durch die serielle Schnittstelle verändert werden können.	ANF-17
Die Parametrierung des V-MUX soll über eine serielle Schnittstelle erfolgen.	ANF-18
Es ist darauf zu achten, dass die Äquidistanz der Bildfolge von allen Kameras gegeben ist.	ANF-19
Das Videosignal am Ausgang des V-MUX muss einem Standard FBAS Signal entsprechend CCIR-601 sein.	ANF-20
Das Design soll die Erweiterung auf die Ausgabe von Y/C-Signalen vorsehen.	ANF-21
Das Videosignal muss von einem am Markt erhältlichen Framegrabber , verarbeitbar sein, um im ersten Schritt des Gesamtkonzeptes die Videospeicherung ohne Neuentwicklung einer digitalen Framegrabberkarte realisieren zu können. Als Produktvorgabe soll eine MIRO DC20 oder DC30 Framegrabber Karte gelten.	ANF-22
Die geforderte Video-Auflösung soll min. 704 (H) x 288 (V) pro Halbbild betragen.	ANF-23
Zwischen den einzelnen Schnittpunkten der Signalweitergabe soll ein einheitlicher Farbraum verwendet werden, um ohne aufwendige Transformationen und Transcodierungen auszukommen.	ANF-24
Das Videosignal am Eingang soll innerhalb von 3dB ohne eine Störmeldung zu generieren variabel sein.	ANF-25
Ein dem Videosignal überlagerter Gleichstromanteil , wie er oft zur Versorgung von Entzerrverstärkern innerhalb eines CCTV Systems verwendet wird, ist innerhalb der PAL Norm zu tolerieren.	ANF-26
Syncverlust soll als Störmeldung pro Kanal über eine optische Anzeige erfolgen.	ANF-27
Die Störmeldungen sollen über die serielle Schnittstelle an das Sicherheitsmanagementsystem weitergegeben werden.	ANF-28
Alle Kanäle sind abschaltbar auszuführen, um defekte Kameras oder Videoquellen leicht abschalten zu können.	ANF-29
Die Verzögerung zwischen Eingangssignal und Ausgangssignal soll kleiner als 100ms sein.	ANF-30

Tabelle 2 Anforderungskatalog

4.3 Konstruktive Anforderung an den V-MUX

Um die zu entwickelnde Baugruppe in einem modernen CCTV System zu betreiben, soll noch die Einhaltung folgender allgemeinen konstruktiven Anforderungen erwähnt werden.

Konstruktive Anforderungen V-MUX:

Steckeranschlüsse sollen in BNC ausgeführt werden	K-ANF-1
Für die Stromversorgung sollen Standard Kaltgerätestecker verwendet werden.	K-ANF-2
Die Kanten des Gehäuses sollen entgratet sein, um Verletzungen vorzubeugen.	K-ANF-3
Die serielle Schnittstelle soll an der Basiseinheit angebracht, als 25 poliger D-SUB Stecker ausgeführt werden.	K-ANF-4
Es sind zur Abführung der Verlustleistung ausreichend Lüftungsschlitze vorzusehen. Die Umgebungstemperatur im Schrank soll bis zu max 40° betragen können.	K-ANF-5
Die Einbautiefe des V-MUX soll 40 cm nicht überschreiten, damit im Schrankinneren noch Patchkabel geführt werden können.	K-ANF-6
Alle abnehmbaren Teile sollen rastend oder schraubend befestigt werden.	K-ANF-7
Die Befestigung am Schrank soll mit Standard 19“ Montagematerial erfolgen.	K-ANF-8
Das Aufrüsten oder Herausnehmen von defekten Bauteilen soll in kurzer Zeit erfolgen können. Vorgabe: 30' für Tausch oder Aufrüsten eines Videokanals.	K-ANF-9
Die Anzeige und Schalter sollen an der Gerätefront ausgeführt werden.	K-ANF-10
Alle Modul Baugruppen sollen steckbar ausgeführt werden.	K-ANF-11
Der V_MUX soll für die Montage in einem 19“ Schrank ausgelegt werden.	K-ANF-12
Die Kaskadierung soll innerhalb einer Baugruppe erfolgen und nicht örtlich verteilt angeordnet werden, so dass der maximale Kabelweg 0,5m nicht überschreitet.	K-ANF-13
Der V-MUX soll den geltenden Normen (5022 - B) für EMV entsprechen.	K-ANF-14
Die ÖVE Norm für industrielle Geräte soll eingehalten werden	K-ANF-15

Tabelle 3 Konstruktive Anforderungen

4.4 Erweiterte Anforderungen

Zusätzlich zur im Punkt 4.2 und 4.3 beschriebenen Aufgabenstellung und Anforderungen an den V-MUX sind zum Aufbau eines digitalen CCTV Überwachungssystem, weitere in der vorliegenden Arbeit nicht erarbeitete Forderungen umzusetzen. Es sollen damit spätere und derzeit schon bekannte, Wünsche und Anforderungen leicht unter Einbeziehung des neu gebauten Geräts realisiert werden können.

Die V-MUX Einheit soll so konzipiert werden, dass sie vollständig, oder zumindest einzelne Module daraus, auch für ein durchgehend digitales Videoaufzeichnungssystem verwendet werden können. In den Designüberlegungen soll auf diese Forderung eingegangen werden, ohne dadurch den sehr engen Zeithorizont zu beeinflussen. Das Ziel der Entwicklung soll sein, dass ein neues Videoüberwachungssystem entsteht, welches ohne den Zukauf von Standard Framegrabbern auskommt. Der Im V-MUX generierte digitale Videostrom soll ohne weitere Decodierung auskommen und zur Verarbeitung im PC bereitgestellt werden. Eine breitbandig und möglichst bidirektionale digitale LVDS Schnittstelle soll den FBAS Ausgang sowie die serielle Steuerleitung des V-MUX in einem weiteren Entwicklungsschritt ersetzen. Alle für die Übertragung notwendigen Signale sollen daher in dieser Entwicklungsstufe schon auf Steckverbindungen vorhanden sein. Die Schnittstelle soll dann weiters auch für digitale Signalverarbeitung genutzt werden um Video Algorithmen hardwarenah implementieren zu können.

4.5 Entwicklungsziel

Um eine wirtschaftliche Umsetzbarkeit der Arbeitsergebnisse zu ermöglichen sind folgende nicht technische Entwicklungsziele zu beachten.

- USP (**U**nique **S**elling **P**ropositions) gegenüber der Konkurrenz
- Kurze Realisierungszeit
- Robust gegenüber zukünftige Technologien im Bezug auf Erweiterungen
- Skalierbarkeit – (Designanforderung)
- Große Lifetime
- Servicefreundlich
- Bedienerfreundlich
- Schnittstelle zum PKE Leitsystem

5 Bekannte Lösungen

Basierend auf der Aufgabenstellung im Kapitel 4, die im wesentlichen einer konkreten Kundenanforderung entstammt, soll im nun folgenden Abschnitt analysiert werden, ob sich ein digitales Videoüberwachungssystem mit den geforderten Anforderungen aus zur Zeit am Markt erhältlichen Geräten aufbauen lässt. Wichtigste Anforderung die der Auswahl zu Grunde liegt, ist die Forderung auf Äquidistanz der Bildfolge und des schnellen Zugriffes auf Einzellalarmbilder. Ein weiterer wichtiger Aspekt liegt auf dem minimalen Hardware Aufwand und der damit verbundenen multiplikativen Kosten pro Kameraeingang.

Aus den am Markt befindlichen Geräten kann man erste Tendenzen in Richtung digitale Systeme erkennen, wobei ein Großteil noch auf analoge Bandmedien zur Aufzeichnung zurückgreift.

5.1 Marktanalyse

Aufgrund des großen Zeitdruckes bei der Projektrealisierung wurde die Marktanalyse auf Systeme vom Wettbewerb und auf schon etablierten Lösungen eingeschränkt. Noch nicht am Markt befindliche Systeme im Prototypstatus wurden bei der Marktanalyse nicht berücksichtigt, da ein zu großer Unsicherheitsfaktor in Bezug auf die Realisierung des Gesamtprojektes inakzeptabel war.

Zur quantitativen Bewertung der einzelnen Varianten wurde eine mittlere Anlage im CCTV Bereich angenommen. Dieses fiktive CCTV Überwachungssystem besteht aus 200 Kameras mit einer Alarmbildrate von mindestens 3 – 5 Bilder pro s in einer Auflösung von 2CIF (704x288).

Aus der Marktanalyse kristallisierten sich drei mögliche Varianten die zur Realisierung des Projektes herangezogen werden können heraus. Diese Varianten wurden bewertet und dann den Entscheidungsträgern präsentiert, um die weitere Vorgangsweise zu definieren.

5.2 Methoden

Die Verifikation der Probanden bezüglich der technischen Aspekte erfolgte durch Prüfung der Hauptanforderungen aus dem Kapitel 4. Für die Gesamtbewertung der einzelnen Produkte und Lösungen sind neben den technischen Bewertungen auch kommerzielle und für das Unternehmen strategische Argumente hinzugezogen worden. Die Präsentation des Ergebnisses erfolgte in Form einer Matrix.

5.2.1 Variante 1

Als bewährte und einfachste Variante ein CCTV Alarm- und Aufzeichnungssystem zu realisieren ist im folgenden Übersichtsbild zu sehen. Das System besteht aus einer analogen Video Matrix, an der die CCTV Kameras angeschlossen sind. Die Alarmvideoausgänge der Matrix werden am analogen Videomultiplexer angeschlossen. Ein Langzeit- Alarm Videorekorder zeichnet dann die relevanten Alarmvideos auf. Die Aufzeichnungssteuerung und das Umschalten der Bildraten erfolgt über potentialfreie Kontakte. Das schnelle Auffinden von gespeicherten Sequenzen ist bei dieser Variante nur von geschulten und erfahrenem Sicherheitspersonal möglich, da keinerlei Index Information mit den Alarmkontakten mitgeliefert wird, der das Auswerten erleichtern könnte.

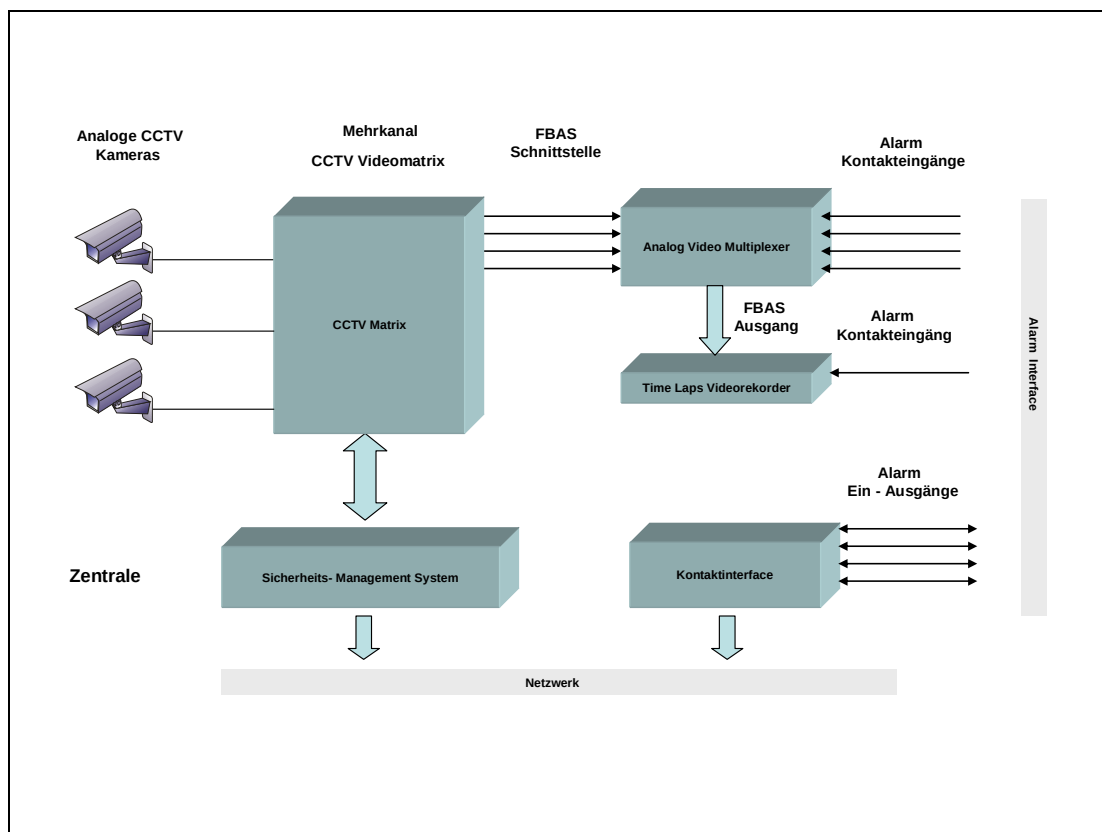


Abbildung 2 Analoges CCTV System mit Management

5.2.2 Variante 2

Der aufwendigen und unübersichtlichen Recherche, konnte man durch Ersetzen des Time- Laps Videorekorders mit einem digitalen Videorekorder entgegenen. In dieser Variante, welche sehr viele Hersteller und Errichter von CCTV System als den Schritt in die digitale Technik gesehen hatten, sind außer der Veränderung des Speichermediums und der Konvertierung des analogen Videosignals in ein digitales Format keine konzeptionellen Erneuerungen passiert. Datenraten haben sich gegenüber einem analogen VCR durch die Digitalisierung nicht geändert. Der Kanalpreis ist durch teure Speichermedien enorm gestiegen und brachte keine unmittelbar erkennbaren Vorteile. Nur Auswertungen konnten ab der Digitalisierung erheblich komfortabler und schneller erledigt werden. Ein Vorteil dieser Variante, der zu diesem Zeitpunkt noch nicht relevant war, ist die Möglichkeit der Verteilung des Systems und der Information innerhalb des Netzwerkverbundes.

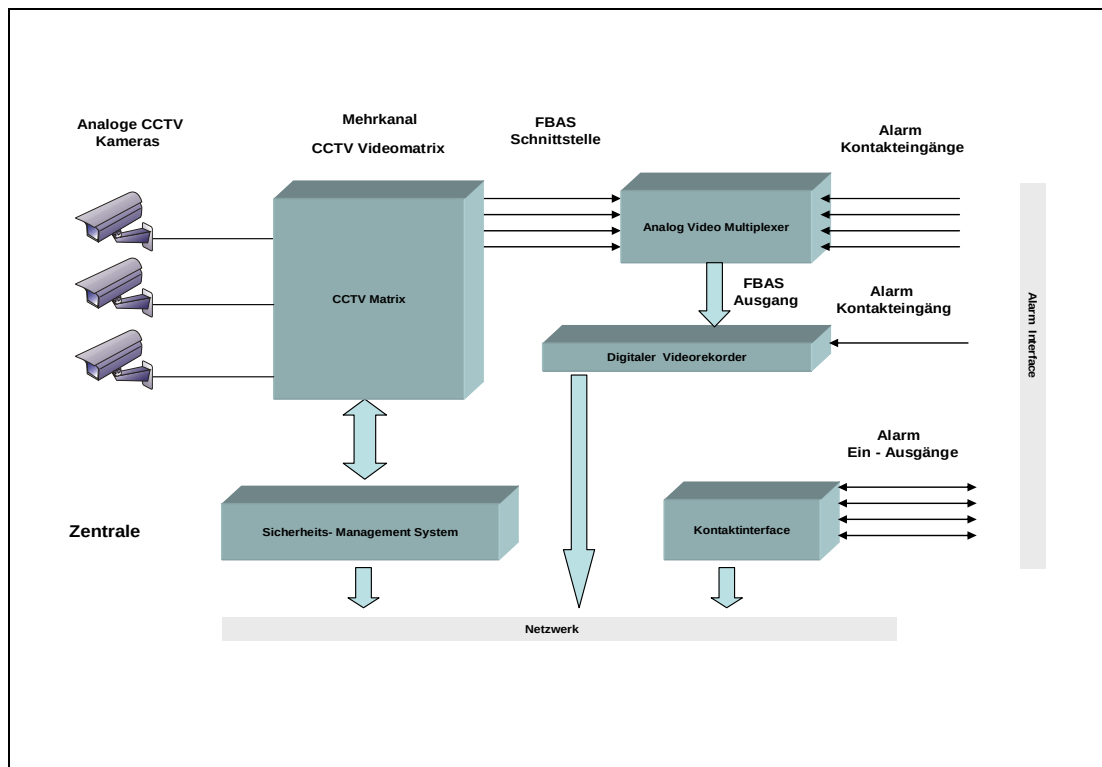


Abbildung 3 Hybrides CCTV System mit Management

5.2.3 Variante 3

Die einfachste Realisierung, ein digitales CCTV Videosystem mit den geforderten Anforderungen und optimaler Performance, wird technisch durch die Verwendung eines digitalen Aufzeichnungssystems pro Videokanal erreicht. Der leichten Handhabung bei der Recherche sowie dem übersichtlichen Aufbau steht ein astronomischer Preis entgegen. Die Anforderung der Äquidistanz und der minimalen Bildrate von 3-5 pro Kanal werden sofort erfüllt, da immer ein kontinuierlicher Datenstrom besteht. Der Aufbau von 200 Kanälen ist durch den enormen Platzbedarf, des Energiebedarfes und der Ausfallanfälligkeit der Anlage, keine in großer Stückzahl praktikable Lösung. Trotz dieser schier unüberwindlichen technischen Hürden gibt es Installationen dieser Variante in Hochsicherheitsbereichen.

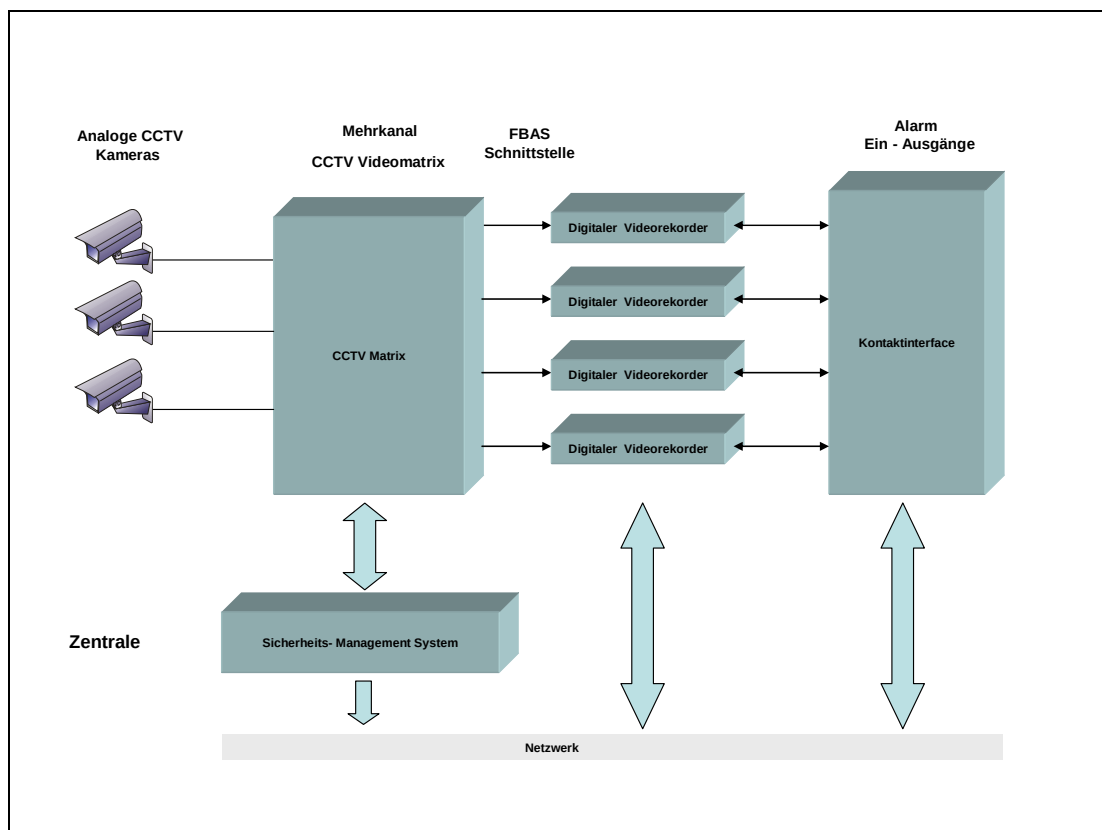


Abbildung 4 digitales CCTV System mit Management

5.3 Analyse

Die Kriterien der kommerziellen und technischen Bewertung basieren zum Großteil auf den Anforderungen Kapitel 4.2 ergänzt mit allgemeinen Anforderungen von CCTV Systemen. Die Bewertung wurde im bekannten Schulnotensystem von 1 – 5 durchgeführt, wo 1 Sehr gut und 5 schlecht ist. Es wurden keine projektspezifischen Zusatzfaktoren, wie definierte Kanalpreise oder maximale Packungsdichte berücksichtigt, da sonst Ausschlusskriterien entstanden wären. Die Bewertung erfolgte immer relativ zu den einzeln untersuchten Varianten.

Nr	Bewertungskriterium	V1	V2	V3
1	Eingangskanäle mindestens 16	3	4	1
2	Kanalpreis	2	4	5
3	Speicherpreis für ca 15 000 Alarmereignissen -Dauer 30"	1	5	5
4	Wiederauffinden von Ereignissen	5	3	1
5	Verarbeitung von nichtsynchrone Kameras	5	4	1
6	Thermisches Verhalten	3	3	5
7	Wartungsfreundlichkeit	5	3	4
8	Mischen von Farb und SW Kameras	4	4	1
9	Kaskadierung und Packungsdichte pro Kanal	3	2	5
10	Alarめingänge analog / digital	4	2	1
11	Lückenlose Aufzeichnung bei Kanalschaltung	5	3	1
12	Bildrate mindestens 5 Halbbilder /s pro Kamera	4	3	1
13	Ereignisgesteuerte Erhöhung der Alarmbildrate	5	4	1
14	Schnittstelle zu übergeordnetem Leitsystem	5	3	1
15	Aufzeichnung eines neuen Alarmbildes innerhalb 1 Sekunde.	5	5	1
16	Aufzeichnung von Voralarmen	5	3	1
17	Auflösung der Aufzeichnung (mindestens 704 x 288)	4	3	1
18	Individuelle Programmierbarkeit	5	3	1
19	Äquidistanz der Bildfolge	5	4	1
20	Störsensitivität	1	3	3
21	Störmeldungen erkennen und anzeigen	4	3	2
Summe		83	71	43

Tabelle 4 Ergebnisse der Marktanalyse

5.4 Bemerkungen

Variante 1

Bei Variante 1 ist eine Verzögerung bis zur Aufzeichnung des Ereignisses aufgrund des Konzeptes nicht zu vermeiden. Die Anforderung innerhalb einer Sekunde nach Auftreten eines Ereignisses ein Alarmbild gespeichert zu haben, kann mit dieser Methode nicht erfüllt werden.

Die Verzögerungen setzen sich bei dieser Variante aus 2 Komponenten zusammen:

- Bei analogen Multiplexern muss das neue Videosignal mindestens 5 – 10 Halbbilder lang am Schalter anstehen, damit ein stabiles Bild am Ausgang ausgegeben wird.
- Nach Aktivieren der Aufzeichnung, braucht ein analoger Videorekorder Zeit, bis Bilder gespeichert werden können. Bei einigen Modellen wurden Verzögerungen im Sekundenbereich beobachtet.

Variante 2

Bei Variante 2 ist das Delay, zwischen Alarmzeitpunkt und dem ersten verwertbaren Alarmbild, verbessert. Bei dieser Variante entfällt das Einfädeln des Bandes bis zur Aufzeichnung, da auf Festplatten gespeichert wird. Der Anforderung innerhalb einer Sekunde ein verwertbares Bild zu erhalten, kann jedoch bei rentabler Eingangskananzahl nicht gerecht werden. Ähnlich wie bei Variante 1 ergibt sich die Verzögerung aufgrund des Einschwingverhaltens des Analog Digital Wandlers am Eingang des digitalen Videorekorders, da die Bilder immer von anderen Kameras kommen. Einigermaßen stabile äquidistante Bilder mit einer Bildrate von 5 Bildern pro Sekunde erhielt man bei einer Kananzahl von 2 – 3, was wirtschaftlich nicht vertretbar ist.

Variante 3

Die technisch optimale Lösung zur Erfüllung der Projektanforderung zeigt sich in Variante 3. Jeder analoge Videokanal wird ohne Multiplexer auf eine Framegrabberkarte geführt und dann digital gespeichert. Aufgrund der noch nicht so hohen Performance von handelsüblichen Framegrabberkarten gibt es eine Begrenzung der Framerate auf 25 Bilder pro Sekunde. Innerhalb einer Sekunde ein verwertbares Bild zu erhalten, stellte auch kein Problem dar. Was diese Variante jedoch zum Scheitern verurteilte, ist der hohe Leistungsverbrauch, die Anfälligkeit der rotierenden Medien innerhalb des Computers und nicht zu letzt der hohe Preis.

5.5 Schlussfolgerung

Eine Vielzahl der am Markt verfügbaren Videosysteme basierte auf analoge Komponenten, mit einer digitalen Schnittstelle zu einem übergeordneten Sicherheitsmanagementsystem. Die digitale, meist serielle Schnittstelle zu einem übergeordnetem Leitsystem war auch schon das Modernste, das ein solches System zu bieten hatte. Meist erfolgte die Alarmierung und Signalisierung nur über Relais und potentialfreie Kontakte. Erste Tendenzen hin zu einem voll digitalen System mit der geforderten Performance konnte in Variante 3 erkannt werden. Diese ist aufgrund der zu hohen Kosten in der Errichtung und Betrieb nicht wirtschaftlich einsetzbar. Zur Umsetzung des Projektes, und mit der Vision einen strategischen Vorteil gegenüber dem Wettbewerb zu generieren, sollte das Videoüberwachungssystem mit hauseigenen Produkten realisiert werden. Die dazu fehlende Hauptkomponente, der **Mehrkanal Analog Digital Wandler für asynchrone Kameraeingänge** mit der Steuerungs- und Aufzeichnungssoftware, soll neu entwickelt werden. Diese Neuentwicklung soll möglichst alle Vorteile der unterschiedlichsten Lösungen einbeziehen. Der Preis und der Hardwareaufwand, sowie die Wartungsfreundlichkeit, soll einen großen Abstand und USP zum Wettbewerb ergeben.

6 Architekturüberlegungen

Welche Konzepte führen zum Erfolg einer Neuentwicklung? Diese Frage stellte sich zu Beginn der Entwicklung. Wichtigste Hinweise waren zu diesem Zeitpunkt die Ergebnisse der Marktanalyse, und die Kundenanforderung des konkreten Projektes, wo zumindest die Eckdaten am Tablett lagen. Die Motivation war natürlich sehr groß, nicht nur die Anforderungen zu erfüllen, sondern gleich wegweisende Akzente zu setzen. Die Kreativität wurde nur durch den engen Zeithorizont in die Schranken gewiesen. Letztlich fiel die Entscheidung auf eine Kompromisslösung mit den Möglichkeiten einer schnellen Erweiterung.

Die wichtigsten Eckpfeiler waren die Erfüllung der schnellen Umschaltung beim Bildwechsel, um zumindest pro Sekunde 1 stabiles Alarmbild zu erreichen, und der modulare Aufbau des V-MUX, um Ausbauvariationen offen zu lassen.

Konventionelle Video Multiplexer arbeiten in der Kanalumschaltung vollständig analog, ohne die einzelnen Kamerasignale zwischenzuspeichern, und verlieren in der Umschaltphase meistens mehrere Fields. Es liegt auf der Hand, dass diese Schwachstelle beim Design ausgeschaltet werden muss, damit die Kanalzahl auf ein Niveau gehoben werden kann, um gegen den Kanalpreis von analogen Bandsystemen anzukommen. Der zur Zeit der Entwicklung übliche Auflösungsstandard orientierte sich an den verwendeten analogen Aufzeichnungsgeräten. Die VHS Videorekorder im CCTV entsprechen einer digitalen Auflösung von CIF (**C**ommon **I**ntermediate **F**ormat) mit 352 x 288 Pixel. Ziel ist es ein System zu bauen, das die analoge Auflösung von CCTV Systemen erreicht, und für Verbesserungen der Auflösung gerüstet ist.

Kompromisse in Bezug auf den benötigten Speicherbereich und der Bandbreite sollen durch umschaltbare Bausteine gefunden werden.

In dem nun folgenden Kapitel werden Möglichkeiten vorgestellt, wie eine Realisierung des digitalen V-MUX erfolgen kann. Ebenso wird auf eventuelle Schwachstellen, sei es im Design oder im zu hohen Anschaffungspreis, eingegangen.

6.1 Analoger Eingangsschalter

Alle Eingangskanäle werden zyklisch nach jedem Halbbild umgeschaltet. Ein stabiles Bild liegt bei starr synchronisierten Eingangskanälen im Optimalfall nach jedem Videoframe an.

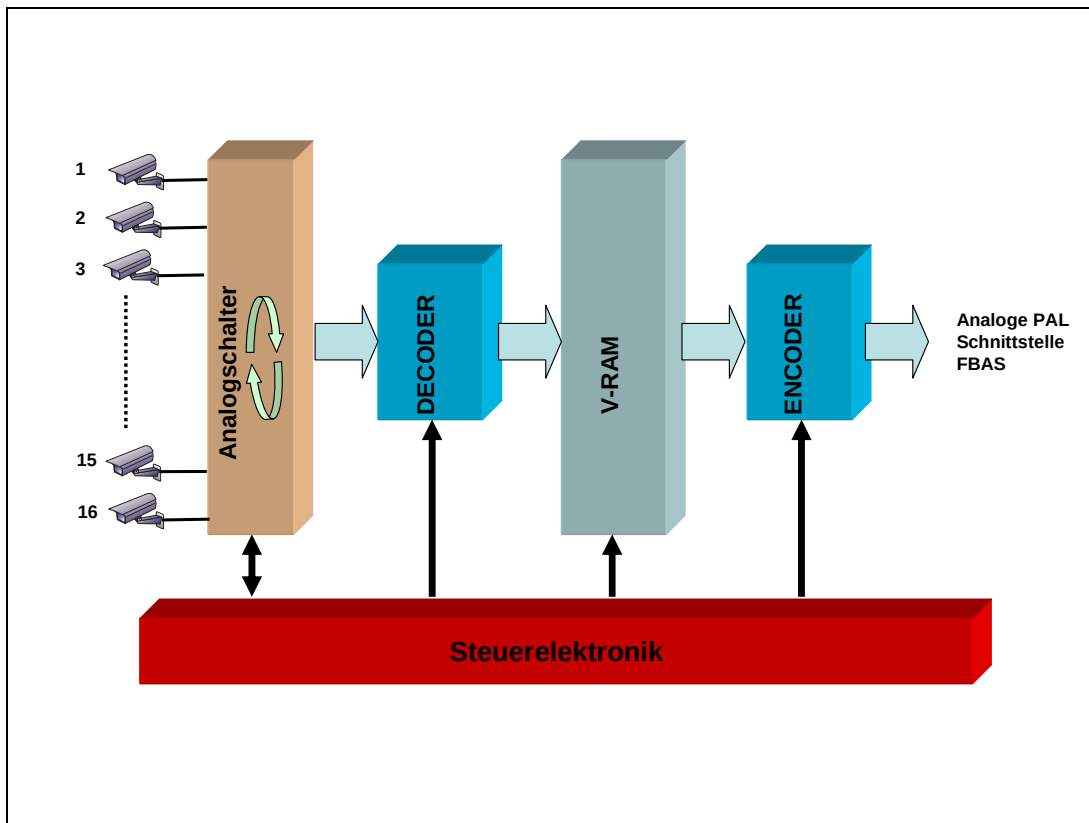


Abbildung 5 Analogschalter mit zentralem Video RAM

Das Umschalten der einzelnen Videokanäle ist bei dieser Methode nur mit synchronen Kameras möglich. Vorgabe im Kapitel 4 der Aufgabenstellung war, dass nur nach Methoden gesucht werden soll, die für den Anschluss von asynchronen Kameras geeignet sind. Eine Weiterverfolgung dieser Variante ist nicht ziel führend. Die Funktionsweise dieser Methode ist aber besonders gut geeignet, um das Umschaltverhalten konventioneller analoger Videomultiplexer zu erklären. Dazu sind einige Begriffe der analogen Videotechnik notwendig, die in den folgenden Absätzen beschrieben werden.

6.2 Analoges Videosignal

Bewegte Szenen aufnehmen um sie an einem anderen Ort wiederzugeben war seit der Erfindung von Paul Nipkow 1884 [9] möglich. Mit seiner Abtastscheibe schaffte er das theoretische Grundgerüst für Videoübertragung und Aufzeichnung. Schon damals war eines der wichtigsten Kriterien von Abtasten und Wiedergeben, dass Sender und Empfänger synchron und mit gleicher Geschwindigkeit gedreht werden. Basierend dieser Erfindung entwickelten sich verschiedenste Möglichkeiten ein Videosignal zu erzeugen. Ein Meilenstein der Kameraübertragungstechnik war die Röhrenkamera, wo alle mechanischen Teile einer Kamera eliminiert werden konnten, und die Grundsteine für Videoüberwachung gelegt wurden. Diese sehr aufwendige und teure Technik kam nur in Hochsicherheitsbereichen zum Einsatz. Erst durch die billigere und in Massen herstellbare CCD Chip Technik ist CCTV auch in Banken und Bürogebäuden möglich gewesen.

6.2.1 Synchrosignal

Die von einer Videoquelle erzeugte Bildfolge muss auf der Anzeigeseite, sei es ein Monitor, oder wie in unserem Fall ein Videodecoder in gleicher Weise gelesen werden, wie sie in der Quelle erzeugt wurden. Diese so trivial erscheinende Anforderung ist oft nicht ganz einfach zu realisieren. Das aus Kompatibilitätsgründen über Jahre gleich gebliebene PAL verfügt zur Synchronisation der Horizontalen einen Impuls, der in jeder Zeile am Anfang 1,5 μ s nach der vorderen Schwarzschulter positioniert ist. Die Synchronisation des Bildwechsels, der alle 20ms erfolgt, erfolgt in der so genannten Austastlücke. Das horizontale Synchronisationssignal von 4,7 μ s Dauer, wird auf das 2,5 fache einer Zeilendauer verlängert, und signalisiert dann den Vertikalen Bildwechsel[9] .

6.2.2 Bildsignal

Die Darstellung der Bildsignale erfolgt durch Abbildung der Abtastwert mit analogen Werten. Der Wertebereich des Videosignals liegt bei einer Spannungsdifferenz von 0 bis auf 0,7 V, wobei 0V ein schwarzes Bild und 0,7V ein weißes Bild repräsentiert [9] .

6.2.3 Austastlücken

Historisch bedingte Zeit des Zeilensprungverfahrens von 12 μ s, wo der Elektronenstrahl von der rechten Seite des Bildrandes auf die Startposition am linken Rand springt [9] .

6.2.4 BAS

Das auf der analogen Leitung messbare BAS Videosignal ist nun die Kombination aus Bild, Austast- und Synchronisationssignal.

6.2.5 Auflösung

Für das PAL System stehen 625 Zeilen zu Verfügung, wo aber aufgrund der Austastung 25 Zeilen wegfallen. Die zur Bilddarstellung verwendbare Zeilenzahl ist auf netto 575 reduziert. Dieser obere Grenzwert reduziert sich wegen des Kellfaktors [9] von 0,67 auf 385 Linien die aufgelöst werden können. Das entspricht 193 Paaren von weißen und schwarzen Zeilen. Diese Reduktion der Auflösung ist physiologisch bedingt und berücksichtigt die Alias- Effekte bei der Abtastung von Strukturen die in die Nähe des Abtastrasters kommen. Die Verkleinerung der Zeilenauflösung um den Kellfaktor eliminiert diese Effekte.

6.2.6 Abtastkennwerte für PAL VIDEO[1]

Parameter	Erläuterung	Wert		
Bildseitenverhältnis		4:3		
Bildwechselfrequenz	Anzahl der abgetasteten Vollbilder / s	25	Hz	f_w
Bilddauer	Dauer der Abtastung eines Vollbildes T	40	ms	T_w
Halbbildfrequenz	$f_v = 2 \cdot f_w$	50	Hz	f_v
Halbbilddauer	$T_v = 1 / f_v = T_w / 2$	20	ms	T_v
Bildaustastlücke	Vertikale Austastlücke für Rücklauf des Elektronenstrahls bei Röhrenmonitoren	1,6		
Zeilenzahl pro Vollbild	Zeilen pro Vollbild	625		n_B
Zeilenfrequenz	Anzahl der Abgetasteten Zeilen pro Sekunde	15.625	Hz	f_h
Zeilendauer	Dauer der Abtastung einer Zeile $T_h = 1 / f_h$	64	μs	T_h
Aktive Zeilendauer	Dauer der sichtbaren Zeile	52	μs	T_a
Zeilenaustastlücke	Horizontale Austastlücke für Rücklauf des Elektronenstrahls bei Röhrenmonitoren. Diese Lücke enthält Syncimpuls, Schwarzschilder und Farbburst	12	μs	T_{ah}
Aktive Zeilen		575		n_{Ba}
Dauer horizontaler Syncimpuls		4,7	μs	

Tabelle 5 Abtastkennwerte für PAL Video

6.2.7 Frequenzkennwerte PAL VIDEO[1]

Parameter	Erläuterung	Wert		
Videobandbreite	Höchste im Videosignal vorkommende Frequenz	5	MHz	B_v
Bandbreite der Farbkomponenten	Bandbreite der Farbkomponenten U,V	1,3	MHz	
Farbträgerfrequenz	Die Farbkomponenten werden auf den Farbträger moduliert und dann zum FBAS addiert	4,43	MHz	

Tabelle 6 Frequenzkennwerte PAL VIDEO

6.2.8 Elektrische Kennwerte PAL VIDEO[1]

Parameter	Erläuterung	Wert		
Weißpegel	Der für den Bildinhalt mögliche Bereich liegt zwischen Weiß und Schwarzpegel	700	mV	
Schwarzpegel		50	mV	
Austastpegel	Wert unterhalb des Schwarzpegels für die Dunkeltastung des horizontalen und vertikalen Elektronenstrahlrücklauf	0		
Sync- Signalpegel		-300	mV	

Tabelle 7 Elektrische Kennwerte PAL VIDEO

6.2.9 Signalform FBAS

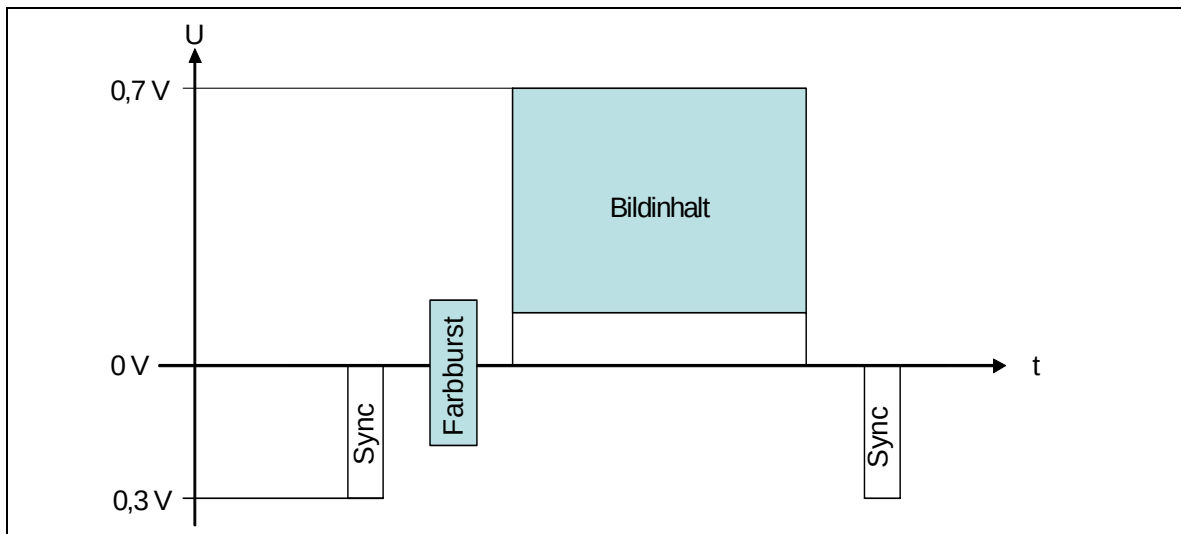


Abbildung 6 FBAS Signalform

6.3 Digitales Videosignal

Das analoge Videosignal wird mittels Pulsmodulation PCM digitalisiert und aus dem kontinuierlichen analogen Videostrom ein diskreter digitaler Videostrom erzeugt. Verschiedene Methoden unterscheiden sich in Qualität und Bandbreite aufgrund unterschiedlichster Komprimierung und Datenreduktion. Die Digitalisierung des FBAS Signals kann komponentenweise oder als ganzes erfolgen. In der hier beschriebenen Arbeit wird das Komponentenverfahren angewandt, welches sich im CCTV etabliert hat. Es kann sowohl für PAL als auch für NTSC Signale angewendet werden.

6.3.1 Digitalisieren nach CCIR 601

Die seit 1981 gültige Norm beschreibt die getrennte Digitalisierung von Leuchtdichtekomponenten und Farbkomponenten. Alle für die genormte Digitalisierung von Videosignalen erforderlichen Parameter werden in dieser Norm beschrieben und sind im Kap 6.3.2 zusammengefasst. Zur Reduzierung der Bandbreite werden generell 3 verschiedene Verfahren der Unterabtastung angewandt. In der CCIR 601 wird nur die 4:2:2 Variante genutzt die gegenüber der 4:4:4 Variante das Datenaufkommen um 30% reduziert[1] .

6.3.2 Kennwerte Digitaler Videosignale nach CCIR 601 [1]

Parameter	Erläuterung	Wert		
Abtastfrequenz Leuchtdichtesignal		13,5	MHz	f_{AY}
Abtastfrequenz Farbdifferenzsignale		6,75	MHz	f_{AC}
Abtastrate	Anzahl der Abtastwerte je Sekunde	27×10^6		
Codierung		8	Bit	N
Bitrate	Bitrate der seriellen Abtastung inklusive inaktiven Werten	216	10^6 Bit/s	r
Aktive Bitrate	Bitrate der seriellen Abtastung nur aktive Werte	165,888	10^6 Bit/s	r_a
Abtastverfahren		4:2:2		
Zeilenzahl	Anzahl der aktiven Zeilen	576		
Y-Abtastwerte	Bei Abtastung der ganzen Zeile inklusive Austastlücken	864		n_Y
C_B, C_R – Abtastwerte	Bei Abtastung der ganzen Zeile inklusive Austastlücken	432		N_C
Aktive Y- Abtastwerte	Nur aktive digitale Zeile	720		n_{Ya}
Aktive C_B, C_R – Abtastwerte	Nur aktive digitale Zeile	360		N_{Ca}
Dauer aktive digitale Zeile		53,33	μs	

Tabelle 8 Kennwerte Digitaler Videosignale nach CCIR 601

6.4 Digitaler V- RAM Schalter

Damit vom A/D Wandler des V-MUX immer ein kontinuierliches, analoges Signal anliegt und keine Verzögerungen aufgrund des Einschwingvorganges beim Kanalwechsel entsteht, ist die Beste, jedoch kommerziell aufwendigste Lösung, an jedem Eingang des V-MUX einen A/D Wandler zu setzen. Das Problem der Synchronisation ist dadurch auch noch nicht gelöst. Zur Synchronisation der asynchronen Quellen gibt es auf digitaler Seite nun zwei Ansatzpunkte, wo diese stattfinden kann. Eine Möglichkeit ist es, ein großes Globales V-RAM, oder je Kanal ein V-RAM zu beschreiben, und dann synchron auszulesen.

6.4.1 Globales V-RAM

Alle bis zu 32 digitalen Videoströme beschreiben das V-RAM und werden synchron ausgelesen. Diese Möglichkeit der Synchronisation asynchron anstehender Videosignale bedeutet einen erheblichen Aufwand in der Verwaltung der Videoströme. Bei einer guten Umsetzung kommt man mit weniger V-RAM aus, da immer nur das Bild von der zur Ausgabe nächsten Kamera eingezogen werden muss.

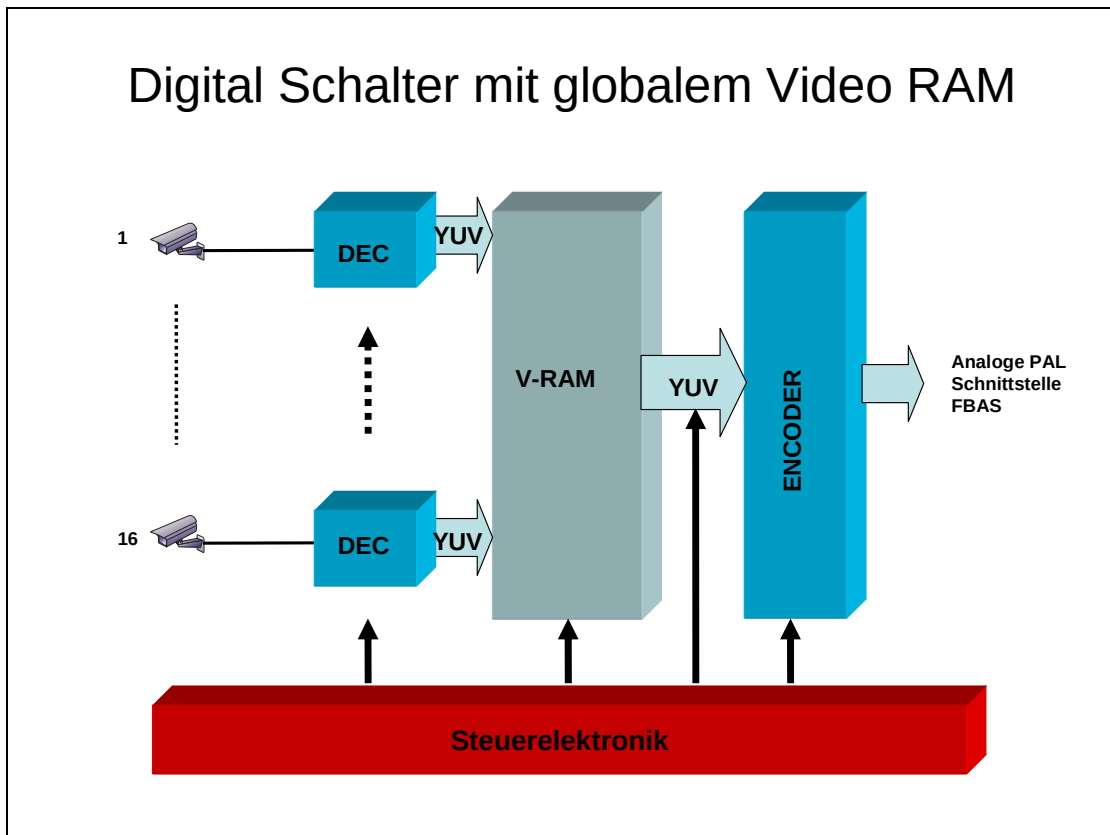


Abbildung 7 Globales V-RAM als Schalter

6.4.2 Diskretes V-RAM pro Kanal

Beim überprüfen der Anwenderanforderungen, wo durchaus Wartungsfreundlichkeit, einfache Fehlerdiagnose und Modularität wichtige Punkte darstellten, ist die in diesem Abschnitt vorgestellte Methode zu bevorzugen. Jeder Kanal bildet ein abgeschlossenes System, wo jeder Kanal einen eigenen A/D Wandler und ein V-RAM hat. Am Ausgang des V-RAM steht zu jedem Zeitpunkt ein fertiges Videobild an, das vom Encoder ausgelesen werden kann. Einzig die Performance und die Lese Schreib Modi der verschiedensten V-RAM Bausteine müssen den Anforderungen entsprechen. Alle 20 ms muss ein gültiges Bild innerhalb der vertikalen Austastlücke von 1,6ms ausgelesen und vom Encoder gewandelt werden können, um am Ausgang einen kontinuierlichen analogen Videostrom zu erzeugen.

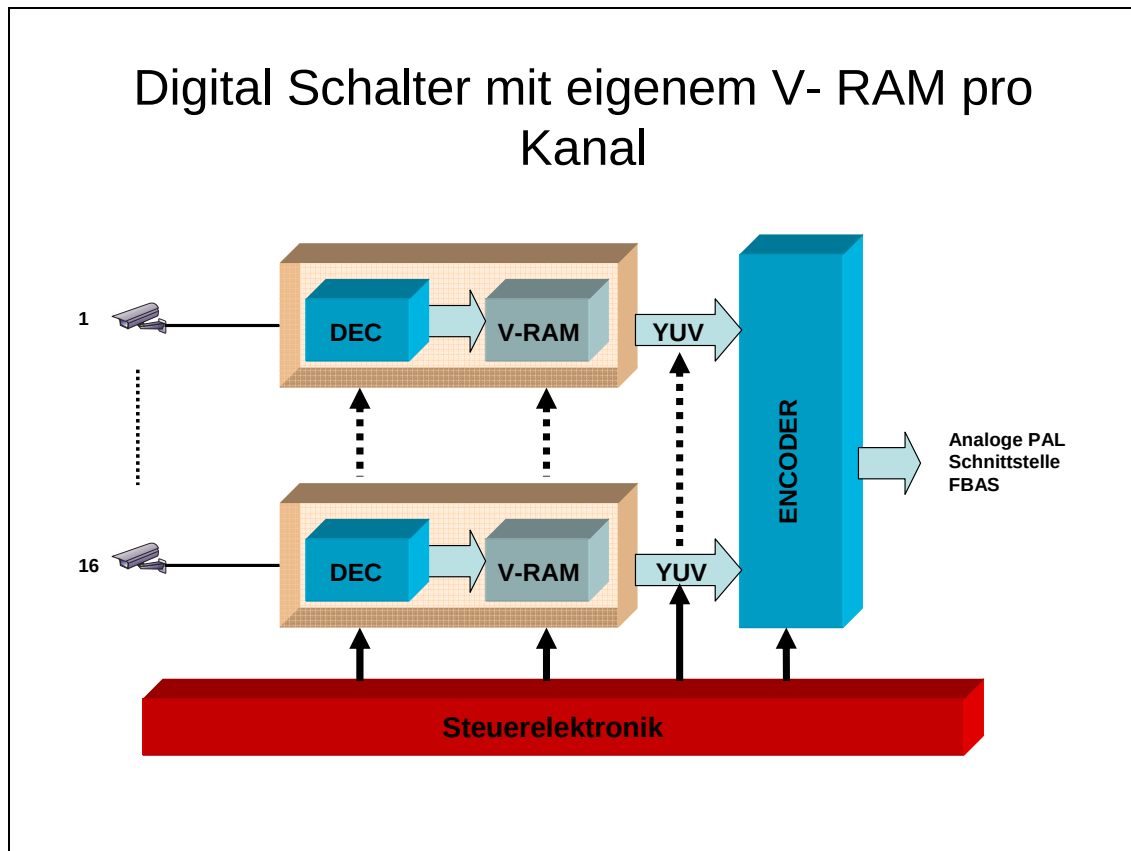


Abbildung 8 Diskretes V-RAM pro Videokanal

7 Architekturauswahl

Basierend dem theoretischen Grundkonzept soll nun eine Architektur gefunden werden, die nun auch dem praktischen Einsatz unter den Bedingungen des rauen Alltags standhält. Die Vorgabe des modularen Aufbaus lässt nun auch das schnelle Ein und Auslesen des V-RAM zu einer Kernthematik der Architektur werden. Beim durchforsten der Chiphersteller für A/D Wandler und V-RAM ist die Auswahl zu gunsten schneller Realisierung sehr bald eingeschränkt geworden. Aufgrund guter Erfahrung und Vertrautheit mit der Produktfamilie von Philips Semiconductors sind die Basiskomponenten für Video von Philips verwendet worden. Durch die sehr gute Kompatibilität und der versprochenen sehr schnellen lese Zyklen durch paralleles Auslesen, ist die Wahl für das V-RAM auf ein Produkt von Hitachi gefallen.

7.1 Bauteilermittlung

Bei Echtzeit Videoverarbeitung, wie bei der Realisierung des V-MUX gefordert ist, können nur hoch performante Bauteile zum Einsatz kommen. Nach der Recherche wurden die Hauptkomponenten in einem schnellen Verfahren geprüft, ob sie die geforderte Performance für bis zu 32 Kanäle im parallelen Betrieb erreichen. Zur Ermittlung der optimalen Modi und Betriebsarten der Bauteile wurde ein Evaluierungsboard DPC7146 V2.3 verwendet, wo die zur Realisierung angedachten Bauteile für A/D und D/A sowie die I²C Bus Steuerung vorhanden waren. Die mitgelieferte Software konnte dazu genutzt werden die optimalen Video Parameter der A/D und D/A Wandler zu ermitteln. Getestet wurde mit Testmethoden, die auch im Kapitel 10 angewendet werden.

7.2 Wandlerbauteile

7.2.1 A/D-Wandler SAA7110 A

Der I²C – Bus gesteuerte Video Decoder SAA7110A [6] hat zur Signalaufbereitung verschiedenste Einheiten integriert. Die wichtigsten Parameter wie Sättigung, Kontrast, Helligkeit sowie der Farbraum können über den I²C Bus auch in Echtzeit gesteuert und variiert werden. Als analoges Signal kann sowohl ein Standard FBAS wie auch ein S-Video (Y/C) Signal angelegt werden. Die wichtigsten Kenngrößen sind:

- 2 Kanal pre-processing
- Automatische Verstärkungsregelung am Eingang
- Weißwert Kontrolle
- Horizontal und Vertikal Syncerkennung
- Helligkeit und Farbsignal Anpassung
- Automatische Erkennung von geradem und ungeradem Field
- 720 Abtastungen pro Zeile
- Spezielle Speicher Funktionen für Schreib Operationen
- I²C BUS gesteuert

7.2.2 D/A-Wandler SAA7185 B

Der I²C Bus gesteuerte CCIR kompatible SAA7184 and SAA7185B [7] digitale Video Encoder für digital YUV 4:2:2 auf analog PAL Video wird als Ausgabebaustein des V-MUX eingesetzt. Dieser Baustein ist kompatibel zum Decoder und kann ohne Farbraum Transformation das YUV Bus Signal encodieren. Die wichtigsten Kenngrößen sind:

- 16 Bit YUV Eingang
- Programmierbare horizontale und vertikale Sync Phase
- Helligkeit und Farbsignal Anpassung
- I²C-BUS gesteuert

7.3 Speicher

7.3.1 V-RAM HM530281W

Das V-RAM HM 530281 wird direkt hinter dem Decoder Baustein situiert. Der Speicher kann beide Operationen (serielles Schreiben und schnelles, paralleles Auslesen) quasi zeitgleich ausführen. Die Leseoperation kann asynchron zum Schreiben erfolgen und ist damit zur Synchronisation der digitalen Signale am YUV Bus optimal geeignet. Der Chip kann mit einer Taktrate von bis zu 50 MHz betrieben werden und ergibt damit sehr geringe Delays zwischen Ein und Ausgang [3] . Wichtigste Kenngrößen sind:

- Völlig asynchrones serielles Schreiben und paralleles Lesen
- Interne Kontrolle der Speicheroperationen
- 50 MHz Schreib / Lese Zykluszeit
- 2 dimensionale Adressierung
- Video optimiert

7.4 Steuerung

7.4.1 Steuereinheit MC68LC302PU16B

Die Wahl der Steuereinheit ist auf einen Prozessor gefallen, wo das Wissen aus vorherigen Entwicklungen voll einfließen konnte. Die Entscheidung fiel auf die CPU MC68LC302PU16B [11] von Motorola.

7.4.2 I²C BUS Controller PCF 8584

Die Kommunikation und der Datentransfer zwischen den Video Encoder und den Video Decoder Bausteinen erfolgen über ein serielles I²C-BUS Bussystem, das bei den ausgewählten Bausteinen integriert ist. Der I²C-BUS (Inter Integrated Circuit) ist ein bidirektionaler serieller 2-Draht Bus über den der gesamte Datenverkehr wie Adressierung, Schreib-/Lesesteuerung, Datenübertragung und Quittierung in 8-bit Steueranwendungen mit Mikrokontroller erfolgen kann. Auf zwei Leitungen, Taktleitung SCL (Serial Clock Line) und der Datenleitung SDA (Serial Data Line), findet der Informationsfluss zwischen den Bausteinen (die an den BUS angeschlossen sind) statt. Allen mit dem Bus verbundenen Bausteinen (das kann ein Mikrokontroller, ein LCD Treiber, ein Speicher, eine Tastatur, ein Decoder, oder ein Encoder sein) ist eine eindeutige Adresse zugeordnet. Der I²C-BUS ist ein echter Multi Master Bus mit einer Kollisionsdedektion. Die Datenübertragung erfolgt bitseriell, mit einem Quittierungsbit (ACK) am Ende der Sequenz mit einer Länge von 9 Taktimpulsen.

7.5 Systemaufbau

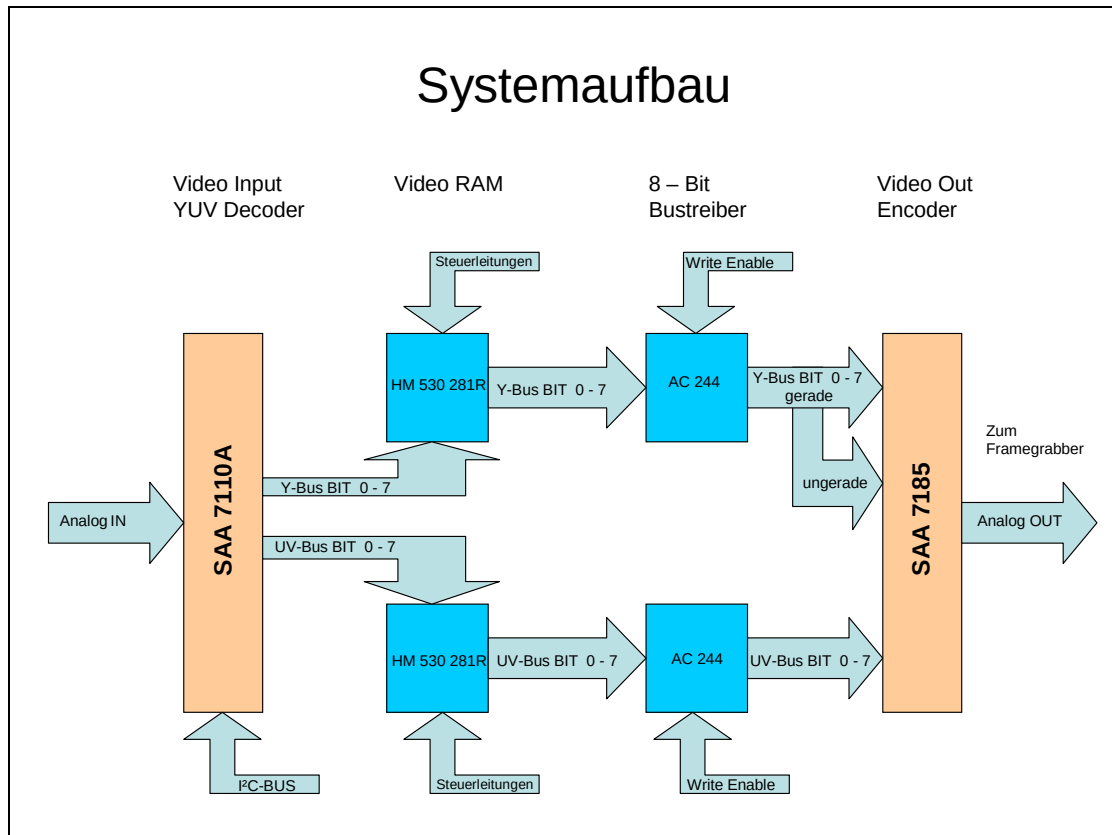


Abbildung 9 Systemaufbau

8 Systementwurf

Einen einzigen Kanal zu decodieren und auf der anderen Seite wieder zusammenzusetzen entspricht nicht ganz der Aufgabenstellung vom Kapitel 4. Mindestens 32 Kanäle müssen zentral verwaltet und synchron ausgegeben werden können. Durch das geschickte Aufteilen in funktionale Gruppen kann ein Mehrwert für Einsatzbereiche geschaffen werden, wo nicht immer von Vollbestückung ausgegangen wird. Diese in gewisser Weise kommerziell orientierten Gedanken sollen beim Systementwurf einfließen. Gibt es nun basierend dem Systemaufbau vom Kapitel 7.5 günstige Stellen, wo die Trennung der Kanäle erfolgen kann? Dieser komplizierten Fragestellung, mechanischer und elektrischer Natur wird im nun folgendem nachgegangen.

Ein modularer Aufbau mit Teilbestückungsmöglichkeit ohne mechanische Schwachstellen soll das Ergebnis sein. Da die Videosignale in unserem Fall ausschließlich asynchron anliegen, und um jedes Field zu erfassen, wurde jeder Videokanal mit einem eigenen Eingangsdecoder ausgestattet. Diese Methode soll gewährleisten, dass jedes Signal pro Eingang einwandfrei decodiert wird. Die Signale können dann ohne aufwendige Elektronik vom Decoder zum V-RAM weitergereicht werden.

8.1 Eingangsmodul

Die Grundlagen des Synchronisierens von mehreren asynchron anliegenden Videokanälen wurden in den vorigen Kapiteln gelegt. Jeder Kanal soll mit einem A/D Wandler und dem zugehörigen Speicher ausgestattet werden. Bei der permanenten Platzierung der doch eher kostenintensiven Bauteile auf einer Basisplatine, auch wenn nicht immer alle Kanäle verwendet werden sollen, ist aus ökonomischen Gesichtspunkten nicht zielführend. Angelehnt an eine Technik die aus der PC Welt kommt, da man dort weiß wie man mit teuren Modulen umgeht die nicht immer gebraucht werden, wurde auf eine Realisierung wie sie für SIMM Module Verwendung findet gesetzt. Jeder Videokanal bestückt mit einer separaten DEC-VRAM Einheit wo am Eingang das analoge Videosignal anliegt ist als eigene Platine ausgeführt. Die Verbindung zur Basisplatine wird über einen SIMM Sockel hergestellt. Am Ausgang jeder Platine liegt ein digitales YUV-Signal (4:2:2) an, das über einen BUS leicht verteilt werden kann. Jedes Eingangsmodul wird über den Steuerbus mit der Steuereinheit verbunden, welche dann die einzelnen Kanäle synchron auf die Encoder Einheit schaltet.

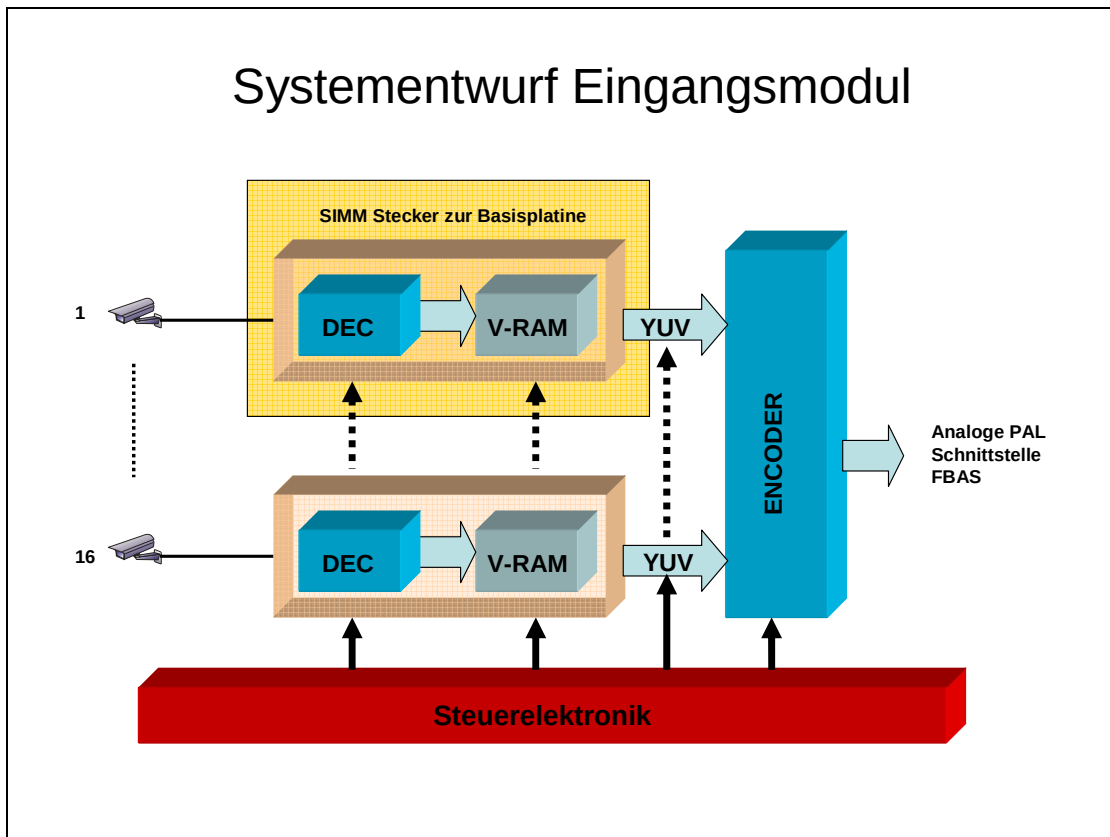


Abbildung 10 Systementwurf Eingangsmodul

8.2 Basismodul

Mechanisch anspruchsvolle Komponenten, wie die Videostecker, Alarminterfaces und Kanalwahlschalter werden am Basismodul platziert. Die Größe des Moduls ist durch die Forderung des 19" Einbaus vorgegeben. Gedanken an eine Realisierung mit 32 Kanälen auf einer Platine wurden aus mehreren Gründen wieder verworfen. Einerseits ist der Platz für Wartungen sehr eng, andererseits ist eine 16 er Gruppe in der Videotechnik etabliert und die Mechanik sowie die Entflechtung der Leiterplatte bleiben überschaubar.

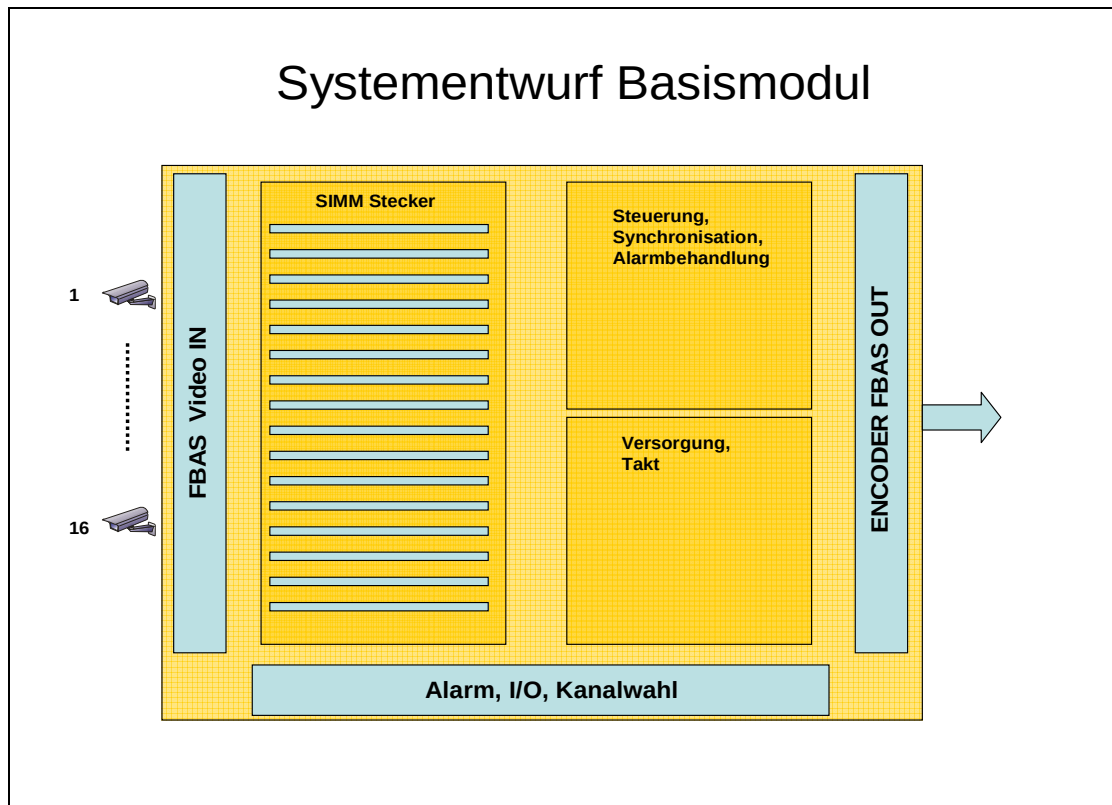


Abbildung 11 Systementwurf Basismodul

8.3 Betriebsarten des Multiplexers

Zur Grundfunktion der synchronen Ausgabe eines analogen Videostroms bestehend aus unterschiedlichen Kameras mit einer äquidistanten Bildfolge waren noch verschiedene Betriebsarten bei der Realisierung des V-MUX gefordert.

8.3.1 Normaler Multiplexbetrieb

Über den Kanalwahlschalter ausgewählte Kanäle fließen in den Synchronisationsprozess ein und werden im Normalbetrieb nacheinander äquidistant angeordnet und an den Encoder am Ausgang weitergegeben. Liegt am Eingang eines Kanals kein Videosignal an, so wird ein schwarzes Bild an den Encoder weitergegeben. Sind alle Kanalwahlschalter ausgeschaltet, wird ein Standard Farbbalken vom Encoder generiert und an den FBAS Ausgang gelegt.

8.3.2 Alarmaufschaltung

Ausgangssituation ist der zuvor beschriebene Normalbetrieb. Wird nun über die Alarminterfaces ein Alarm detektiert, so ändert sich die Bildfolge des Normalbetriebes in der Form, dass der Alarmkanal bevorzugt behandelt wird. Jedem zweiten Bild der Normalfolge wird ein Bild des Alarmkanals vorangestellt. Bei mehreren gleichzeitigen Alarmen wird die Sequenz wie folgt zusammengestellt:

- Bild der Sequenz, gefolgt von allen Alarmkameras
- Nächstes Bild der Sequenz
- Alle Alarmkameras....

Steht für alle Kameras ein Alarm an, so ergibt sich schlussendlich wieder die Folge des Normalbetriebes.

8.4 Steuerung und Programmierung

Basierend des Grundprogrammes mit den beschriebenen Betriebsarten kann über die serielle Schnittstelle genau wie mit den Alarmkontakten die Bildfolge verändert werden. Zusätzlich kann auch das Basisprogramm für individuelle Projektanforderungen verändert werden. Das Programm bleibt im V-MUX gespeichert und kann nur durch Überschreiben oder Neuprogrammierung geändert werden.

9 Realisierung

Am Punkt der Realisierung angelangt scheint das Rennen schon gewonnen zu sein, da alle technischen Details geklärt sind und nur mehr das Entflechten als arbeitsintensiver Schritt ansteht. Für den Bau eines Prototyps trifft das zu, bei einer Serie sind oft Probleme der Verfügbarkeit von Bauteilen, die in mühsamer Kleinarbeit berechnet und ausgesucht worden sind ein Problem. Das Entwickeln eines neuen Produktes zur Marktreife bleibt spannend bis zum Lötbad. Nach dem Vortest, wo Essentials überprüft und im Extremfall Drahtbrücken als letzte

Schritte herangezogen werden, ist es geschafft und der Gesamtaufbau zur vollen Funktionalität kann beginnen.

9.1 Video-Out / Controller - Basisplatine

Das Herzstück der Basisplatine ist der Mikroprozessor MC68LC302 von Motorola, wo die Koordination und Steuerung des V-MUX stattfindet. Über die integrierte serielle Schnittstelle der Basisplatine wird das Steuerprogramm geladen und im Boot-Flash PROM abgelegt. Auf der Basisplatine sind die Alarmeingänge, I/O Ports, Steuertasten, Anzeige und Störmeldungs- LED und die BNC Buchsen situiert. Die Auswahl der einzelnen Komponenten erfolgt über den On- Board I2C-Controller. Zur Ausgabe des FBAS Videos werden die digitalen Videosignale gesteuert durch den Controller via YUV Bus auf den Encoder gelegt, wo dann die Signale in ein analoges Videosignal gewandelt werden.



Abbildung 12 Basisplatine

9.2 Video-Input - SIM-Modul

Der Video Decoder mit dem Frame Memory ist auf einem **SIM (Single Inline Module)** mit 72 pin Stecker aufgebaut. Das von der Basis Platine über Videoeingangverstärker geführte FBAS Signal wird durch den Decoder auf ein 16 Bit YUV Signal (CCIR-601) im 4:2:2 Format dekodiert. Pro Modul und Kanal wird ein Halbbild im V-RAM abgelegt. Optional kann das SIM auch für die Pufferung von Vollbildern in der vollen horizontalen Videoauflösung bestückt werden. Durch das asynchrone Auslesen des V-RAM zum jeweils benötigten Zeitpunkt wird dann über die Basiseinheit ein kontinuierlicher digitaler Videostrom am YUV-BUS erzeugt. Die Übergabe der ermittelten Videoparameter erfolgt vom Controller am Basisboard über den I²C-Bus.

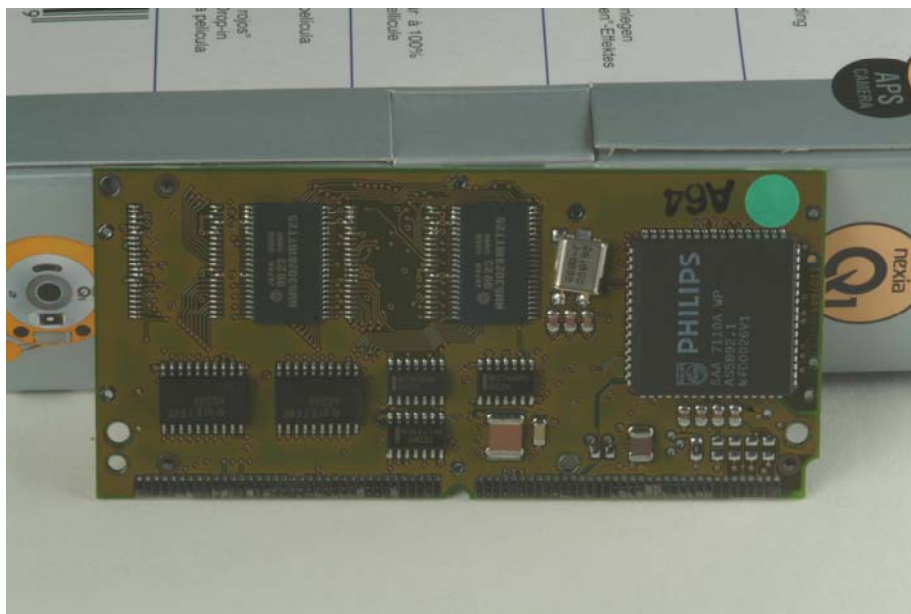


Abbildung 13 Eingangsmodul Bauteilseite

9.3 Synchronisierung des Videosignals

Die Synchronisierung der asynchronen Videoquellen (Decoder) auf den gemultiplexten Videoausgang erfolgt durch das Frame Memory. Das Frame Memory gewährleistet ein asynchrones Schreiben und Lesen des Bildspeichers. Der Leseteil des Frame Memories wird vom Encoder auf der Basisplatine gesteuert.

9.4 I²C-Bus Schnittstelle

Die Konfigurierung des Decoders VIP (SAA7110) erfolgt über die I2C-Schnittstelle. Da die Video Chips nur über einen Adresspin zur Definierung der I2C Adresse verfügen, wird die I2C Clock auf dem entsprechenden SIM vom Controller über einen 4 aus 16 Decoder über eine Enable Leitung frei gegeben. Diese Schaltungstechnik ist dadurch möglich, weil die Video Chips nur im Slave-Mode arbeiten können.

9.5 Mechanischer Aufbau

Die V-MUX Basisplatine ist in einem EMV dichten Metallgehäuse eingebaut. Durch öffnen der Boden und Deckel Abdeckung kann die Kaskadierung der Geräte erfolgen. Das Aufstellen eines einzelnen V-MUX kann durch leichte Modifikationen der 19" Variante auch als Tischversion erfolgen. Die an der Seite angebrachten Metallwinkel dienen zur Befestigung in einem Standard 19" Schrank.

Front:

- 16 Tipptasten für jeden Eingang mit grüner LED Anzeige, zur individuellen Kanalabschaltung.
- 16 rote Alarm LED's



Abbildung 14 V-MUX Front geschlossen



Abbildung 15 V-MUX Front offen

Rückseite:

- 16 BNC FBAS Eingänge
- 1 BNC FBAS Ausgang
- Serielle Schnittstelle RS232 mit RJ45 Stecker oder DB9
- 16 Alarめingänge über Schraubklemmen (2 Klemmen pro Eingang)
- 1 Alarmausgang, Relais mit erdfreiem Umschaltkontakt



Abbildung 16 V-MUX Rückansicht

Interner Aufbau

Der V-MUX besteht aus 16 Video Inputs als SIM und der Basisplatine mit dem Video-Encoder und dem Controller Prozessor 68LC302.

Video Decoder Modul:

- PAL Decoder
- Frame Memory mit YUV-Bus

Video Basisplatine:

- PAL Encoder
- Video Input Auswahl
- Alarmaufschaltung
- Steuerprozessor mit Flash-PROM, RAM, I²C Controller

9.6 Technische Daten

Die angegebenen technischen Daten sind die Tatsächlichen des realisierten Gerätes.

I/O Schnittstellen:

Videoeingang 1 bis 16

- | | |
|-----------------------|--------------------------------------|
| • Videosignal: | FBAS |
| • Eingangswiderstand: | 75Ω, intern durch Jumper abschaltbar |
| • Stecker: | BNC |

Videoausgang

- Videosignal: FBAS
- Ausgangswiderstand: 75Ω , intern durch Jumper abschaltbar
- Stecker: BNC

Schnittstelle für Alarmeingänge

- Eingänge: CMOS Eingang mit internen Pull up
Widerstand,
- Eingangswiderstand: $10k\Omega$, Pegel TTL
- Stecker: Schraubklemmen
- Parametrierschnittstelle RS232

Interner Bildspeicher:

- je Kanal: Speicher für ein Halbbild (Option: Vollbild)

Versorgung:

Die Versorgung des Multiplexers erfolgt durch ein internes Netzgerät.

- Stromaufnahme: +5V, vollbestückt ca. 5A

Umgebungsbedingungen:

Temperaturbereich:

- 0 bis +55 Grad (operating), keine direkte Sonnenbestrahlung
- -20 bis +70 Grad (non operating)

Feuchtigkeit:

- 20 bis 95% nicht kondensierend

9.7 Schnittstellen

9.7.1 Parametrierung

Der Programm Download erfolgt über eine asynchrone, full duplex RS 232 Schnittstelle. Die Veränderung der Basisparametrierung kann, basierend der Grundeinstellungen, auch über die serielle Schnittstelle erfolgen.

RS 232 Schnittstelle:

Für den Anschluss des Videomultiplexers stehen folgende Leitungen zur Verfügung:

- Receive-Leitung
- Transmit-Leitung

Schnittstellenspezifikation:

Asynchron RS 232 Verbindung, full duplex.

Datenleitungen:	Receive, Transmit
Baudrate:	9600 Bd
Daten:	8 bit
Parity:	no Parity
Stop Bits:	1 Stop bit
Handshake:	X-on/X-off Protokoll
Steckverbinder:	DB9
Verbindungen am Steckverbinder:	RTS mit CTS und DCD, DTR mit DSR

9.7.2 Alarめingänge

Für jeden Kanal ist ein Alarめingang vorhanden.

16 Alarめingänge:

Die Eingänge müssen von erdfreien Kontakten angesteuert werden.

- Filter 10 ms
- Eingangsschutz

Signalpegel:

• Low Voltage maximum	$V_{LO} \text{ (max)}$	1,5 V
• High Voltage maximum	$V_{HI} \text{ (max)}$	30 V
• Interner pull up Widerstand auf +5V		2,2 k Ω

9.7.3 Alarmausgang

Der Multiplexer hat einen Alarmausgang

Alarmausgang:

Ausgang erdfreier Relaiskontakt, Umschaltkontakt

- Die Kontaktbelastung: max 30V/1A DC

9.7.4 Interne YUV-Schnittstelle

Am V-MUX ist ein interner YUV Stecker zur Kaskadierung vorgesehen.

10 Performance Analysen

Vor der endgültigen Auslieferung und der Kleinserienproduktion werden die geforderten Funktionen und Anforderungen des Kapitel 4, im speziellen die detaillierten Anforderungen von Kapitel 4.2 und Kapitel 4.3 geprüft. Zur Prüfung stehen 2 Samples des V-MUX als Prototypen zu Verfügung. Vor dem Start der Testreihe stellt sich nun die Frage:

Wer soll mit den Testergebnissen arbeiten und für welchen Benutzerkreis sollen die Daten aufbereitet werden?

Wie fein und mit welchem Aufwand sollen die Tests betrieben werden?

Ein guter Mix soll gefunden werden, um das entstandene Produkt zu kategorisieren, dokumentieren und eine Entscheidung für den Start der Fertigungsreihe zu treffen.

10.1 Erwartungen

Welche Erwartungen werden an die Ergebnisse des Tests gestellt und wie groß ist der Aufwand der Reproduktion? Die Ergebnisse sollen den Anwendern oder Stakeholdern des Tests dienen und auch Aufschluss über versteckte, im Design nicht erkannte Mängel oder Probleme geben. Anhand der Testergebnisse soll der Fertigungsprozess freigegeben werden. Die Performanceanalysen gliedern sich in 3 Phasen auf.

- Anwenderanalyse, Definition der Stakeholder
- Entwicklung von relevanten Testmethoden
- Interpretation der Messergebnisse

10.2 Stakeholder des Tests

Ein wichtiger Punkt ist hierbei die Definition der Stakeholder. Die Stakeholder dieses Tests sind vorwiegend Techniker, die aus dem Ergebnis Informationen zur Fehleranalyse finden sollen. Die Ergebnisse sollen so aufbereitet werden, dass ambitionierte Vertriebspersonen diese auch nutzen können, um dann die wesentlichen technischen Vorteile des Designs für Kunden hervorzuheben.

10.2.1 Support

Diese Testpersonen haben eine umfangreiche technische Ausbildung und Erfahrung. Sie sollen die Schulung aller übrigen angeführten Stakeholder durchführen und auch von der Entwicklung kommende Erneuerungen und Veränderungen am VMUX verifizieren.

10.2.2 Außendiensttechniker

Techniker die an installierten Anlagen Fehlersuche und Fehlerbehebung durchführen und neue Anlagen nach Vorgaben der Projektingenieure bauen und in Betrieb nehmen können. Kundens Schulungen gehören ebenfalls zu den Aufgaben der Außendiensttechniker.

10.2.3 Projektingenieure

Projektingenieure sind Personen, die komplexe Anlagen aus einer Vielzahl von Komponenten entwerfen und den Bau der Anlage koordinieren und überwachen können.

10.2.4 Vertriebspersonen

Personengruppe mit wenig technischem Detailwissen was Einzelkomponenten betrifft. Funktionelles Verständnis der Basiskomponenten und strategisches Wissen was die Einsetzbarkeit von Produkten betrifft.

10.2.5 Benutzer

Anwender und Bediener einer komplexen Anlage mit meist keinem bis wenig technischem Verständnis. Gute Kenntnis von internen Abläufen im Bezug auf die Nutzung einer Anlage ist meist vorhanden.

10.3 Finden von Testmethoden

Die Charakterisierung des Testobjektes, welche nicht immer ganz leicht ist wenn die Informationen der Konstruktion und Entwicklung nicht vorliegen, kann in diesem Fall einfach durch die im Kap 4 aufgelisteten Anforderungen gemacht werden. Beim Test von Video Geräten gibt es eine Klasse von Möglichkeiten die Qualität zu bewerten. Subjektive und objektive Methoden werden in den nun folgenden Tests eine gute Abwechslung finden, um einerseits gute Reproduzierbarkeit, bei dennoch geringem messtechnischem Aufwand zu erzielen. Fertige Softwarekomponenten des CCTV Systems, sowie konventionelle analoge Messgeräte, wie auch neu entwickelte Testbilder und Szenarien sollen zur Verifikation der Anforderungen zum Einsatz kommen. Um die Tests leicht reproduzieren zu können, ohne interne Schaltungsdetails kennen zu müssen, ist die Methode des Black Box Test angewendet worden. Zu jedem der Testpunkte soll anfangs das erwartete Ergebnis formuliert und dann die Ergebnisse für die unterschiedlichen Stakeholder interpretiert werden.

10.4 Messplatzausstattung

Die Ausstattung des Messplatzes wurde so gewählt, dass alle Stakeholder die Messungen einfach verifizieren und wiederholen können. Die verwendeten Messgeräte und Videoquellen waren:

- Oszilloskop Textronix 2225
- Vektorskope PM 5567
- Bildgenerator Philips color TV Pattern Generator
- DVD Player Philips DVD 9625 A
- DVD Player Philips SACD 1100
- Test DVD Burosch
- Test DVD Sony Betacam Video
- Test DVD Eigenproduktion
- Studio Monitor
- PC
- Framegrabber ADVC 110 canopus Framegrabber
- Framegraber Miro DC30
- Pinnacle Studio
- Corel Draw
- Corel Photopaint

10.5 Testpunkte Methoden und Ergebnisse

10.5.1 FBAS Videosignal am Ausgang

Das Ausgangssignal soll mit einem konventionellen Framegrabber erfasst und aufgezeichnet werden. Die Aufgabe dieses Testes soll nun sein, die analoge Videoqualität am Ausgang des V-MUX zu überprüfen. Eine definierte analoge Quelle, hier ein Waveform Generator (PM5518) wird an einem Eingang des V-MUX angeschlossen. Ein zur Verifikation und Überprüfung von FBAS Signalen geeignetes Muster wird aufgeschaltet und am Ausgang des V-MUX wird dieses in seinen spezifischen Kenngrößen definierte Signal gemessen. Dieser Test soll die Anforderungen mit der Nummer (15, 20, 22, 24) verifizieren

Testaufbau:

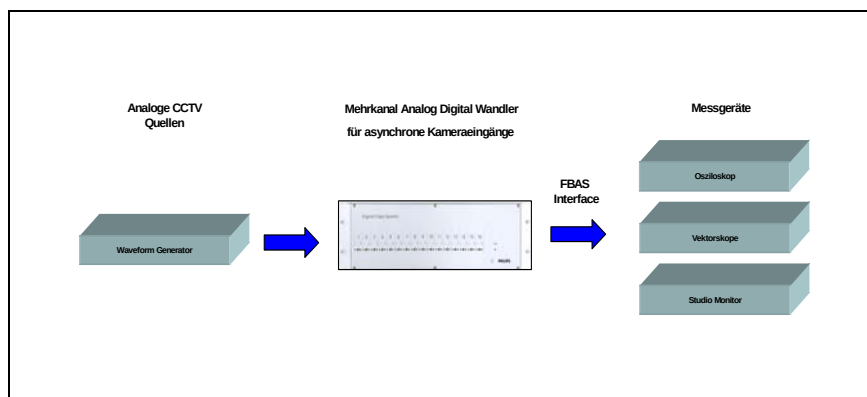


Abbildung 17 Testaufbau FBAS Ausgangssignalmessung

Erwartetes Ergebnis:

Durch sorgfältige Auswahl der Bauteile und deren Verifikation in der FBAS Eigenschaft in der Designphase am Evaluation Board, können vorab gute FBAS Eigenschaften prognostiziert werden.

Ergebnis:

Die Verifikation des FBAS Signals erfolgt in mehreren Stufen. Mit dem Anlegen einer Grautreppe kann der Signalpegel des BAS Signals optimal vermessen werden. Die Parameter aus der Tabelle Tabelle 6 Frequenzkennwerte PAL VIDEO

Elektrische Kennwerte PAL VIDEO sind mit der Grautreppe und einem Oszilloskop vermessen und verglichen worden.

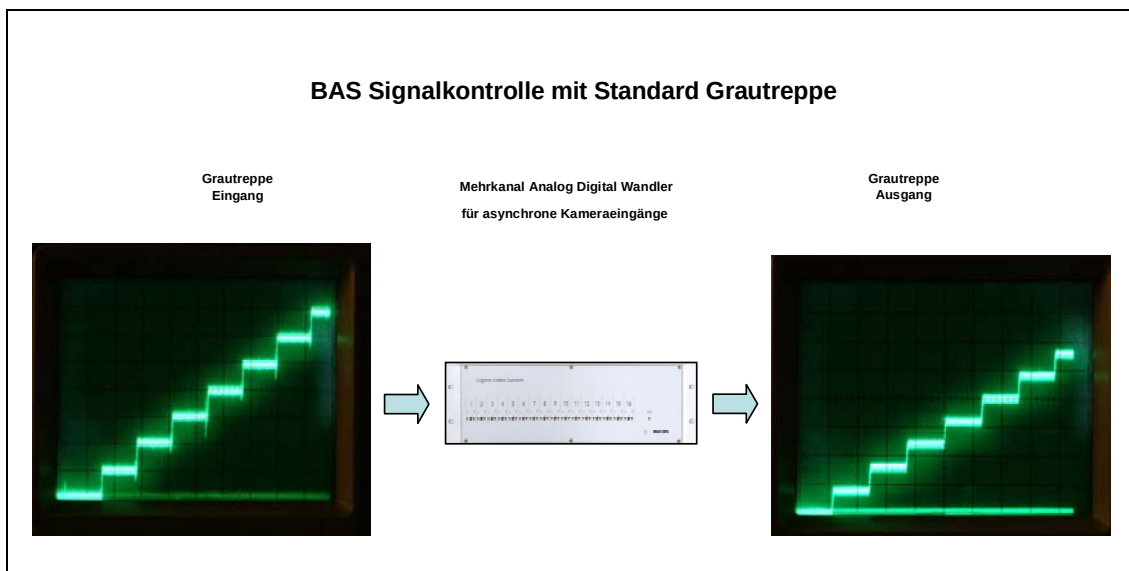


Abbildung 18 BAS Signalkontrolle

Der Test erfolgte an jedem Eingang mit der maximalen Bildrate pro Kanal, um eventuelle Probleme am YUV Bus erkennen zu können. Alle Kanäle haben den Anforderungen von PAL Signalen entsprochen.

Test 2 soll das Farbverhalten des Signals verifizieren. Wie im BAS Fall wird ein Standard Signal (hier ein Farbbalken) an den Eingang gelegt und das Pegelverhalten sowie das Phasenverhalten der einzelnen Kanäle überprüft. Die Überprüfung der Pegel ist wie schon im BAS Fall mit einem Oszilloskop gemacht worden. Die Phasenlage ist mit einem Vektorskop vermessen worden. Das Ausgangssignal hat gegenüber dem Eingangssignal leichte Farb-

Veränderungen die innerhalb des Toleranzbereiches liegen. Die subjektive Kontrolle über einen Studiemonitor konnte das Messergebnis unterstreichen.

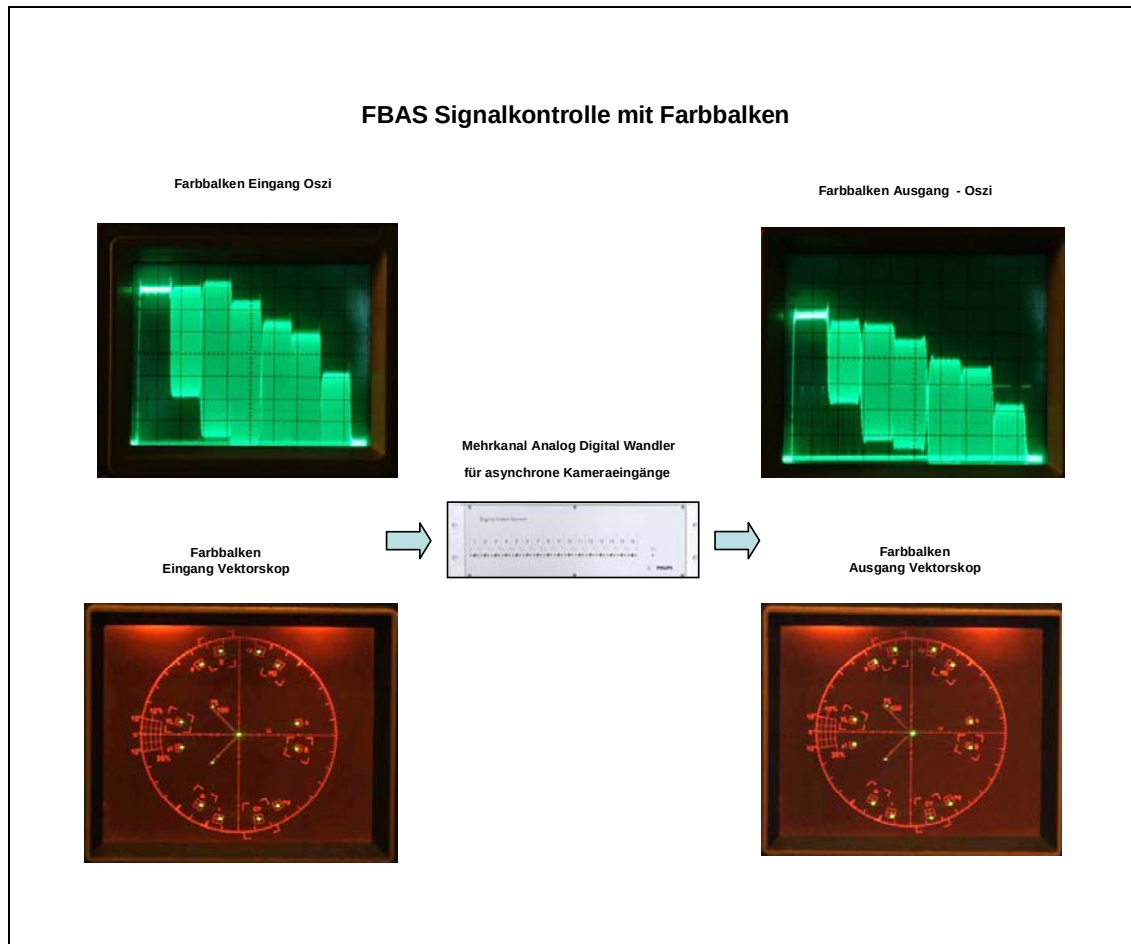


Abbildung 19 FBAS Signalkontrolle

Interpretation:

Wird das Zerlegen und wieder Zusammensetzen mit Normbausteinen der Videotechnik gemacht, so kann erwartet werden, dass am Ausgang wieder ein Normsignal entsteht. Die kleinen Signal Änderungen im Farbverhalten und Pegel sind durch die Anpassung des Signals beim Umkodieren entstanden. Die eingestellten Parameter der A/D D/A Wandler sind empirisch am Evaluation Board ermittelt worden und finden sich nun im Test wieder.

10.5.2 Auflösung des Ausgangssignals

Wie gut ist die Abbildung des Eingangssignals zum Ausgangssignal in Bezug auf die Detailwiedergabe von Konturen und Kontrast und wie groß ist der Dynamikbereich? Durch die Wandlung ist mit einer gewissen Reduktion des Dynamikumfanges und der Auflösung zu rechnen. Eingangs wird ein Ausschnitt von 704x288 Pixel aus dem ganzen Halbbild von 720 x 288 herausgeschnitten und mit 8 Bit quantisiert, um dann am Ausgang wieder gedehnt und in ein analoges Signal gewandelt zu werden. Zur Erfüllung und Bewältigung der harten Forderungen, Verarbeiten von asynchronen Signalen am Eingang, Äquidistanz der Bildfolge und einer hohen Bildrate, wurde ein Kompromiss im Design bezüglich der maximalen Auflösung getroffen. Dieser Test soll die Anforderungen mit der Nummer (15, 20, 23, 24) verifizieren.

Testaufbau:

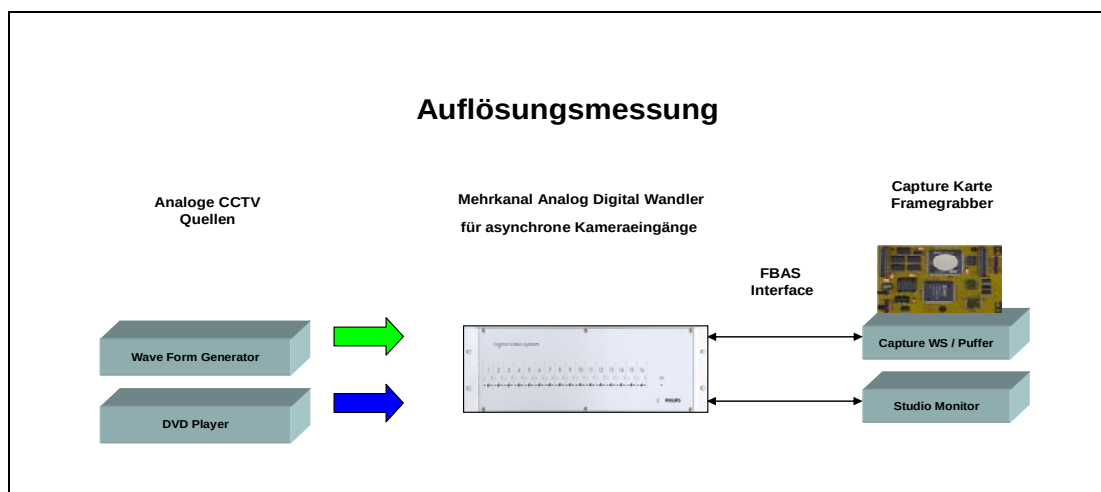


Abbildung 20 Testaufbau Auflösungs- und Dynamikmessung

Erwartetes Ergebnis:

Der Umkodierungsvorgang der Videosignale ist verlustbehaftet und das ausgegebene Bild wird aus einem Halbbild zusammengesetzt. Es ist zu erwarten, dass der Dynamikbereich als auch die Auflösung in vertikaler Richtung reduziert sind.

Ergebnis:

Zur Verifikation der tatsächlichen Auflösung und des Dynamikbereichs steht eine Vielzahl von Testpattern zu Verfügung. Die nun beschriebenen Ergebnisse sind ein Auszug der Testreihe, wo die Effekte der Auflösungsreduktion sehr gut visualisiert werden konnten. Ein spezielles Testbild, ähnlich dem Siemensstern wurde erstellt und am Eingang des V-MUX angelegt. Der Ausgang ist einerseits an einem Studio Monitor angezeigt und auch digital erfasst worden, wo die Vermessung digital erfolgt ist. Die subjektive Bewertung der Auflösung am Studiomonitor, ist in der CCTV Technik bis auch zur Bewertung von Digitalkameras eine gebräuchliche Methode, wenn auch nicht immer leicht reproduzierbar. Die objektive Bewertung erfolgte durch Vermessung der Dateigrößen am Eingang und am Ausgang des V-MUX.

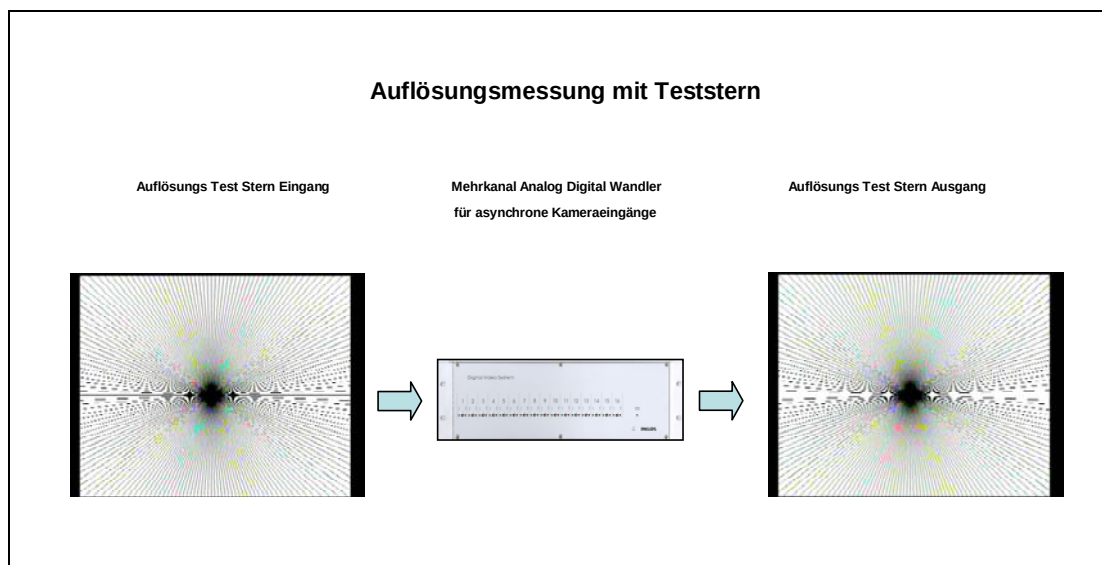


Abbildung 21 Auflösungsmessung mit Teststern

Interpretation:

Bei Strukturen die in die Größenordnung einer Zeilenbreite kommen, sind einerseits die Schwächen vom Zeilensprungverfahren erkennbar, andererseits die Reduktion der Auflösung durch die Bearbeitung nur eines Halbbildes. Durch die Notwendigkeit einem schnellen Bildflusses den Vorteil zu geben, um eine Ereignissituation besser abbilden zu können, ist eine absolute Auflösung die

geringfügig unter der maximal mögliche Auflösung von 704 x 288 liegt, ein guter Kompromiss.

10.5.3 Eingangskanalverhalten

Wie verhält sich der V-MUX bei Beschaltung von unterschiedlichen Quellen am Eingang? Diese Frage soll mit diesem Versuchsaufbau beantwortet werden, wo gezielt nicht normgerechte, zueinander asynchrone, mit großem Gleichstromanteil beaufschlagte und Fehlangepasste Videos an den Eingang des V-MUX gelegt werden. Dieser Test soll die Anforderungen mit der Nummer (1, 4) verifizieren

Testaufbau:

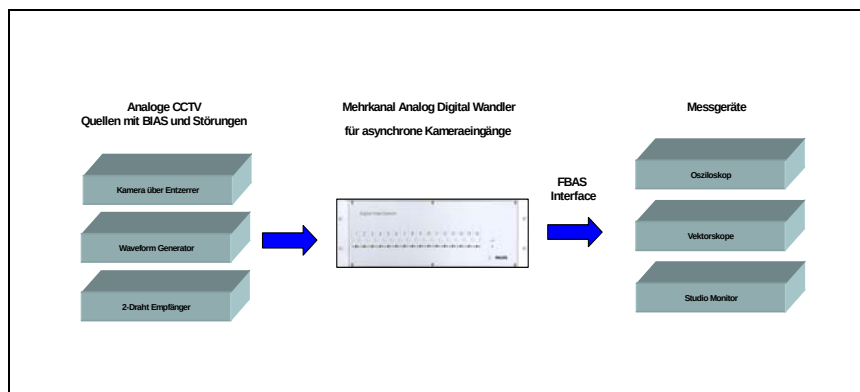


Abbildung 22 Testaufbau Eingangssignalverhalten

Erwartetes Ergebnis:

Durch die Architektur des V-MUX, wo jeder Eingang mit einem eigenem V-RAM und A/D Wandler bestückt ist, kann man davon ausgehen, dass die Störeinflüsse bei Anschluss eines sehr schlechten Videosignals sich zumindest nur auf einen Videokanal auswirken. Die verwendeten Bauteile gelten als sehr stabil gegen schlechte Signalqualität und sollten erst bei sehr großer Abweichung gegen ein Normsignal ausfallen.

Ergebnis:

Die Verifikation des Signalverhaltens erfolgte mit der Framegrabberkarte und einer Schnittsoftware. Ziel der Verifikation war, wenn ein Signal ohne Störungsanzeige an der V-MUX Front anliegt, dann muss es an den Ausgang weitergegeben werden. Konkret getestet wurde das Verhalten folgender Signale:

- Verhalten bei Synchroner und asynchroner Quellenanschaltung
- Verhalten bei nicht Standard FBAS Überlagerung eines Gleichstromanteils außerhalb der Toleranz
- Eingangsempfindlichkeit +dB / - dB
- Verhalten bei Fehlanpassung

Die Signale sind, wenn das Eingangssignal noch innerhalb der PAL Norm lag, immer angezeigt worden. Probleme gibt es bei Einspeisung von zu hohem Gleichstromanteil im Video, wo dann der Eingang des A/D Wandlers ein schwarzes Bild liefert. Dieses schwarze Bild wurde nicht als Fehler erkannt. Wenn Signale mit zu hohem Gleichstrom Anteil vermutet werden, das kommt bei Herstellern von speziellen Entzerrverstärkern und Fernspeisenetzteilen vor, ist ein Block- Kondensator am Eingang anzubringen um den Gleichspannungsanteil wegzufiltern.

Interpretation:

Jeder Eingangskanal besteht aus einem voll bestückten A/D Wandler gefolgt von einem VRAM. Die Stabilität des Wandlers bleibt auch bei sehr wechselnden Eingangssignalen erhalten. Auch bei Störungen eines Kanals bleiben die übrigen Kanäle betriebsbereit. Das Videobild des gestörten Kanals wird dann aufgrund der Zwischenspeicherung pro Kanal und der Forderung des kontinuierlichen Videostroms am Ausgang gültig anliegen.

10.5.4 Eingangssignalverzögerung

Speziell beim Steuern von schwenkbaren Kameras, oder dem Fokussieren, wird ein sehr schnelles Ein – Ausgangsverhalten gebraucht. Die Verzögerung zwischen einer manuellen Aktion eines Bedieners und dem angezeigten Livebild soll innerhalb von 10 Halbbildern liegen (ca. 200ms). Mit dem nun folgenden Test soll das Ein- Ausgangsverhalten des V-MUX getestet werden. Diese Verzögerung addiert mit der Verzögerung des Framegrabbers und einer nachfolgenden Analyse oder Komprimierung, ergibt dann die Gesamtverzögerung. Dieser Test soll die Anforderungen mit der Nummer (30) verifizieren.

Testaufbau:

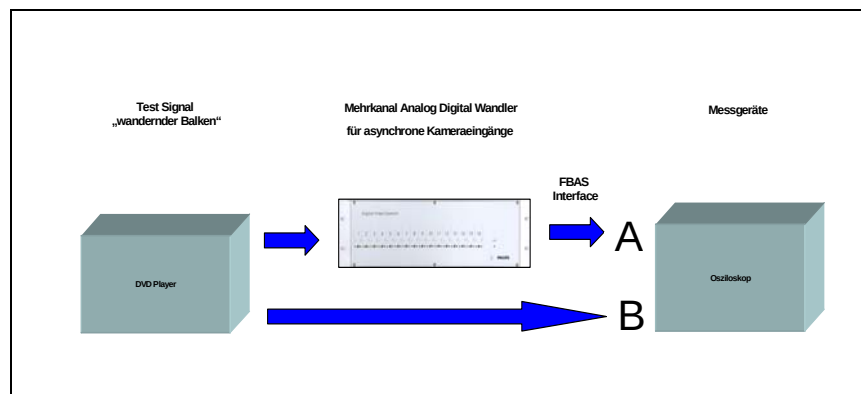


Abbildung 23 Eingangssignalverzögerung

Erwartetes Ergebnis:

Das kontinuierliche Schreiben des VRAM und gleichzeitiges paralleles Auslesen des Speichers kann in kürzester Zeit erfolgen, daher wird mit einer eher kleinen Verzögerung zwischen dem Eingangssignal und dem am Ausgang der VMUX anstehenden Signal zu rechnen sein.

Ergebnis:

Das Prüfen einer sehr kurzen Verzögerung stellt eine gewisse Herausforderung an das Messequipment, zumal die Messung einfach zu reproduzieren sein soll. Die Entscheidung fiel auf eine manuell erstellte Testsequenz, wo ein Balken horizontal durch das Bild gezogen wird. Der Balken hat eine Strichstärke in der Größenordnung der horizontalen Auflösung. In Jedem Halbbild wandert der Balken um die Strichstärke nach rechts und durchläuft das sichtbare Bild innerhalb einer Sekunde. Diese Sequenz wird auf eine Video DVD gebrannt und dient als Test Sequenz. Gemessen wurde die Differenz der beiden Signale mit einem Oszilloskop, wo das Eingangssignal und das Ausgangssignal gleichzeitig dargestellt sind. Vom Start des ersten Balkens ganz links bis zum Ende vergeht eine Zeit von 50 Halbbildern, das entspricht 1000ms. Die Messung ergab eine Verzögerung von 40 ms zwischen Eingang und Ausgang. Diese Verzögerung entspricht der Zeit von 2 Halbbildern.

Interpretation:

Das Einlesen eines Halbbildes dauert 20ms, Das parallele Auslesen geht in einem Bruchteil dieser Zeit. Mit dem Zusammenbau und Einfügen des Signals in eine Synchrone Bildfolge muss bis zum nächsten Sync- Impuls gewartet werden. Die somit maximal entstehende Zeitspanne zwischen Eingangssignal und Ausgangssignal ist 40 ms. Unter optimalen Bedingungen und synchronisierten Kameras, ist sogar eine minimale Verzögerung von 20 ms erreichbar.

10.5.5 Äquidistanz der Bildfolge

Zur Überprüfung einer der Hauptforderungen des Multiplexers wurden zwei spezielle Videosequenzen und mehrere unabhängige, asynchrone Quellen an die Eingänge des V-MUX gelegt. Eine Sequenz, wo jedes einzelne Halbbild markiert ist war von einer Test DVD. Die zweite DVD wurde speziell angefertigt und jedes Halbbild nummeriert. Dieser Test soll die Anforderungen mit der Nummer (2, 3, 8,10,19, 22, 29) verifizieren

Testaufbau:

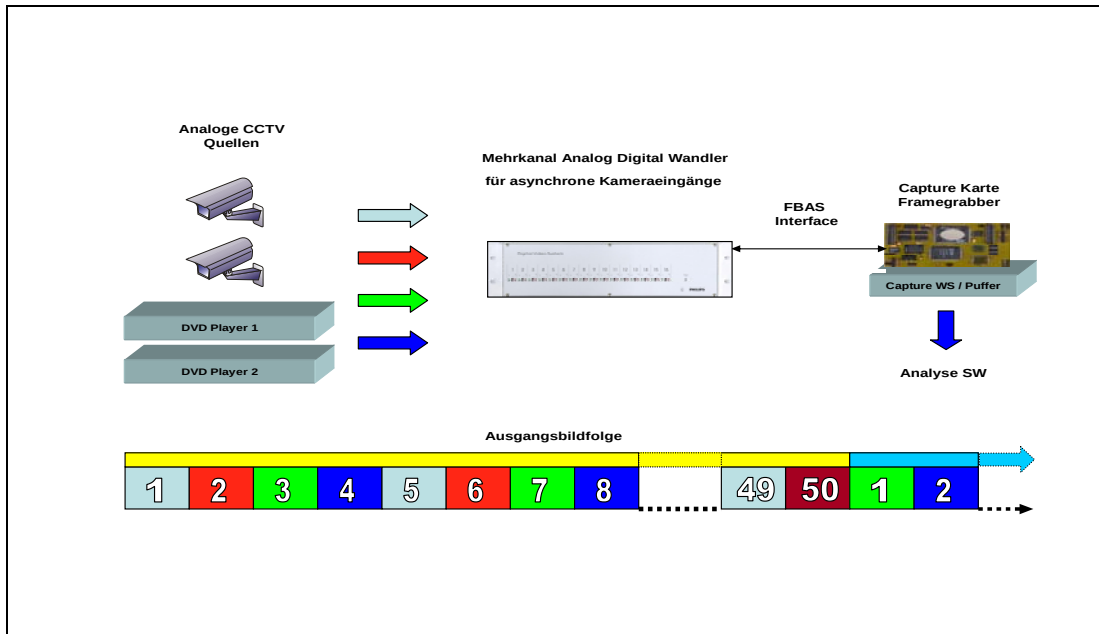


Abbildung 24 Testaufbau Äquidistanz der Bildfolge

Erwartetes Ergebnis:

Unabhängig von den angeschalteten Quellen haben die einzelnen anstehenden Halbbilder am Ausgang des V-MUX immer denselben Abstand. Bei einer Einstellung von $50/10 = 5$ Halbbilder / s ist der Abstand der einzelnen individuellen Kamerabilder $20\text{ms} * 5 = 100\text{ms}$.

Ergebnis:

Die Abstände der einzelnen individuellen Kameras sind, unabhängig der eingestellten individuellen Bildrate, immer konstant.

Interpretation:

Durch den Aufbau des V-MUX, stehen immer gültige Halbbilder am YUV-BUS an. Der Microcontroller holt die Bilder je nach Einstellung vom Bus ab, und schaltet diese an den Ausgang durch. Da am Ausgang ein gültiges FBAS Signal anstehen muss, ist die Taktfrequenz ($1/20\text{ms}$) vorgegeben, und die Äquidistanz eingehalten.

10.5.6 Kontrolle der Bildfolge und Bildrate

Im Test der Äquidistanz wurde der Abstand der einzelnen Bilder des Videostroms am Ausgang geprüft. In diesem Teil der Performanceanalyse soll nun die maximale Bildrate, und die Einhaltung der Bildfolge zwischen den einzelnen Kanälen, überprüft werden. Die Forderung 1 Bild einer Kamera innerhalb einer Sekunde am Ausgang anzuzeigen, konnte schon aus den Ergebnissen der Äquidistanz Prüfung positiv beantwortet werden. Der Testaufbau erfolgte mit gleichen Quellen und Testsequenzen wie im Kapitel [10.5.5](#). Dieser Test soll die Anforderungen mit der Nummer (4, 9,11, 12, 13, 14, 16, 17, 29) verifizieren.

Erwartetes Ergebnis:

Aufgrund des Designs, je Kanal einen Videospeicher zu verwenden, stehen alle Bilder der angeschlossenen Kameras jederzeit zum Abruf bereit. Beim synchronen schnellen Auslesen des Speichers muss eine gewünschte Bildfolge, und auch die maximale Bildrate von 50 Bildern pro Sekunde, erreicht werden können.

Ergebnis:

Die maximale Bildfolge von 50 Halbbildern bei einer angeschlossenen Kamera, als auch die mittlere Bildfolge von $50/16 = 3,125$ Bildern pro Sekunde, konnten gemessen und positiv verifiziert werden. Beim Mischbetrieb von Schwarzweiß- und Farbkameras ist auch keine Veränderung der Bildfolge aufgetreten.

Interpretation:

Durch den Aufbau des V-MUX, stehen immer gültige Halbbilder am YUV – BUS an. Der Mikrocontroller holt die Bilder je nach Betriebsart und anstehender Alarmpriorisierung vom Bus ab und schaltet diese an den Ausgang durch.

10.5.7 Alarmverhalten

Die Bildrate am Ausgang des V- MUX soll abhängig der Alarmkontaktzustände und der Steuerung über die serielle Schnittstelle verändert werden können. Die Alarmkontakte bewirken eine Erhöhung der Bildrate abhängig von den eingestellten Parametern und der Firmware. Über die serielle Schnittstelle kann eine individuelle Bildrate pro Kanal vorgegeben werden. In diesem Abschnitt soll die Veränderung der Bildrate, bei Einhaltung der Äquidistanz überprüft werden. Dieser Test soll die Anforderungen mit der Nummer (13, 16, 17, 18) verifizieren.

Testaufbau:

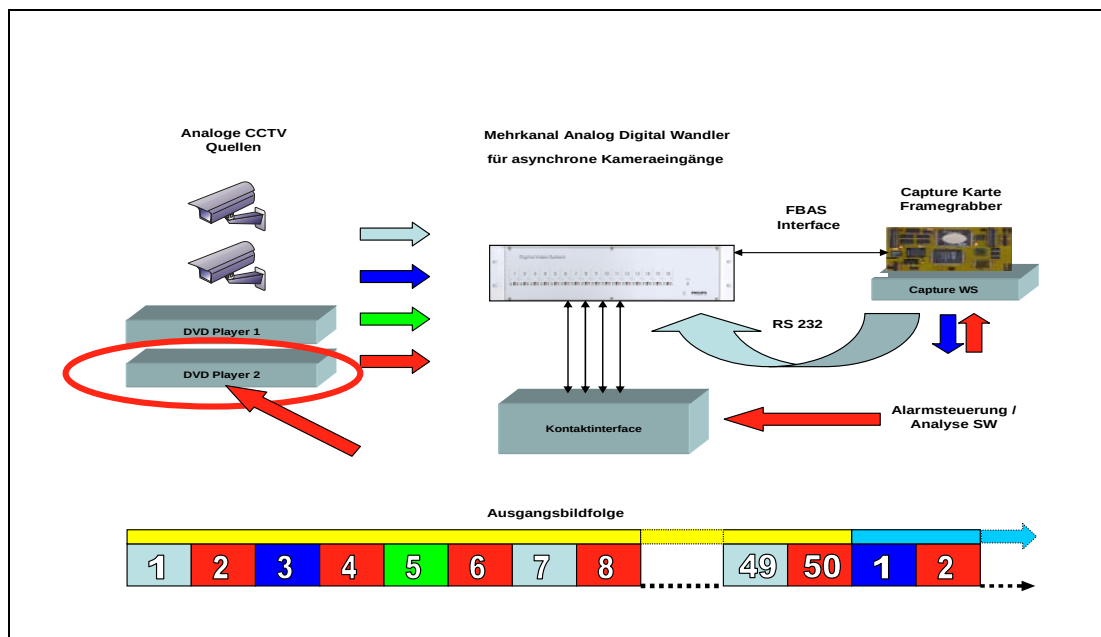


Abbildung 25 Testaufbau Alarmverhalten

Erwartetes Ergebnis:

Eine Änderung der Bildfolge und Bildrate sollte aufgrund des Designs innerhalb eines Halbbildes, also innerhalb von 20 ms erfolgen können. Abhängig von der Differenz, vom Anforderungszeitpunkt zum Synchronisationszeitpunkt, kann sich eine Verschiebung auf bis zu 40 ms ergeben, bis eine Änderung der Bildfolge und Bildrate durchgreift.

Ergebnis:

Die Messung erfolgte durch Einspeisung von Signalen mit markierten Bildern zur eindeutigen Identifikation. Die Anforderungen zur Bildratenerhöhung sind zyklisch über ein Kontrollprogramm erfolgt. Die Änderung der Bildraten und Bildfolgen sind wie erwartet, innerhalb von maximal 40ms erfolgt. Die Gesamtbildrate kann innerhalb einer Sekunde maximal 50 Bilder für alle 16 angeschlossenen Kanäle betragen.

Interpretation:

Innerhalb einer Sekunde soll mindestens 1 Bild pro Alarmkamera gespeichert werden, so lautete die Anforderung. Dieser Wunsch kann mit dem V-MUX der in dieser Arbeit verifiziert und getestet wurde in vollbestückter Ausführung mit 32 Kanälen garantiert und um 50 % übererfüllt werden. Die Leistungsfähigkeit ist auf die Architektur zurückzuführen, denn nur wenn jeder Videoeingang eine voll autark funktionierende Wandlereinheit besitzt, kann mit der erforderlichen Präzision und Geschwindigkeit der Kanal am Ausgang gewechselt werden.

10.5.8 Störmeldungserkennung – Ausgabe

Im Industriellen Einsatz, wo mehrere hundert CCTV Kameras ein komplexes Überwachungssystem bilden, ist es wichtig, immer den aktuellen Systemzustand bis zur Quelle zu kennen. Bei live- Beobachtung von wenigen Kameras fällt eine Störung sehr schnell auf. Wird nur mehr im Hintergrund aufgezeichnet und alarmiert, so ist es wichtig, Fehlzustände sehr schnell an den Bediener oder Systemadministrator zu melden. Dieses Kapitel soll die

Meldungen jedes Kanals auf wichtige Kamerastörsymptome behandeln. Dieser Test soll die Anforderungen mit der Nummer (7, 25, 26, 27, 28,) verifizieren

Erwartetes Ergebnis:

Meldungen von Störungen des Kameraeingangskanals, die vom A/D Wandler am Eingang erkannt werden, wie Syncverlust, Video low und Video high sollten ohne Probleme an den Ausgang durchgeschaltet werden.

Ergebnis:

Das Provozieren eines Syncverlustes ist ohne Probleme visualisiert worden. Das Anlegen eines zu hohen DC Videopegels ab 1,6 V bewirkte eine Abschaltung des A/D Wandlers ohne Störmeldung, so dass ein schwarzes Bild an den Ausgang geschaltet wurde. Hier sind geeignete Maßnahmen in der Systemsoftware zu ergreifen, um auch diese Fehler erkennen zu können.

Interpretation:

Einfache Störungen werden vom A/D Wandler am Eingang erkannt, und auch visualisiert. Komplexe Störmeldungen, wie ein Abdecken oder das Blenden der Kamera, sind genauso wie das mögliche Verdrehen der Kamera in einer eigenen Software außerhalb des V-MUX zu realisieren, um diese zu optimieren.

10.6 Erkenntnisse

Alle Messwerte und Ergebnisse hatten den Anforderungen gemäß der Tabelle in Kapitel 4.2 entsprochen. Die Performance in der Alarmbehandlung und Datenrate pro Kanal hat die geforderten Projektanforderungen weit übertroffen, so dass der Serienfertigung nichts im Weg stand und die Realisierungszeit eingehalten werden konnte.

11 Zusammenfassung

Diese Arbeit repräsentiert den Werdegang eines markttauglichen Produktes von der Idee bis zur Realisierung. Der Fokus dieser Arbeit lag in der Formulierung und Verifikation der im Kapitel 4.2 erstellten Benutzeranforderungen. Die formulierten Anforderungen entstammen konkreten Wünschen aus der Industrie. Entwicklung und Fertigung des Gerätes wurde von PKE Electronics AG initiiert und getragen. Die Entscheidungen im Entwicklungs- und Realisierungsprozess wurden vom Management, Produktmanagement, Technikern und Entwicklern getragen. Der Test wurde als Black Box Test ausgeführt, wobei Kenntnisse des Designs einbezogen wurden. Im Normalfall stehen solche Daten für den Test nicht zu Verfügung, oder sie müssen sehr aufwendig recherchiert werden.

Grund der Neuentwicklung war, dass zum Zeitpunkt der konkreten Kundenanforderung kein passendes Produkt am Markt verfügbar war. Der Anreiz des Projektes war so groß, dass unter erheblichem Zeitdruck eine Neuentwicklung des Mehrkanal Analog Digital Wandlers für asynchrone Videoeingänge gestartet wurde. Der Wandler stellt eine Basiskomponente in hybriden digitalen CCTV Systemen dar. Meist ist es aufgrund großer Kamerazahl nicht möglich alle Kameras einfach zu synchronisieren, um mit am Markt erhältlichen Systemen ausreichende und geforderte Performance in der Bildwiederholrate zu erreichen.

Schnelle Realisierung und robuste Technik wurde aufgrund der erwarteten Stückzahl der Vorzug gegen preisgünstige komplizierte Technik gegeben. Das Ergebnis in Form eines Prototyps sollte gegen die Anforderungen verifiziert werden. Zu diesem Zeitpunkt war die Software zur Aufnahme und Analyse der Videodaten noch nicht zu Verfügung. Die Parameter der Encoder und Decoder bezüglich des Standardsignals wurden empirisch ermittelt und angepasst. Die Ergebnisse der Performanceanalysen gaben dann den Startschuss für die Serienfertigung.

12 Literaturverzeichnis

- [1] Matthias G. Döring, Digitale CCTV-Systeme Moderne Technik der Videoüberwachung ISBN 3-87081-340-7, 2004
- [2] Michael Gwozdek, Lexikon der Videoüberwachungstechnik ISBN 3-7785-2896-3 Hüthing, 2002
- [3] Hitachi Datenblatt HM530281R Series 331,776-word ´ 8-bit Frame Memory ADE-203-251B Rev. 1.0 June 6, 1997
- [4] Heinrich Hübscher Elektrotechnik Kommunikationselektronik 2 (Radio- und Fernsehtechnik) ISBN 3-7034-8313-X Westermann Wien,
- [5] Peter Hruschka, Chris Rupp Agile Softwareentwicklung für Embedded Real-Time Systems mit UML ISBN 3-446-31997-8 Hanser, 2002
- [6] Philips Semiconductors SAA7110A Datenblatt Enhanced Video Input Processor (EVIP), 1996
- [7] Philips Semiconductors Datenblatt SAA7184 SAA7185B Digital Video Encoders (DENC2-M6),1996
- [8] Chris Rupp, Requirements – Engineering und –Management Professionelle, iterative Anforderungsanalyse für IT-Systeme ISBN 3-446-21960-9 Hanser, 2002
- [9] U.Schmidt, Professionelle Videotechnik ISBN 3-540-66854-3, 2000
- [10] Dr.-Ing. Ulrich Tietze & Dr.-Ing. Christoph Schenk Halbleiter Schaltungstechnik, Springer Verlag ISBN 3-540-56184-6 10.Auflage, 1993
- [11] MC68302 Integrated Multiprotocol Processor User's manual, 1993

13 Abbildungsverzeichnis

Abbildung 1 Hauptkomponenten eines CCTV Systems	13
Abbildung 2 Analoges CCTV System mit Management	20
Abbildung 3 Hybrides CCTV System mit Management	21
Abbildung 4 digitales CCTV System mit Management	22
Abbildung 5 Analogschalter mit zentralem Video RAM	27
Abbildung 6 FBAS Signalform	31
Abbildung 7 Globales V-RAM als Schalter	33
Abbildung 8 Diskretes V-RAM pro Videokanal	34
Abbildung 9 Systemaufbau.....	38
Abbildung 10 Systementwurf Eingangsmodul	40
Abbildung 11 Systementwurf Basismodul	41
Abbildung 12 Basisplatine	43
Abbildung 13 Eingangsmodul Bauteilseite	44
Abbildung 14 V-MUX Front geschlossen.....	46
Abbildung 15 V-MUX Front offen.....	46
Abbildung 16 V-MUX Rückansicht	47
Abbildung 17 Testaufbau FBAS Ausgangssignalmessung.....	54
Abbildung 18 BAS Signalkontrolle	55
Abbildung 19 FBAS Signalkontrolle.....	56
Abbildung 20 Testaufbau Auflösungsmessung	57
Abbildung 21 Auflösungsmessung mit Teststern.....	58
Abbildung 22 Testaufbau Eingangssignalverhalten.....	59
Abbildung 23 Eingangssignalverzögerung	61
Abbildung 24 Testaufbau Äquidistanz der Bildfolge	63
Abbildung 25 Testaufbau Alarmverhalten.....	65
Abbildung 26 Datenstromanalyse JPEG	75
Abbildung 27 Evaluierungsboard DPC7146 V2.3.....	76
Abbildung 28 Blockschaltbild Eingangsmodul	76
Abbildung 29 Printlayout Eingangsmodul	78
Abbildung 30 Printlayout Basisplatine	79

14 Tabellenverzeichnis

Tabelle 1 Auflösung digitaler Videobilder	11
Tabelle 2 Anforderungskatalog.....	15
Tabelle 3 Konstruktive Anforderungen	16
Tabelle 4 Ergebnisse der Marktanalyse	23
Tabelle 5 Abtastkennwerte für PAL Video	30
Tabelle 6 Frequenzkennwerte PAL VIDEO	30
Tabelle 7 Elektrische Kennwerte PAL VIDEO	30
Tabelle 8 Kennwerte Digitaler Videosignale nach CCIR 601.....	32
Tabelle 9 Anforderungskatalog mit Testergebnissen	73
Tabelle 10 Konstruktive Anforderungen mit Ergebnis	74
Tabelle 11 Steckerbelegung Eingangsmodul	77
Tabelle 12 Steckerbelegung Alarmstecker	80
Tabelle 13 Steckerbelegung RS232.....	80
Tabelle14 Steckerbelegung YUV-BUS.....	81

15 Anhang

15.1 Test cases versus Use Cases

Durch die in Kapitel Performance Analysen durchgeführten Tests sind alle Anforderungen positiv auf Erreichung überprüft worden.

Requirement Beschreibung	Kapitel Nr Test Case	Use Case Nr
Die Grundauführung des V-MUX soll aus 16 Videoeingangskanälen bestehen.	10.5.3	ANF-1
Das Anschließen und die zyklische Durchschaltung von nichtsynchrone Kameras muss möglich sein.	10.5.5	ANF-2
Der V-MUX soll am Eingang Standard FBAS Signale verarbeiten können.	10.5.5	ANF-3
An den Video Eingängen des V-MUX sollen Standard Farb- und auch Schwarzweiß Kameras gleichzeitig und auch gemischt betrieben werden können.	10.5.3, 10.5.6	ANF-4
Das Design soll die Erweiterung auf den Anschluss von Y/C-Signalen vorsehen.	erfüllt	ANF-5
Die Kaskadierung in 16 er Schritten bis auf 32 Videoeingangskanäle soll möglich sein.	erfüllt	ANF-6
Alarmeingänge und die Signalisierung der Kanalstörungen sind bei Kaskadierung, so wie bei der Basiseinheit auszuführen.	10.5.8	ANF-7
Der Videoausgang des Multiplexers soll einen konstanten, synchronen FBAS Stream von Videobildern liefern.	10.5.5	ANF-8
Die Bildrate am Ausgang des V-MUX muss konstant auf 50 Halbbilder /s gehalten werden um einen kontinuierlichen Videostrom zu erhalten.	10.5.6	ANF-9
Jedes einzelne Halbbild des Videostroms am Ausgang des V-MUX muss von verschiedenen Kameras oder Videoquellen sein können.	10.5.5	ANF-10
Die maximale Bildrate pro Videokanal muss ereignisgesteuert über Alarmeingänge oder der Seriellen Schnittstelle, bis auf 25 Halbbilder / s erhöht werden können.	10.5.6	ANF-11
Die Bildrate soll von außen über potentialfreie Alarm Kontakte verändert werden können.	10.5.6	ANF-12
Die Bildrate soll von außen über die serielle Schnittstelle verändert werden können.	10.5.6, 10.5.7	ANF-13

Requirement Beschreibung

Kapitel Nr Use

	Test Case	Case Nr
Innerhalb einer Sekunde muss von einer angeforderten Kamera mindestens 1 Bild am Ausgang ausgegeben werden, unabhängig in welcher Betriebsart sich das Gerät befindet. Diese Forderung ist mit höchster Priorität zu verfolgen, da sie eine wichtige Projektanforderung repräsentiert.	10.5.6	ANF-14
Die Ausgabe von Vollbildern muss möglich sein.	10.5.1, 10.5.2	ANF-15
Die Bildfolge am Ausgang des V-MUX soll durch potential freie Alarmkontakte am V-MUX verändert und gesteuert werden können.	10.5.6, 10.5.7	ANF-16
Die Bildfolge am Ausgang des V_MUX soll durch die serielle Schnittstelle erfolgen können.	10.5.6, 10.5.7	ANF-17
Die Parametrierung des V-MUX soll über eine serielle Schnittstelle erfolgen.	10.5.7	ANF-18
Es ist darauf zu achten, dass die Äquidistanz der Bildfolge von allen Kameras gegeben ist.	10.5.5	ANF-19
Das Videosignal am Ausgang des V-MUX muss einem Standard FBAS Signal entsprechend CCIR-601 sein.	10.5.1, 10.5.2	ANF-20
Das Design soll die Erweiterung auf die Ausgabe von Y/C-Signalen vorsehen.	erfüllt	ANF-21
Das Videosignal muss von einem am Markt erhältlichen Framegrabber , verarbeitbar sein, um im ersten Schritt des Gesamtkonzeptes die Videospeicherung ohne Neuentwicklung einer digitalen Framegrabberkarte realisieren zu können. Als Produktvorgabe soll eine MIRO DC20 oder DC30 Framegrabber Karte gelten.	10.5.1, 10.5.2, 10.5.5	ANF-22
Die geforderte Video-Auflösung soll min. 704 (H) x 288 (V) pro Halbbild betragen.	10.5.2	ANF-23
Zwischen den einzelnen Schnittpunkten der Signalweitergabe soll ein einheitlicher Farbraum verwendet werden, um ohne aufwendige Transformationen und Transcodierungen auszukommen.	10.5.1, 10.5.2	ANF-24
Das Videosignal am Eingang soll innerhalb von 3dB ohne eine Störmeldung zu generieren variabel sein.	10.5.8	ANF-25
Ein dem Videosignal überlagerter Gleichstromanteil , wie er oft zur Versorgung von Entzerrverstärkern innerhalb eines CCTV Systems verwendet wird, ist innerhalb der PAL Norm zu tolerieren.	10.5.8	ANF-26
Syncverlust soll als Störmeldung pro Kanal über eine optische Anzeige erfolgen.	10.5.8	ANF-27
Die Störmeldungen sollen über die serielle Schnittstelle an das Sicherheitsmanagementsystem weitergegeben werden.	10.5.8	ANF-28
Alle Kanäle sind abschaltbar auszuführen, um defekte Kameras oder Videoquellen leicht abschalten zu können.	10.5.5, 10.5.6	ANF-29
Die Verzögerung zwischen Eingangssignal und Ausgangssignal soll kleiner als 100ms sein.	10.5.4	ANF-30

Tabelle 9 Anforderungskatalog mit Testergebnissen

15.2 Konstruktive Anforderungen

Die konstruktiven Anforderungen wurden vor der Serienfertigung verifiziert und sind alle positiv bewertet worden.

Requirement Beschreibung	Ergebnis	Use Case Nr
Steckeranschlüsse sollen in BNC ausgeführt werden	<i>erfüllt</i>	K-ANF-1
Für die Stromversorgung sollen Standard Kaltgerätestecker verwendet werden.	<i>Internes Netzteil mit Kaltgerätestecker</i>	K-ANF-2
Die Kanten des Gehäuses sollen entgratet sein, um Verletzungen vorzubeugen.	<i>erfüllt</i>	K-ANF-3
Die serielle Schnittstelle soll an der Basiseinheit angebracht, als 25 poliger D-SUB Stecker ausgeführt werden.	<i>9- poliger D-Sub Stecker an der Rückseite</i>	K-ANF-4
Es sind zur Abführung der Verlustleistung ausreichend Lüftungsschlitze vorzusehen. Die Umgebungstemperatur im Schrank soll bis zu max 40° betragen können.	<i>erfüllt- Klimakammertest mit 55°C</i>	K-ANF-5
Die Einbautiefe des V-MUX soll 40 cm nicht überschreiten, damit im Schrankinneren noch Patchkabel geführt werden können.	<i>erfüllt</i>	K-ANF-6
Alle abnehmbaren Teile sollen rastend oder schraubend befestigt werden.	<i>erfüllt - Schraubverbindungen</i>	K-ANF-7
Die Befestigung am Schrank soll mit Standard 19“ Montagematerial erfolgen.	<i>erfüllt</i>	K-ANF-8
Das Aufrüsten oder Herausnehmen von defekten Bauteilen soll in kurzer Zeit erfolgen können. Vorgabe: 30' für Tausch oder Aufrüsten eines Videokanals.	<i>Tausch kann in weniger als 15' erfolgen.</i>	K-ANF-9
Die Anzeige und Schalter sollen an der Gerätefront ausgeführt werden.	<i>erfüllt</i>	K-ANF-10
Alle Modul Baugruppen sollen steckbar ausgeführt werden.	<i>erfüllt</i>	K-ANF-11
Der V_MUX soll für die Montage in einem 19“ Schrank ausgelegt werden.	<i>erfüllt</i>	K-ANF-12
Die Kaskadierung soll innerhalb einer Baugruppe erfolgen und nicht örtlich verteilt angeordnet werden, so dass der maximale Kabelweg 0,5m nicht überschreitet.	<i>erfüllt</i>	K-ANF-13
Der V-MUX soll den geltenden Normen (5022 - B) für EMV entsprechen.	<i>erfüllt</i>	K-ANF-14
Die ÖVE Norm für industrielle Geräte soll eingehalten werden	<i>erfüllt</i>	K-ANF-15

Tabelle 10 Konstruktive Anforderungen mit Ergebnis

15.3 Datenstromanalyse JPEG Bildgröße

Einzelbildgrößen und die daraus resultierende Datenrate eines digitalen Videostroms mit 25 Bilder /s.

Testsequenz:

- Sony Betacam
- JPEG Kompression Faktor 10

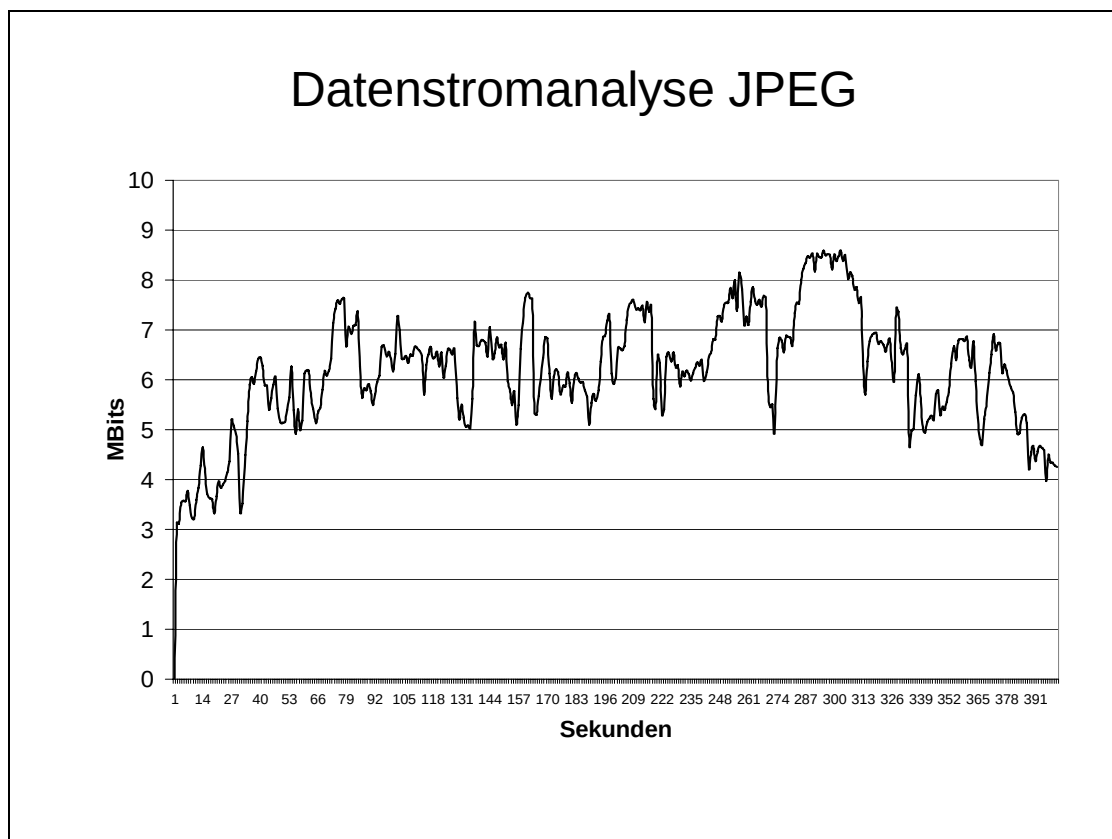


Abbildung 26 Datenstromanalyse JPEG

15.4 Evaluierungsboard DPC7146 V2.3



Abbildung 27 Evaluierungsboard DPC7146 V2.3

15.4.1 Blockschaltbild SIM-Modul

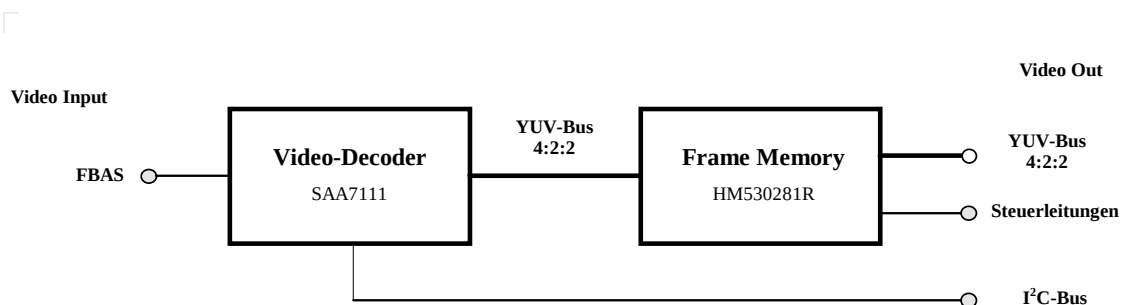


Abbildung 28 Blockschaltbild Eingangsmodul

15.5 SIM-Steckerbelegung (72 polig)

Pin	Signal	Pin	Signal
1	CVBS1 Video In 1	37	VDD +5V
2	AGND (VSSA) Analog GND	38	VDD +5V
3	CVBS2 Video In 2	39	GND (VSS)
4	AGND (VSSA) Analog GND	40	GND (VSS)
5	CHROMA Video In 3	41	
6	AGND (VSSA) Analog GND	42	RCK Encoder Clock
7	LUMA Video In 3	43	
8	AGND (VSSA) Analog GND	44	GND (VSS)
9		45	HREF* Horiz. Ref
10		46	GND (VSS)
11	AGND (VSSA) Analog GND	47	HS* Horiz. Sync
12	AGND (VSSA) Analog GND	48	GND (VSS)
13		49	VS* Vert. Sync
14		50	GND (VSS)
15	AGND (VSSA) Analog GND	51	ODD/EVEN* Odd Frame
16	AGND (VSSA) Analog GND	52	OE* Out Enable SIM
17		53	GND (VSS)
18		54	GND (VSS)
19		55	Y0 Y-Bus, Bit 0
20	VDDA Analog Power	56	Y1 Y-Bus, Bit 1
21	VDDA Analog Power	57	Y2 Y-Bus, Bit 2
22	AGND (VSSA) Analog GND	58	Y3 Y-Bus, Bit 3
23	AGND (VSSA) Analog GND	59	Y4 Y-Bus, Bit 4
24		60	Y5 Y-Bus, Bit 5
25		61	Y6 Y-Bus, Bit 6
26		62	Y7 Y-Bus, Bit 7
27		63	GND (VSS)
28		64	UV0 UV-Bus, Bit 0
29		65	UV1 UV-Bus, Bit 1
30	GND (VSS)	66	UV2 UV-Bus, Bit 2
31	SDA I ² C Data	67	UV3 UV-Bus, Bit 3
32	SEN* Enable I ² C	68	UV4 UV-Bus, Bit 4
33	SCL I ² C Clock	69	UV5 UV-Bus, Bit 5
34	GND (VSS)	70	UV6 UV-Bus, Bit 6
35	RES* Reset	71	UV7 UV-Bus, Bit 7
36	GND (VSS)	72	GND (VSS)

Tabelle 11 Steckerbelegung Eingangsmodul

15.5.1 Printlayout

SIM-Module: Video Input

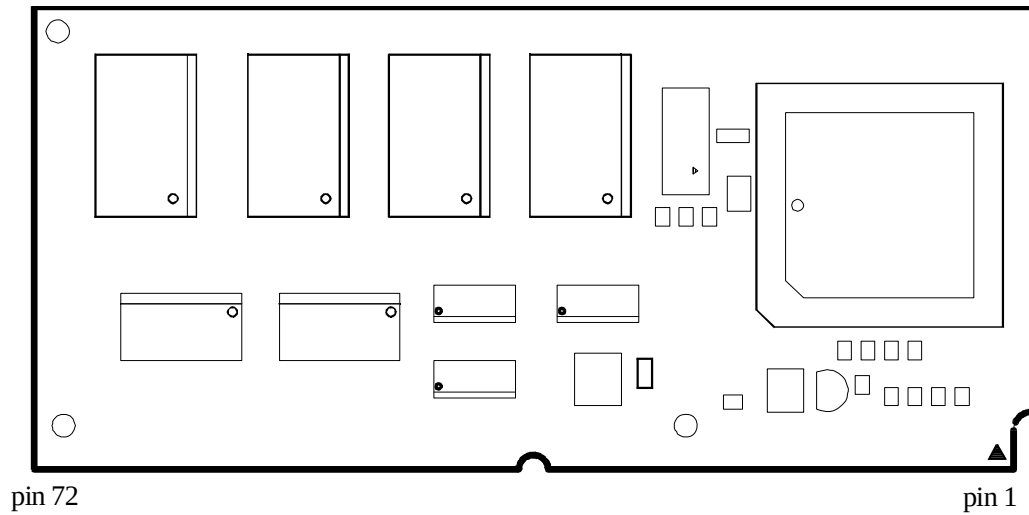


Abbildung 29 Printlayout Eingangsmodul

15.6 Printlayout - Basisplatine

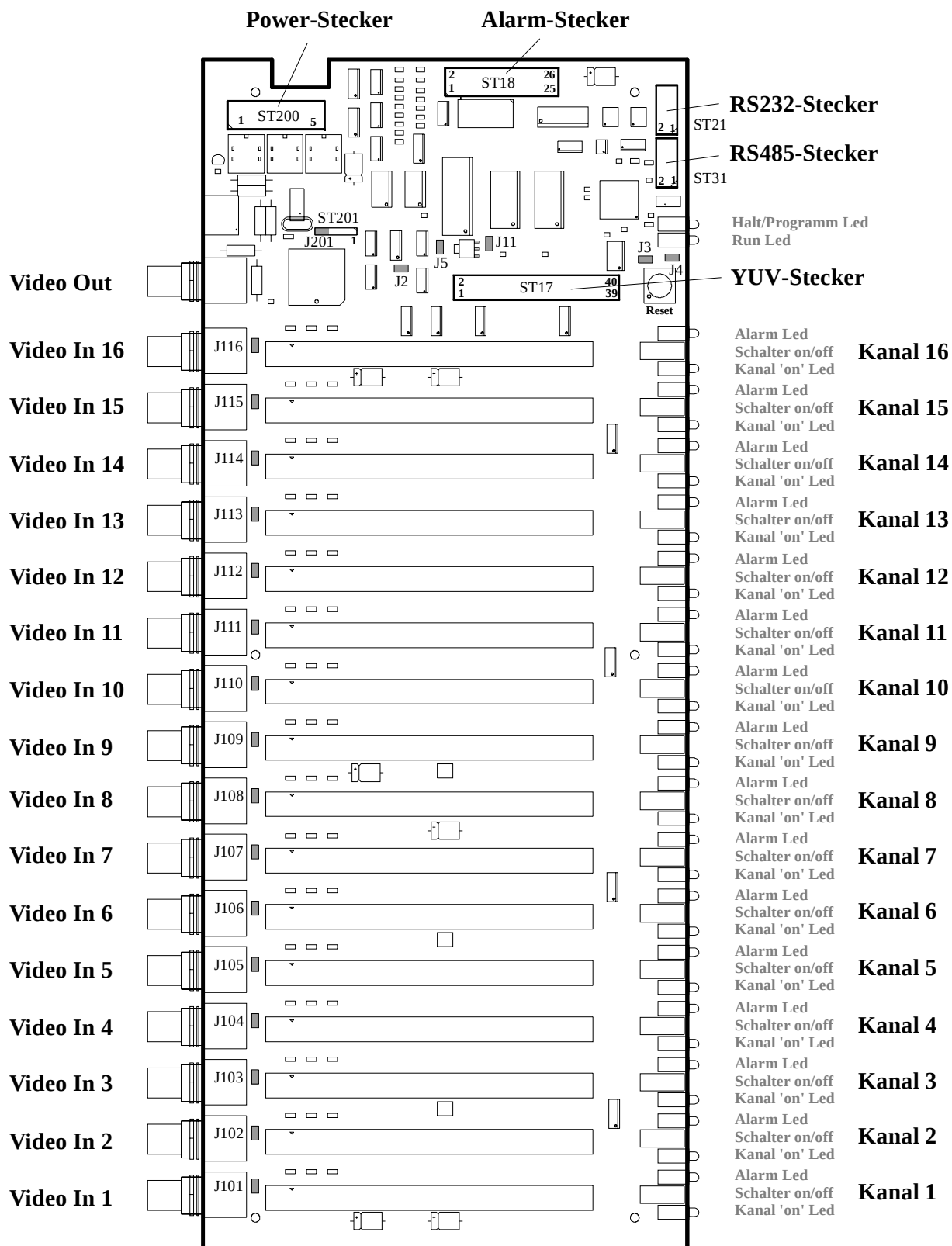


Abbildung 30 Printlayout Basisplatine

15.7 Steckerbelegungen

15.7.1 Alarm-Schnittstelle

Stecker: ST18 (26 pol. Flachkabelstecker)

Pin	Signal	Pin	Signal
1	ALARM 1* Video In 1	14	ALARM 14* Video In 14
2	ALARM 2* Video In 2	15	ALARM 15* Video In 15
3	ALARM 3* Video In 3	16	ALARM 16* Video In 16
4	ALARM 4* Video In 4	17	GND
5	ALARM 5* Video In 5	18	GND
6	ALARM 6* Video In 6	19	GND
7	ALARM 7* Video In 7	20	GND
8	ALARM 8* Video In 8	21	
9	ALARM 9* Video In 9	22	
10	ALARM 10* Video In 10	23	
11	ALARM 11* Video In 11	24	ALARM OUT A Arbeitskontakt
12	ALARM 12* Video In 12	25	ALARM OUT R Ruhekontakt
13	ALARM 13* Video In 13	26	ALARM OUT C common

Tabelle 12 Steckerbelegung Alarmstecker

15.7.2 RS232 Schnittstelle

Stecker: ST21 (10 pol. Flachkabelstecker)

Pin	Signal	Pin	Signal
1	nc	2	DSR Verbunden mit pin 7
3	RxD Receive Data	4	RTS Verbunden mit pin 6
5	TxD Transmitt Data	6	CTS Verbunden mit pin 4
7	DTR Verbunden mit pin 2	8	nc
9	GND	10	nc

Tabelle 13 Steckerbelegung RS232

15.7.3 YUV-Bus Stecker

Stecker: ST17 (40 pol. Flachkabelstecker)

Pin	Signal	Pin	Signal
1	UV0 UV-Bus Bit 0	2	Y0 Y-Bus Bit 0
3	UV1 UV-Bus Bit 1	4	Y1 Y-Bus Bit 1
5	UV2 UV-Bus Bit 2	6	Y2 Y-Bus Bit 2
7	UV3 UV-Bus Bit 3	8	Y3 Y-Bus Bit 3
9	UV4 UV-Bus Bit 4	10	Y4 Y-Bus Bit 4
11	UV5 UV-Bus Bit 5	12	Y5 Y-Bus Bit 5
13	UV6 UV-Bus Bit 6	14	Y6 Y-Bus Bit 6
15	UV7 UV-Bus Bit 7	16	Y7 Y-Bus Bit 7
17	LLC Video Clock	18	GND
19	CREF Clock Qualifier	20	HREF Horizontal Ref
21	GND	22	HS Horizontal Sync
23	GND	24	VS Vertical Sync
25	VE Video En Slave	26	GND
27	ODD*/EVEN Frame	28	GND
29	VD Video En D	30	VC Video En C
31	VB Video En B	32	VA Video En A
33	GND	34	SDA I ² C Data
35	S1 I ² C Enable Slave	36	SCL I ² C Clock
37	S0 I ² C Enable 0	38	INT* I ² C Interrupt
39	GND	40	RES* Reset

Tabelle14 Steckerbelegung YUV-BUS